



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3389939/24-07

(22) 28.01.82

(46) 15.09.83. Бюл. № 34

(72) Б.И.Фираго, Л.С.Писарик,
В.Ф.Кучерявенко, В.Г.Сидоров,
С.В.Васильев и Б.С.Готовский

(71) Белорусский ордена Трудового
Красного Знамени политехнический
институт

(53) 621.314.727(088.8)

(56) 1. Авторское свидетельство СССР
№ 736352, кл. Н 02 Р 13/16, 1980.

2. Авторское свидетельство СССР
№ 652679, кл. Н 02 Р 13/16, 1977.

3. Авторское свидетельство СССР
№ 550755, кл. Н 02 Р 13/16, 1977.

(54)(57) УСТРОЙСТВО ДЛЯ ИМПУЛЬСНО-
ФАЗОВОГО УПРАВЛЕНИЯ ТИРИСТОРНЫМ
ПРЕОБРАЗОВАТЕЛЕМ, содержащее управ-
ляемый генератор, первый двоичный
счетчик, выход которого подключен к
первому входу блока совпадения,
элемент И, блок синхронизации с син-
хронизирующим выходом и распределитель,
отличающееся тем,
что, с целью повышения стабильности
фазового угла управления при пере-
менной частоте питающей сети, оно
снабжено генератором стабильной
частоты, вторым и третьим двоичными
счетчиками, регистром памяти, эле-
ментом временной задержки, элементом

И-НЕ, RS-триггером, а блок синхрони-
зации - дополнительным высокочастот-
ным выходом, причем выход управляе-
мого генератора подключен к счетному
входу первого двоичного счетчика,
синхронизируемый выход блока синхро-
низации подключен к входам первого
и третьего двоичных счетчиков и
R-входу RS-триггера, высокочастотный
выход блока синхронизации подключен
к счетному входу третьего двоичного
счетчика, к входу перезаписи регистра
памяти и через элемент временной
задержки - ко входу сброса второго
двоичного счетчика, счетный вход
которого подключен к выходу генера-
тора стабильной частоты, выход вто-
рого двоичного счетчика через ре-
гистр памяти подключен ко второму
входу блока совпадения, выход
которого подключен к первому входу
элемента И, второй вход которого
подключен к выходу элемента И-НЕ,
входы которого подключены к соот-
ветствующим разрядным выходам третье-
го двоичного счетчика, выход элемента
И подключен к S-входу RS-триггера,
инверсный и прямой выходы которого
подключены соответственно ко входу
запрета счета первого счетчика и ко
входу распределителя импульсов уп-
равления.

Изобретение относится к электротехнике и может быть применено в устройствах регулирования фазы управляющих импульсов тиристорных преобразователей.

Известно устройство для импульсно-фазового управления фазным тиристорным преобразователем, содержащее управляемый генератор импульсов, счетчик импульсов, элементы синхронизации, логические элементы [1].

Известно также устройство, реализующее способ управления углом отпирания вентилей, содержащее блоки синхронизации, счетчики, управляемый генератор, блоки выбора полувольты питающего напряжения [2].

Недостатками указанных устройств являются изменение величины фазового угла выходных импульсов при изменении в широких пределах частоты питающей сети, а также отсутствие ограничения фазового угла по максимальной допустимой величине.

Наиболее близким к предлагаемому по технической сущности является устройство для импульсно-фазового управления тиристорным преобразователем, содержащее управляемый генератор, первый двоичный счетчик, выход которого подключен к первому входу блока совпадения, элемент И, блок синхронизации с синхронизирующим выходом и распределитель [3].

Недостатками этого устройства являются изменение величины фазового угла выходных импульсов при изменении в широких пределах частоты питающей сети и отсутствие ограничения фазового угла по максимальной допустимой величине, что снижает надежность работы преобразователя.

Целью изобретения является повышение стабильности фазового угла управления при переменной частоте питающей сети.

Поставленная цель достигается тем, что устройство для импульсно-фазового управления тиристорным преобразователем, снабжено генератором стабильной частоты, вторым и третьим двоичными счетчиками, регистром памяти, элементом временной задержки, элементом И-НЕ, RS-триггером, а блок синхронизации - дополнительным высокочастотным выходом, причём выход управляемого генератора подключен к счетному входу первого двоичного счетчика, синхронизирующий выход блока синхронизации подключен к входам сброса первого и третьего двоичных счетчиков и R-входу RS-триггера, высокочастотный выход блока синхронизации подключен к счетному входу третьего двоичного счетчика, к входу перезаписи регистра памяти и

через элемент временной задержки - ко входу сброса второго генератора стабильной частоты, выход второго двоичного счетчика через регистр подключен ко второму входу блока совпадения, выход которого подключен к первому входу элемента И, второй вход которого подключен к выходу элемента И-НЕ, входы которого подключены к соответствующим разрядным выходам третьего двоичного счетчика, выход элемента И подключен к S-входу RS-триггера, инверсный и прямой выходы которого подключены соответственно ко входу запрета счета первого счетчика и ко входу распределителя импульсов управления.

На чертеже представлена функциональная схема предлагаемого устройства.

Устройство содержит блок 1 совпадения, один многоразрядный вход которого подключен к многоразрядным выходам первого счетчика 2. Счетный вход первого счетчика 2 подключен к выходу управляемого генератора 3, вход которого подключен к выходу источника 4 управляющего напряжения. Синхронизирующий выход блока 5 синхронизации подключен ко входам сброса первого и третьего счетчиков 2, 6 и R-входу RS-триггера 7. Высокочастотный выход блока 5 синхронизации подключен к входу перезаписи регистра 8 памяти, к счетному входу третьего счетчика 6 и через элемент 9 временной задержки - к входу сброса второго счетчика 10, счетный вход которого подключен к выходу генератора 11 стабильной частоты. Многоразрядный выход счетчика 10 подключен к многоразрядным входам регистра памяти 8. Многоразрядный выход регистра 8 подключен к другим многоразрядным входам блока 1 совпадения. Выход блока 1 совпадения подключен к первому входу элемента И 12, второй вход которого подключен к выходу элемента И-НЕ 13, входы которого подключены к многоразрядным выходам счетчика 6, выход элемента И 12 подключен к S-входу RS-триггера 7. Инверсный и прямой выходы RS-триггера 7 подключены соответственно к входу запрета счетчика 2 и входу распределителя 14 импульсов управления по тиристорам.

Устройство работает следующим образом.

Блок 5 синхронизации вырабатывает на синхронизирующем выходе импульсы с удвоенной частотой питающей сети $2 f_c$, фаза которых соответствует точкам естественной коммутации тиристорных преобразователей, а на высокочастотном выходе - импульсы с высокой частотой $2 k f_c$, кратной частоте импульсов синхронизирующего

выхода (k - целое число). Импульс синхронизирующего выхода в виде сигнала логического нуля поступает на входы сброса счетчиков 2 и 6 и R-вход RS-триггера 7. Счетчики 2, 6 обнуляются, на инверсном выходе RS-триггера 7 устанавливается сигнал логической единицы, который разрешает счет счетчика 2. Импульсы генератора 11 стабильной частоты f_0 в течение времени $\frac{1}{2fk}$ считаются счет-

чиком 10 и в виде двоичного кода переписываются в регистр 8 импульсом высокочастотного выхода блока 5 синхронизации. Импульс высокочастотного выхода блока 5, задержанный элементом 9 временной задержки, сбрасывает счетчик 10. На один выход блока 1 совпадения поступает с выхода регистра 8 сигнал в виде двоичного кода числа, пропорционального периоду

питающей сети и равного $\frac{f_0}{2kfc}$. Код

на другом входе блока 1 совпадения, поступающий с выхода счетчика 2, изменяется во времени со скоростью, определяемой частотой генератора 3, которая, в свою очередь, зависит от величины управляющего напряжения, поступающего на вход генератора 3 с выхода блока 4. В момент равенства кодов на обоих входах блока 1 совпадения на его выходе появляется сигнал логического нуля, который через логический элемент И 12 подается на S-вход RS-триггера 7 и устанавливает на прямом выходе RS-триггера 7 сигнал логической единицы, а на инверсном - сигнал логического нуля. При этом через распределитель 14 подается сигнал на отпирание соответствующего тиристора, а счет импульсов генератора 3 счетчиком 2 прекращается. Поскольку код на выходе счетчика 2, при котором выбирается сигнал отпирания тиристора, пропорционален периоду питающей сети, время, в течение которого этот код насчитывается при неизменном сигнале управления на входе генератора 3, также пропорционально периоду питающей сети, а фазовый угол управления тиристорами остается неизменным. Счетчик 6 считает импульсы высокочастотного выхода блока 5 синхронизации. Когда код на выходе счетчика 6 соответствует максимально допустимой величине фазового угла управления тиристорами на всех входах логического элемента И-НЕ 13, соединенных с соответствующими выходами разрядов счетчика 6, появляются сигналы логической единицы. На выходе элемента И-НЕ 13 появляется сигнал логического нуля, который через эле-

мент И 12 устанавливает RS-триггер 7 в состояние, аналогичное состоянию при сигнале логического нуля на выходе блока 1 совпадения. Тем самым фазовый угол управления ограничивается по величине.

Код регистра 8

$$N_8 = \frac{f_0}{2kfc} \quad (1)$$

где k - коэффициент умножения частоты синхронизации.

Код счетчика 2

$$N_2 = f_y t, \quad (2)$$

где t - время, соответствующее интервалу от начала до окончания счета счетчика 2,

$$t = \frac{f_0}{2kfc f_y}$$

Импульс управления тиристором формируется в момент равенства кода счетчика 2 и кода регистра 8. Фазовый угол, соответствующий импульсу управления

$$d = 2\pi f_c t = 2\pi f_c \frac{f_0}{2kfc f_y} = \frac{\pi f_0}{k f_y} \quad (3)$$

Из формулы (3) следует, что фазовый угол определяется лишь частотой управляемого генератора f_y и не зависит от частоты сети f_c .

Поскольку код на выходе регистра 8 изменяется дискретно при непрерывном изменении частоты, возникает ошибка в фазовом угле отпирания вентилей тиристорного преобразователя.

Максимальное отклонение периода питающей сети, при котором еще не изменяется код на выходе регистра 8

$$\Delta T = T_0 2k = \frac{2k}{f_0} \quad (4)$$

где T_0 , f_0 - период и частота генератора 11 стабильной частоты.

Тогда максимальное отклонение частоты питающей сети, при котором код регистра 8 не изменяется

$$\Delta f_c = \frac{1}{T_c} - \frac{1}{T_c \pm \Delta T_c} = \frac{f_c}{f_0 \pm 1} \quad (5)$$

Максимальное отклонение фазового угла

$$\Delta d = 2\pi \Delta f_c t = \frac{2\pi}{f_y} \frac{1}{f_c \pm 2k \frac{1}{f_0}} \quad (6)$$

Число разрядов счетчиков, регистра и блока совпадения определяется по формуле

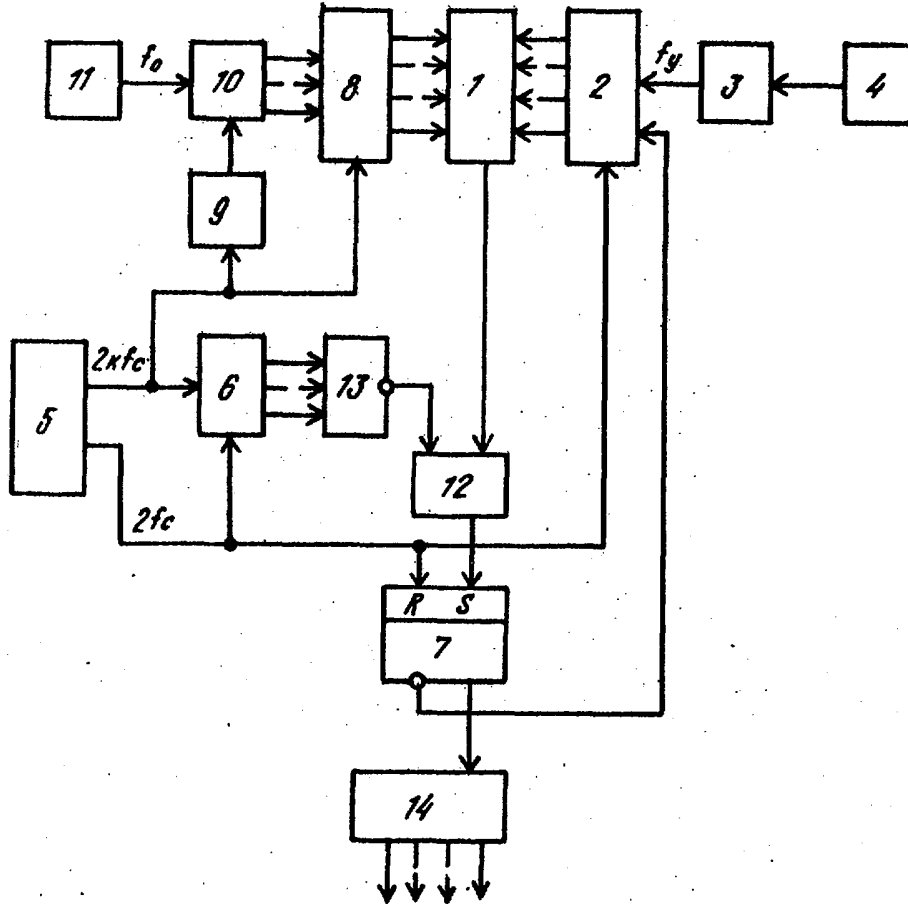
$$n \geq \log_2 N_8 = \log_2 \frac{f_0}{2kFc} \quad (7)$$

Максимальная величина ограничиваемого угла

$$\alpha'_{\max} = \pi - \frac{\pi}{k} = \pi \frac{k-1}{k} \quad (8)$$

Таким образом, предлагаемое устройство обеспечивает, во-первых, поддержание заданного фазового угла управления при изменении частоты питающей сети с требуемой точностью, точность обеспечивается набором

необходимых величин частоты f_0 и коэффициента K , во-вторых ограничение фазового угла управления заданной величиной, которая обеспечивается выбором коэффициента K и схемой соединения счетчика 6 и логического элемента И-НЕ 13, в-третьих организацию управления регистром 8 и счетчиком 10 сигналом высокочастотного выхода блока 5 синхронизации, что сокращает время задержки поступления в блок 1 совпадения информации об изменении частоты питающей сети.



Составитель Г. Ефимов

Редактор С. Тимохина Техред В. Далекорей Корректор О. Бидак

Заказ 7145/56

Тираж 687

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4