



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3433439/07-24

(22) 04.05.82

(46) 07.10.83. Бюл. № 37

(72) Н.Н.Михеев и М.М.Мирончук

(71) Белорусский ордена Трудового  
Красного Знамени политехнический инс-  
титут

(53) 621.816.727(088.8)

(56) 1. Писарев А.Л., Дешкин Л.П.

Управление тиристорными преобразова-  
телями. М., "Энергия", 1975, с.36-  
42.

2. Антемюк В.Л., Ильин О.П., Шей-  
на Г.П., Михеев Н.Н. Одноканальная  
система управления с широким диапа-  
зоном изменения угла зажигания. -  
"Электротехника", 1970, № 11,  
с. 8-10.

(54) (57) 1. УСТРОЙСТВО ДЛЯ ОДНОКА-  
НАЛЬНОГО СИНХРОННОГО ФАЗОВОГО УПРАВ-  
ЛЕНИЯ ВЕНТИЛЬНЫМ ПРЕОБРАЗОВАТЕЛЕМ,  
содержащее блок синхронизации, вхо-  
ды которого соединены с клеммами се-  
тевого напряжения, первую, вторую и  
третью фазосдвигающие ячейки, каж-  
дая из которых состоит из формирова-  
теля опорного напряжения, ключа сброс-  
а опорного напряжения и блока срав-  
нения опорного напряжения с напряже-  
нием управления, первый триггер уп-  
равления, первый вход которого соеди-  
нен с выходом блока синхронизации,  
второй триггер управления, первый  
вход которого соединен со вторым вхо-  
дом первого триггера управления и  
через первый дифференцирующий блок  
соединен с выходом первой фазосдвига-  
ющей ячейки, а первый выход соединен  
с входом второй фазосдвигающей ячей-  
ки, третий триггер управления, пер-  
вый вход которого соединен со вто-  
рым входом второго триггера управле-  
ния и через второй дифференцирующий  
блок соединен с выходом второй фазо-  
сдвигающей ячейки, а первый выход  
соединен с входом третьей фазосдви-

гающей ячейки, распределитель импуль-  
сов, отличающееся тем,  
что, с целью повышения надежности  
работы преобразователя путем ограни-  
чения углов открывания клапанов, оно  
дополнительно снабжено первым и вто-  
рым блоками сравнения, первые входы  
которых соединены с выходом формиро-  
вателя опорного напряжения первой  
фазосдвигающей ячейки, вторые входы  
соединены соответственно с источни-  
ками задания ограничения углов открыва-  
ния по "максимуму" и "минимуму",  
а вход первой фазосдвигающей ячейки  
соединен с выходом блока синхрониза-  
ции, первым двухвходовым элементом  
ИЛИ, первый вход которого соединен  
с выходом третьей фазосдвигающей  
ячейки, а второй вход - с выходом  
первого блока сравнения, первым двух-  
входовым элементом И, первый вход ко-  
торого соединен с вторым выходом вто-  
рого триггера управления, второй  
вход - с первым выходом первого триг-  
гера управления, а выход - с первым  
выходом второго двухвходового элемен-  
та ИЛИ, вторым двухвходовым элемен-  
том И, первый вход которого соединен  
с вторым выходом первого триггера  
управления, второй вход - с первым  
выходом второго триггера управления,  
а выход - со вторым входом второго  
двухвходового элемента ИЛИ, а так-  
же со вторым входом двухвходового  
элемента ИЛИ, первый вход третьего  
двухвходового элемента И соединен  
с выходом третьей фазосдвигающей  
ячейки, второй вход - с выходом вто-  
рого двухвходового элемента ИЛИ, а  
выход третьего двухвходового элемен-  
та И - с первым входом распределе-  
теля импульсов управления, первый вход  
первого четырехвходового элемента И  
соединен с выходом третьей фазосдви-  
гающей ячейки, второй вход - с вто-  
рым выходом первого триггера управ-  
ления, третий вход - с вторым выхо-

дом второго триггера управления, четвертый вход - с выходом первого двухвходового элемента ИЛИ, а выход первого четырехвходового элемента И - с вторым входом распределителя импульсов управления, первый вход второго четырехвходового элемента И соединен с выходом третьей фазосдвигающей ячейки, второй вход - с первым выходом первого триггера управления, третий вход - с первым выходом второго триггера управления, четвертый вход - с выходом второго блока сравнения, а выход второго четырехвходового элемента И - с третьим входом распределителя импульсов управления, входы шестивходового элемента ИЛИ соединены с выходами распределителя импульсов управления, а выход - с вторым входом третьего триггера управления, причем распределитель импульсов управления снабжен шестью дополнительными входами, а блок синхронизации - шестью дополнительными выходами, каждый из которых соединен с соответствующим дополнительным входом распределителя импульсов.

2. Устройство по п. 1, отличающееся тем, что распределитель импульсов состоит из шести одинаковых ячеек, каждая из которых содержит три двухвходовых элемента И и трехвходовый элемент ИЛИ, входы которого соединены с выходами элементов И, вторые входы первых элементов И всех ячеек соединены с третьим входом распределителя импульсов, вторые входы вторых элементов И - с первым входом распределителя импульсов, вторые входы третьих элементов И - с вторым входом распределителя импульсов, первые входы первого элемента И первой ячейки, второго элемента И шестой и третьего элемента И пятой - с первым дополнительным входом распределителя импульсов, первые входы первого элемента И второй ячейки, второго элемента И первой и третьего элемента И шестой - со вторым дополнительным входом распределителя импульсов, первые входы первого элемента И третьей ячейки, второго элемента И второй и третьего элемента И

первой - с третьим дополнительным входом распределителя импульсов, первые входы первого элемента И четвертой ячейки, второго элемента И третьей и третьего элемента И второй - с четвертым дополнительным входом распределителя импульсов, первые входы первого элемента И пятой ячейки, второго элемента И четвертой и третьего элемента И третьей - с пятым дополнительным входом распределителя импульсов, первые входы первого элемента И шестой ячейки, второго элемента И пятой и третьего элемента И четвертой - с шестым дополнительным входом распределителя импульсов.

3. Устройство по п. 1, отличающееся тем, что блок синхронизации содержит формирователь логических сигналов анодных напряжений, входы которого соединены с клеммами сетевого напряжения, три двухвходовых элемента И, входы первого из которых соединены с первым и третьим выходами формирователя логических сигналов анодных напряжений, входы второго - с первым и вторым его выходами, входы третьего - с вторым и третьим выходами, а выходы элементов И соединены соответственно с первым, третьим и пятым дополнительными выходами блока синхронизации, три элемента ИЛИ-НЕ, входы первого из которых соединены с вторым и третьим выходами формирователя логических сигналов анодных напряжений, входы второго - с первым и третьим его выходами, входы третьего - с первым и вторым выходами, а выходы элементов ИЛИ-НЕ соединены соответственно с вторым, четвертым и шестым дополнительными выходами блока синхронизации, входы первого трехвходового элемента ИЛИ с инверсным динамическим выходом соединены с выходами элементов И, входы второго трехвходового элемента ИЛИ - с выходами элементов ИЛИ-НЕ, двухвходовый элемент ИЛИ, входы которого соединены с инверсными динамическими выходами трехвходовых элементов ИЛИ, а выход соединен с выходом блока синхронизации.

1  
Изобретение относится к электротехнике и может быть использовано для управления вентильным преобразователем, работающим на якорь электродвигателя.

Известны устройства ограничения углов открывания путем ограничения

2  
величины сигнала управления, подаваемого на вход системы импульсно-фазового управления, путем наложения на опорное напряжение в нужных местах импульсов, превосходящих по амплитуде опорное напряжение в требуемое число раз, с использованием логических схем.

Наиболее технически совершенны устройства ограничения с использованием логических схем [1].

Однако известные логические устройства ограничения не предназначены для ограничения углов открывания в одноканальных системах управления с последовательным соединением фазосдвигающих ячеек, так как не учитывают особенности этих систем управления. Одной из особенностей таких систем управления является зависимость угла открывания от ряда дискретных значений напряжения управления. Действительно

$$\alpha = \sum_{i=1}^n \varphi_i = \sum_{i=1}^n K_i U_{y_i}$$

где  $\varphi_i$  - угол сдвига импульса управления в  $i$ -ой ячейке;  $n$  - количество ячеек;  $U_{y_i}$  - напряжение управления в момент выдачи импульсов  $i$ -ой фазосдвигающей ячейкой;  $K_i$  - коэффициент пропорциональности между углом сдвига импульса и напряжением управления для  $i$ -ой ячейки. Из указанной особенности следует, что ограничение углов открывания должно осуществляться таким образом, чтобы кратковременное изменение напряжения управления за пределы допустимых значений не приводило к частичной потере информации, а, следовательно, к некоторому дополнительному снижению быстродействия. Для одноканальных систем управления логическое ограничение углов открывания в известных вариантах вызывает существенное усложнение технической реализации, т.е. требует применения многоканального формирователя ограничивающих импульсов, или не обеспечивает надежной работы из-за использования большого количества элементов памяти.

Наиболее близким по технической сущности к предлагаемому является устройство для одноканального синхронного фазового управления выпрямителем, содержащее блок синхронизации, входы которого соединены с клеммами сетевого напряжения, первую, вторую и третью фазосдвигающие ячейки, каждая из которых состоит из формирователя опорного напряжения, ключа сброса опорного напряжения и устройства сравнения опорного напряжения с напряжением управления, первый триггер управления, первый вход которого соединен с выходом блока синхронизации, второй триггер управления, первый вход которого соединен с вторым входом первого триггера управления и через дифференцирующее устройство с выходом первой фазосдвигающей ячейки, а первый выход связан с входом второй фазосдвигающей ячейки, третий триггер управления, первый вход которого соединен с вторым входом вто-

рого триггера управления и через дифференцирующее устройство с выходом второй фазосдвигающей ячейки, а первый выход связан с входом третьей фазосдвигающей ячейки, распределитель импульсов [2].

Однако такое устройство управления характеризуется недостаточной надежностью управления преобразователем из-за отсутствия ограничения углов открывания вентилей преобразователя, т.е. ограничение углов открывания осуществляется только самими синхронизирующими импульсами, т.е. значениями угла открывания, равного углу формирования импульсов синхронизации.

Цель изобретения - повышение надежности работы преобразователя при управлении по одноканальному синхронному способу с последовательным соединением фазосдвигающих ячеек путем ограничения максимального и минимального углов открывания.

Указанная цель достигается тем, что устройство дополнительно снабжено первым и вторым блоками сравнения, первые входы которых соединены с выходом формирователя опорного напряжения первой фазосдвигающей ячейки, вторые входы соединены соответственно с источниками задания ограничения углов открывания по "максимуму" и "минимуму", а вход первой фазосдвигающей ячейки соединен с выходом блока синхронизации, первым двухходовым элементом ИЛИ, первый вход которого соединен с выходом третьей фазосдвигающей ячейки, а второй вход - с выходом первого блока сравнения, первым двухходовым элементом И, первый вход которого соединен с вторым входом второго триггера управления, второй вход - с первым выходом первого триггера управления, а выход - с первым входом второго двухходового элемента ИЛИ, вторым двухходовым элементом И, первый вход которого соединен с вторым выходом первого триггера управления, второй вход также соединен со вторым входом двухходового элемента ИЛИ, первый вход третьего двухходового элемента И соединен с выходом третьей фазосдвигающей ячейки, второй вход - с выходом второго двухходового элемента ИЛИ, а выход третьего двухходового элемента И - с первым входом распределителя импульсов управления, первый вход первого четырехходового элемента И соединен с выходом третьей фазосдвигающей ячейки, второй вход - с вторым выходом первого триггера управления, третий вход - с вторым выходом второго триггера управления, четвертый вход - с выходом первого двухходового элемента ИЛИ, а выход первого четырехходового эле-

мента И соединен с вторым входом распределителя импульсов управления, первый вход второго четырехходового элемента И соединен с выходом третьей фазосдвигающей ячейки, второй вход - с первым выходом первого триггера управления, третий вход - с первым выходом второго триггера управления, четвертый вход - с выходом второго блока сравнения, а выход второго четырехходового элемента И - с третьим входом распределителя импульсов управления, входы шестивходового элемента ИЛИ соединены с выходами распределителя импульсов управления, а выход - с вторым входом третьего триггера управления, причем распределитель импульсов снабжен шестью дополнительными входами, а блок синхронизации - шестью дополнительными выходами, каждый из которых соединен с соответствующим дополнительным входом распределителя импульсов.

Распределитель импульсов состоит из шести одинаковых ячеек, каждая из которых содержит три двухходовых элемента И и трехходовый элемент ИЛИ, входы которого соединены с выходами элементов И, вторые входы первых элементов И всех ячеек соединены с третьим входом распределителя импульсов, вторые входы вторых элементов И - с первым входом распределителя импульсов, вторые входы третьих элементов И - с вторым входом распределителя импульсов, первые входы первого элемента И первой ячейки, второго элемента И шестой ячейки и третьего элемента И пятой ячейки - с первым дополнительным входом распределителя импульсов, первые входы первого элемента И второй ячейки, второго элемента И первой ячейки и третьего элемента И шестой ячейки соединены с вторым дополнительным входом распределителя импульсов, первые входы первого элемента И третьей ячейки, второго элемента И второй ячейки и третьего элемента И первой ячейки соединены с третьим дополнительным входом распределителя импульсов, первые входы первого элемента И пятой ячейки, второго элемента И четвертой ячейки и третьего элемента И третьей ячейки соединены с пятым дополнительным входом распределителя импульсов, первые входы первого элемента И шестой, второго элемента И пятой и третьего элемента И четвертой ячеек соединены с шестым дополнительным входом распределителя импульсов.

Блок синхронизации содержит формирователь логических сигналов анодных напряжений, входы которого соединены с клеммами сетевого напряжения, три двухходовых элемента И, входы первого из которых соединены соответ-

ственно с первым и третьим выходами формирователя логических сигналов анодных напряжений, входы второго - с первым и вторым его выходами, входы третьего - с вторым и третьим выходами, а выходы элементов И соединены с первым, третьим и пятым дополнительными выходами блока синхронизации, три элемента ИЛИ-НЕ, входы первого из которых соединены с вторым и третьим выходами формирователя логических сигналов анодных напряжений, входы второго - с первым и третьим его выходами, входы третьего - с первым и вторым выходами, а выходы элементов ИЛИ-НЕ соединены соответственно с вторым, четвертым и шестым дополнительными выходами блока синхронизации, входы первого трехходового элемента ИЛИ с инверсным динамическим выходом соединены с выходами элементов И, входы второго трехходового элемента ИЛИ - с выходами элементов ИЛИ-НЕ, двухходовый элемент ИЛИ, входы которого соединены с инверсными динамическими выходами трехходовых элементов ИЛИ, а выход соединен с выходом блока синхронизации.

На фиг. 1 представлена функциональная схема устройства для одноканального синхронного фазового управления вентиляльным преобразователем; на фиг. 2 - распределитель импульсов управления; на фиг. 3 - линейные диаграммы, поясняющие работу устройства управления.

Устройство содержит блок 1 синхронизации; первую 2, вторую 3 и третью 4 фазосдвигающие ячейки, ключ 5 сброса опорного напряжения первой фазосдвигающей ячейки, формирователь 6 опорного напряжения первой фазосдвигающей ячейки, блок 7 сравнения опорного напряжения первой фазосдвигающей ячейки с напряжением управления, первый 8, второй 9 третий 10 триггеры управления; дифференцирующий блок 11 второго триггера, дифференцирующий блок 12 третьего триггера; распределитель 13 импульсов управления, первое устройство 14 сравнения ограничения максимального угла открывания, второе устройство 15 сравнения ограничения минимального угла открывания, первый двухходовый элемент ИЛИ 16, первый двухходовый элемент И 17, второй двухходовый элемент И 18, второй двухходовый элемент ИЛИ 19, третий двухходовый элемент И 20, первый четырехходовый элемент И 21, второй четырехходовый элемент И 22, шестивходовый элемент ИЛИ 23, формирователь 24 логических сигналов анодных напряжений, первый 25, второй 26 и третий 27 элементы И блока синхронизации, первый 28,

второй 29, третий 30 элементы ИЛИ-НЕ блока синхронизации, первый трехходовый элемент ИЛИ 31 с инверсным динамическим выходом блока синхронизации, второй трехходовый элемент ИЛИ 32 с инверсным динамическим выходом блока синхронизации, двухходовый элемент ИЛИ 33 блока синхронизации.

На фиг. 2 обозначено: 34-39 - первые элементы И соответственно первой, второй, третьей, четвертой, пятой и шестой ячеек распределителя импульсов; 40 - 45 - вторые элементы И соответственно первой, второй, третьей, четвертой, пятой и шестой ячеек распределителя импульсов; 46 - 51 - третьи элементы И соответственно первой, второй, третьей, четвертой, пятой и шестой ячеек распределителя импульсов; 52 - 57 - элементы ИЛИ соответственно первой, второй, третьей, четвертой, пятой и шестой ячеек распределителя импульсов; ас,  $\bar{b}\bar{c}$ , ав,  $\bar{a}\bar{c}$ , вс,  $\bar{a}\bar{b}$  - дополнительные входы распределителя импульсов соответственно первый, второй, третий, четвертый, пятый, шестой;  $U_1, U_2, U_3$  - соответственно первый, второй и третий входы распределителя импульсов.

На фиг. 3 обозначено:  $U_A, U_B, U_C$  - фазовые напряжения питающей сети;  $t_1 = a\bar{c} + \bar{a}\bar{b} + \bar{b}\bar{c}$  - сигналы временных интервалов анодных напряжений, соответствующие первым и третьим интервалам анодных напряжений вентилей выпрямителя;  $t_2 = \bar{b}\bar{c} + \bar{a}\bar{c} + \bar{a}\bar{b}$  - сигналы временных интервалов анодных напряжений, соответствующие вторым (средним) участкам анодных напряжений вентилей-преобразователя;  $U_{01}, U_{02}, U_{03}$  - опорные напряжения первой, второй и третьей фазосдвигающих ячеек;  $U_y, U_{\max}, U_{\min}$  - напряжения управления задания ограничения угла открывания по "максимуму", задания ограничения угла открывания по "минимуму";  $P_1$  - сигнал на втором выходе первого триггера управления;  $H_{\max}, H_{\min}$  - сигналы на выходе первого (ограничения по "максимуму") и второго (ограничение по "минимуму") блоков сравнения;  $P_2$  - сигнал на втором выходе второго триггера управления;  $P_3$  - сигнал на втором выходе третьего триггера управления;  $U_1$  - сигнал на первом входе распределителя импульсов (на выходе второй фазосдвигающей ячейки);  $U_2$  - сигнал на втором входе распределителя импульсов;  $U_3$  - сигнал на третьем входе распределителя импульсов;  $U_A, U_B, U_C$  - импульсы управления на выходах распределителя импульсов соответственно для вентилей катодных групп фаз А, В, С;  $U_A, U_B, U_C$  - импульсы управления на выходах распределителя импульсов соответственно для вентилей анодных групп фазы А, В, С.

Входы блока 1 синхронизации соединены с клеммами сетевого напряжения, а выход - с управляющим входом ключа 5 сетевого сброса опорного напряжения формирователя 6 опорного напряжения первой фазосдвигающей ячейки 2 и с первым входом первого триггера 8 управления. Выход формирователя 6 опорного напряжения соединен с входом устройства 7 сравнения первой фазосдвигающей ячейки 2 и с входами первого 14 и второго 15 блоков сравнения ограничения углов открывания, на вторые входы которых подаются, соответственно, напряжения задания максимального и минимального углов открывания. Выход блока 7 сравнения первой фазосдвигающей ячейки 2 соединен через дифференцирующий блок 11 с первым входом второго триггера 9 управления и с вторым входом первого триггера 8 управления. Первый выход триггера 9 управления соединен с входом второй фазосдвигающей ячейки 3, а выход последней связан через дифференцирующий блок 12 с первым входом третьего триггера управления 10 и с вторым входом второго триггера 9 управления. Первый выход третьего триггера управления соединен с входом третьей фазосдвигающей ячейки 4, а выход последней связан с первыми входами третьего двухходового элемента И 20, второго четырехходового элемента И 22 и первого двухходового элемента ИЛИ 16. На управляющие входы первой фазосдвигающей ячейки 2 (на управляющий вход устройства 7 сравнения, второй 3 и третьей 4 фазосдвигающей ячейки подключен источник напряжения управления. Выходы распределителя 13 импульсов соединены с входами шестивходового элемента ИЛИ 23, выход которого связан с вторым входом третьего триггера 10 управления. Выход первого блока 14 сравнения соединен с вторым входом первого двухходового элемента ИЛИ 16, выход которого соединен с четвертым входом первого четырехходового элемента И 21. Первый вход первого двухходового элемента И 17 соединен с вторым выходом второго триггера 9 управления, второй вход - с первым выходом первого триггера 8 управления, а выход первого двухходового элемента И 17 связан с первым входом второго элемента ИЛИ 19. Первый вход второго двухходового элемента И 18 соединен с вторым выходом первого триггера 8 управления, второй вход - с первым выходом второго триггера 9 управления, а выход связан с вторым входом второго двухходового элемента ИЛИ 19. Выход второго двухходового элемента ИЛИ 19 соединен с вторым входом третьего элемента И 20, выход которого связан с первым вхо-

дом распределителя 13 импульсов управления. Первый вход первого четырехходового элемента И 21 соединен с вторым выходом третьего триггера 10 управления, второй вход - с вторым выходом первого триггера 8 управления, третий вход - с вторым выходом второго триггера 9 управления, а выход первого четырехходового элемента И 21 соединен с вторым входом распределителя 13 управляющих импульсов. Выход устройства 15 сравнения соединен с четвертым входом второго четырехходового элемента И 22, третий вход которого соединен с первым выходом второго триггера 9 управления, второй вход - с первым выходом первого триггера 8 управления, а выход второго четырехходового элемента И 22 соединен с третьим входом распределителя 13 импульсов управления. Первый, второй, третий, четвертый, пятый и шестой дополнительные выходы блока 1 синхронизации соединены соответственно с первым, вторым, третьим, четвертым, пятым и шестым дополнительными входами распределителя 13 импульсов.

Вторые входы элементов И 34, 40, 46 первой ячейки распределителя 13 импульсов соединены соответственно с третьим, первым и вторым входами распределителя импульсов, а первые входы - соответственно с первым, вторым, и третьим дополнительными входами распределителя 13 импульсов, соответствующими первому, второму и третьему временным интервалам анодного напряжения вентиля фазы А. Выходы элементов И 34, 40, 46 соединены с входами трехходового элемента ИЛИ 52 первой ячейки распределителя импульсов. Вторые входы элементов И 35, 41, 47 второй ячейки распределителя связаны с третьим, первым и вторым входами распределителя импульсов, а первые входы этих элементов соединены соответственно с вторым, третьим и четвертым дополнительными входами распределителя импульсов. Выходы элементов И 35, 41, 47 соединены с входами трехходового элемента ИЛИ 53 второй ячейки распределителя импульсов. Вторые входы элементов И 36, 42, 48 третьей ячейки распределителя связаны с третьим, первым и вторым входами распределителя импульсов, а первые входы этих элементов соединены соответственно с третьим, четвертым и пятым дополнительными входами распределителя импульсов. Выходы элементов И 36, 42, 48 соединены с входами трехходового элемента ИЛИ 54 третьей ячейки распределителя импульсов. Вторые входы элементов И 37, 43, 49 четвертой ячейки распределителя импульсов связаны соответственно с третьим, пер-

вым и вторым входами распределителя, а первые входы этих элементов соединены соответственно с четвертым, пятым и шестым дополнительными входами распределителя импульсов. Выходы элементов И 37, 43, 49 соединены с входами трехходового элемента ИЛИ 55 четвертой ячейки распределителя импульсов.

Вторые входы элементов И 38, 44, 50 пятой ячейки распределителя импульсов соединены соответственно с третьим, первым и вторым входами распределителя, а первые входы этих элементов - соответственно с пятым, шестым и первым дополнительными входами распределителя импульсов. Выходы элементов И 38, 44, 50 соединены с входами трехходового элемента ИЛИ 53, 38, 44, 50 пятой ячейки распределителя импульсов. Вторые входы элемента И 39, 45, 51 шестой ячейки распределителя импульсов соединены соответственно с третьим, первым и вторым входами распределителя, а первые входы этих элементов - соответственно с шестым, первым и вторым дополнительными входами распределителя импульсов. Выходы элементов И 39, 45, 51 соединены с входами трехходового элемента ИЛИ 57 шестой ячейки распределителя импульсов.

Входы формирователя 24 логических сигналов анодных напряжений блока 1 синхронизации соединены с клеммами сетевого напряжения, а первый выход связан с первыми входами элементов И 25, ИЛИ-НЕ 30 и вторыми входами элементов И 26, ИЛИ-НЕ 29. Второй выход формирователя 24 соединен с первыми входами элементов И 26, ИЛИ-НЕ 28 и вторыми входами элементов И 27, ИЛИ-НЕ 30. Третий выход формирователя 24 соединен с первыми входами элементов И 27, ИЛИ-НЕ 29 и вторыми входами элементов И 25, ИЛИ-НЕ 28. Выходы элементов 25, 28, 26, 29, 27, 30 соединены соответственно с первым, вторым, третьим, четвертым, пятым, шестым дополнительными выходами блока 1 синхронизации. Выходы элементов И 25, 26, 27 соединены с входами первого трехходового элемента ИЛИ 31, инверсный динамический выход которого связан с первым входом двухходового элемента ИЛИ 38 блока синхронизации. Выходы элементов ИЛИ-НЕ 28, 29, 30 соединены с входами второго трехходового элемента ИЛИ 32, инверсный динамический выход которого связан с вторым входом двухходового элемента ИЛИ 33 блока синхронизации. Выход двухходового элемента ИЛИ 33 соединен с выходом блока синхронизации.

При исчезновении импульса на выходе блока 1 синхронизации в момент пересечения синусоид фазных напряжений

снимается сигнал на входе фазосдвигающей ячейки 2, ключ 5 размыкается и на выходе формирователя 6 опорного напряжения начинает формироваться опорное напряжение, которое одновременно поступает на блок 7 сравнения опорного напряжения с напряжением управления, на первый блок 14 сравнения опорного напряжения с заданием ограничения угла по "максимуму" и на второй блок 15 сравнения опорного напряжения с заданием ограничения угла открывания по "минимуму". Одновременно по снимаемому импульсу синхронизации происходит переключение триггера 8 управления, на втором выходе которого появляется сигнал "1", дающий информацию о том, что происходит отсчет угла сдвига импульса первой фазосдвигающей ячейки 2. В момент равенства опорного напряжения напряжению управления на выходе блока 7 сравнения появляется сигнал, который через дифференцирующее устройство 11 поступает на первый вход триггера 9 управления и переключает его. На втором выходе триггера 9 появляется сигнал "1", дающий информацию о том, что вторая фазосдвигающая ячейка производит отсчет угла сдвига импульса управления. Одновременно на первом выходе триггера 9 появляется сигнал "0", который запускает вторую фазосдвигающую ячейку в работу. Тот же импульс с дифференцирующего блока 11 поступает на второй вход первого триггера 8 управления и переключает его. На первом выходе триггера 8 появляется сигнал "1", а на втором - сигнал "0", которые дают информацию о том, что первая фазосдвигающая ячейка 2 свободна, т.е. не производит отсчет угла сдвига импульса управления. При этом опорное напряжение первой фазосдвигающей ячейки 2 продолжает формироваться и подаваться на блоки 14 и 15 сравнения. В момент равенства опорного напряжения второй фазосдвигающей ячейки 3 напряжению управления на выходе фазосдвигающей ячейки 3 появляется сигнал "1", который через дифференцирующий блок 12 поступает на первый вход триггера 10 управления и переключает его. На втором выходе триггера 10 появляется сигнал "1", дающий информацию о том, что третья фазосдвигающая ячейка производит отсчет угла сдвига импульса управления. Одновременно на первом выходе триггера 10 появляется сигнал "0", который запускает третью фазосдвигающую ячейку в работу. Тот же импульс с дифференцирующего блока 12 поступает на второй вход второго триггера 9 управления и переключает его. На первом выходе триггера 9 появляется сигнал "1",

а на втором - "0", которые дают информацию о том, что вторая фазосдвигающая ячейка 3 свободна, т.е. не производит отсчет угла сдвига импульса управления. При этом опорное напряжение второй фазосдвигающей ячейки 3 прекращает формироваться. В момент равенства опорного напряжения третьей фазосдвигающей ячейки 4 появляется сигнал "1", который поступает на первые входы третьего двухходового элемента И 20, второго четырехходового элемента И 22 и первого двухходового элемента ИЛИ 16. При этом возможны следующие варианты работы схемы. Если в момент появления импульса на выходе третьей фазосдвигающей ячейки 4 или на выходе блока 14 сравнения появился сигнал "1" (т.е. наступил момент равенства опорного напряжения первой фазосдвигающей ячейки и напряжения задания ограничения максимального угла открывания), первая 2 и вторая 3 фазосдвигающие ячейки осуществляют отсчет угла сдвига (т.е. на первом выходе первого 8 и второго 9 триггера имеется сигнал "0"), сигнал "1" с третьей фазосдвигающей ячейки 4 через первый двухходовый элемент ИЛИ 16 поступает на четвертый вход первого четырехходового элемента И 21, а затем на второй вход распределителя 13 импульсов, так как на первый, второй и третий вход первого четырехходового элемента И 21 поступают сигналы "1" с вторых выходов соответственно третьего 10, второго 9 и первого 8 триггеров управления (т.е. третья 4, вторая 3 и первая фазосдвигающие ячейки осуществляют отсчет угла сдвига).

Если в момент появления импульса на выходе третьей фазосдвигающей ячейки 4 первая 2 или вторая 3 фазосдвигающая ячейка осуществляет отсчет угла сдвига (т.е. на первом выходе первого 8 и на втором выходе второго 9 триггера или на втором выходе первого 8 и на первом выходе второго 9 триггера имеется сигнал "0"), то на выходе второго двухходового элемента ИЛИ 19 появляется сигнал "1" и импульс с третьей фазосдвигающей ячейки 4 через третий двухходовый элемент И 20 поступает на первый вход распределителя 13 импульса.

Если в момент появления импульса на выходе третьей фазосдвигающей ячейки 4 первая 2 и вторая 3 фазосдвигающие ячейки закончили осуществлять отсчет угла сдвига (т.е. на первых входах первого 8 и второго 9 триггера имеется сигнал "1") и наступает момент равенства опорного напряжения первой фазосдвигающей ячейки и напряжения задания ограничения минимального угла открывания,



то на выходе блока 15 сравнения формируется сигнал "1", который через второй четырехходовый элемент И 22 поступает на третий вход распределителя 13 импульсов.

Дальнейшее прохождение импульсов с первого, второго и третьего входов распределителя импульсов на управляющие электроды вентилей только при наличии сигнала временного интервала, соответствующего середине диапазона изменения угла открывания вентиля, осуществляется распределителем 13 импульсов. Так, прохождение сигнала с первого входа распределителя 13 импульсов на управляющий электрод вентиля при наличии сигнала "1" на втором дополнительном входе сигнал пройдет через элементы И 40 и ИЛИ 3 первой ячейки распределителя 13 импульсов на управляющий электрод вентилей катодной группы фазы А, а прохождение сигнала с второго входа распределителя 13 импульсов на управляющий электрод вентиля катодной группы фазы А осуществляется через элементы И 46 и ИЛИ 52 при наличии сигнала "1" на третьем дополнительном входе распределителя 13, прохождение сигнала с третьего входа распределителя импульсов 13 на управляющий электрод вентиля катодной группы фазы А осуществляется через элементы И 34 и ИЛИ 52 при наличии сигнала "1" на первом дополнительном входе распределителя импульсов 13. Аналогично осуществляется распределение импульсов на управляющие электроды вентилей других фаз. Во всех случаях сигнал с выхода распределителя через шестивходовый элемент ИЛИ 23 подается на второй вход третьего триггера 10 и переключает его. Сигнал с первого выхода триггера 10 сбрасывает опорное напряжение третьей фазосдвигающей ячейки 4.

Подключение трех входов распределителя к ячейкам распределителя осуществляется по принципу совпадения временного интервала и сигнала на входе. Так, для фазы А первый интервал соответствует углу открывания до  $60^\circ$  на этом интервале импульс управления формируется только при соблюдении ограничения по минимальному углу открывания. Поэтому на выходе элемента И 34 появится сигнал только при наличии сигнала "1" на первом дополнительном входе и на третьем входе распределителя импульсов. Второй интервал соответствует углу открывания от  $60^\circ$  до  $120^\circ$ . На этом интервале не действуют ограничения, поэтому на выходе элемента И 35 появится сигнал "1" при наличии на первом входе элемента 40 сигнала "1" с второго дополнительного входа и сигнала "1" на втором входе элемента И 40 с пер-

вого входа распределителя импульсов. На третьем интервале, соответствующем углу открывания от  $120^\circ$  до  $180^\circ$ , сигнал на выходе элемента И 46 появится при наличии на первом входе сигнала "1" с третьего дополнительного входа и сигнала "1" на втором входе элемента с второго входа распределителя импульсов 13. Аналогично работают и остальные ячейки распределителя импульсов. При этом первый временной интервал для первой ячейки является вторым временным интервалом для шестой ячейки и третьим временным интервалом для пятой ячейки, первый временной интервал для второй ячейки является вторым временным интервалом для первой ячейки и третьим временным интервалом для шестой ячейки, первый временной интервал для третьей ячейки является вторым временным интервалом для второй ячейки и третьим временным интервалом для первой ячейки, первый временной интервал для четвертой ячейки является вторым временным интервалом для третьей ячейки и третьим временным интервалом для второй ячейки, первый временной интервал для пятой ячейки является вторым временным интервалом для четвертой ячейки и третьим временным интервалом для третьей ячейки, первый временной интервал для шестой ячейки является вторым временным интервалом для пятой ячейки и третьим временным интервалом для четвертой ячейки. Формирующийся сигнал на выходе любого элемента И ячейки распределителя проходит на выход распределителя через элемент ИЛИ данной ячейки.

Сигналы синхронизации, соответствующие временным интервалам анодных напряжений, формируются из линейных напряжений питания. Если в данный момент времени на первом выходе формирователя 24 логических сигналов анодных напряжений формируется сигнал, соответствующий положительному линейному напряжению АС, а на третьем выходе - сигнал, соответствующий положительному линейному напряжению СВ, то только на выходе элемента И 25 появится сигнал "1", этот сигнал появится на первом дополнительном выходе блока 1 синхронизации. Этот сигнал существует примерно  $60^\circ$  до момента перехода линейного напряжения СВ через нулевое значение к отрицательному значению. С этого момента на третьем выходе формирователя 24 сигнал отсутствует, а на первом выходе формирователя сигнал сохраняется. Отсутствие сигналов на втором и третьем выходах формирователя 24, соответствующих линейным напряжениям ВА и СВ, приводит к появлению сигнала "1" на выходе элемента ИЛИ-НЕ 28, который поступает на второй до-

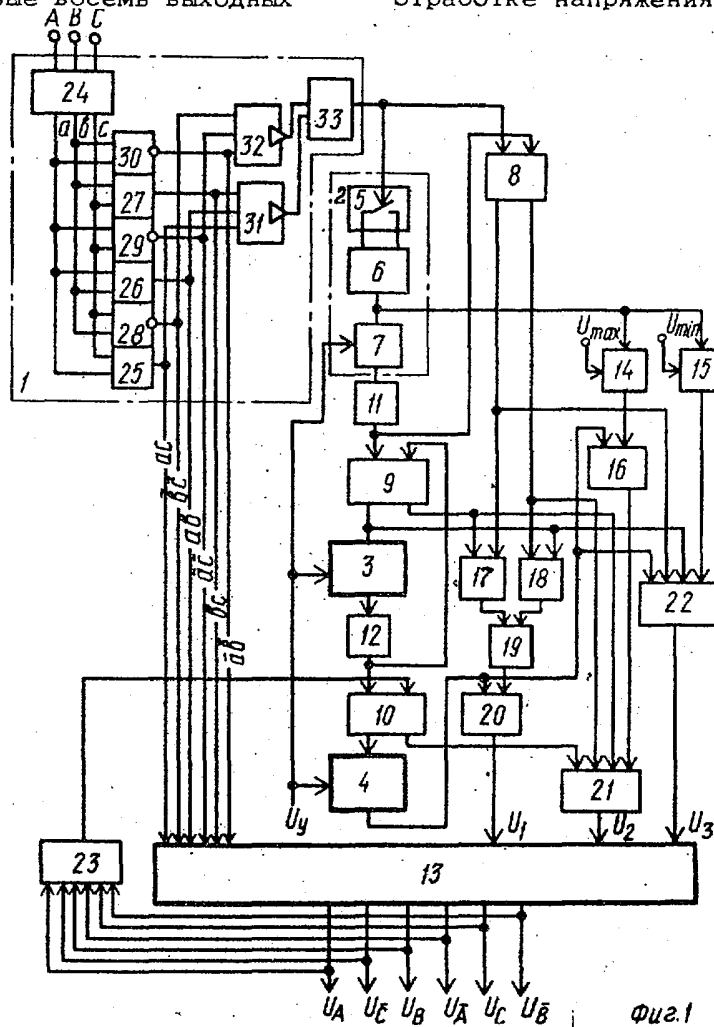


полнительный выход блока 1 синхронизации. Сигнал существует примерно  $60^\circ$  до момента появления положительной полуволны линейного напряжения ВА. При этом сигналы с первого и второго выходов формирователя 24 поступают на входы элемента И 26, на выходе которого формируется сигнал "1" длительностью примерно  $60^\circ$ , поступающий на третий дополнительный выход блока 1 синхронизации. Аналогично формируются сигналы временных интервалов анодных напряжений и на остальных дополнительных выходах блока 1 синхронизации. Сигнал "1" на основном выходе блока синхронизации формируется из сигналов, поступающих с инверсных динамических выходов элементов ИЛИ 31 и 32, проходящих через двухходовый элемент ИЛИ 33, а сигналы на выходе элемента ИЛИ 31 формируются из сигналов элементов И 25, 26, 27 и сигналы на выходе второго элемента ИЛИ 32 формируются из сигналов элементов ИЛИ-НЕ 28, 29, 30.

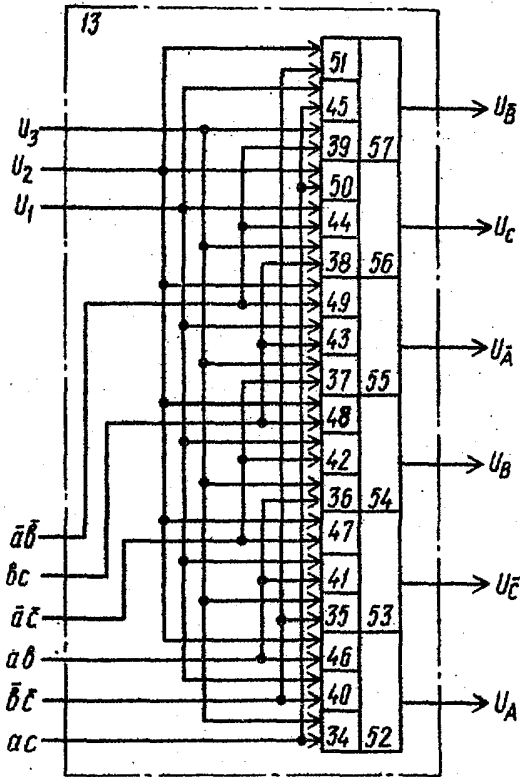
Линейные диаграммы отражают характерные случаи формирования импульсов управления вентилями катодной и анодной группы. Первые восемь выходных

импульсов ( $U_A, U_C, U_B, U_{\bar{A}}, U_C, U_B, U_A, U_C$ ) соответствуют работе ограничения угла открывания по "минимуму". Девятый и десятый импульсы управления  $/U_B, U_A/$  соответствуют формированию импульса управления на середине диапазона без ограничения угла. Одиннадцатый и двенадцатый импульсы управления  $U_C, U_{\bar{B}}$  формируются при угле открывания больше  $120^\circ$ , но еще ограничение угла открывания по "максимуму" не вступило в действие, тринадцатый импульс управления  $/U_A/$  формируется по условиям ограничения угла открывания по "максимуму".

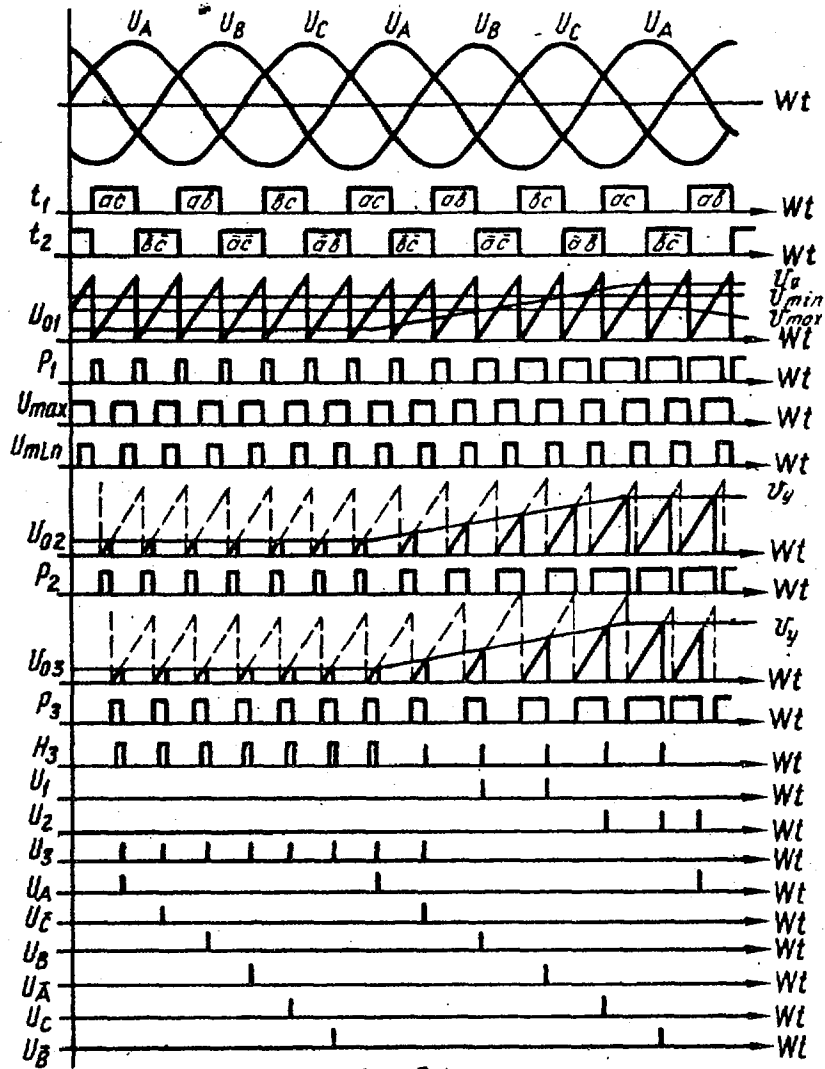
Устройство для одноканального синхронного фазового управления вентильным преобразователем позволяет повысить надежность работы преобразователя при управлении преобразователем одноканальной системой управления с последовательным соединением фазосдвигающих ячеек, тем самым создается возможность расширения применения одноканальных систем управления с известными их достоинствами. При этом повышение надежности достигается достаточно простыми средствами и без существенных искажений в отработке напряжения управления.



Фиг.1



Фиг. 2



Фиг.3

Редактор Н.Безродная      Составитель Н.Савинова      Корректор А. Зимокосов  
 Техред М.Костик  
 Заказ 7748/54      Тираж 687      Подписное  
 ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5  
 Филиал ППП "Патент", г.Ужгород, ул.Проектная, 4