

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(12)

РЕСПУБЛИКА БЕЛАРУСЬ



НАЦИОНАЛЬНЫЙ ЦЕНТР
ИНТЕЛЛЕКТУАЛЬНОЙ
СОБСТВЕННОСТИ

(19) ВУ (11) 10557

(13) С1

(46) 2008.04.30

(51) МПК (2006)

Н 01Н 47/00

Н 02J 3/40

(54)

РЕЛЕ СИНХРОНИЗАЦИИ

(21) Номер заявки: а 20060398

(22) 2006.04.27

(43) 2007.12.30

(71) Заявитель: Белорусский национальный технический университет (ВУ)

(72) Автор: Старжинский Алексей Леонидович (ВУ)

(73) Патентообладатель: Белорусский национальный технический университет (ВУ)

(56) В.А. Андреев. Релейная защита и автоматика систем электроснабжения. - М.: Высшая школа, 1991. - С 354.

RU 2231848 С1, 2004.

RU 2216812 С1, 2003.

RU 2222088 С1, 2004.

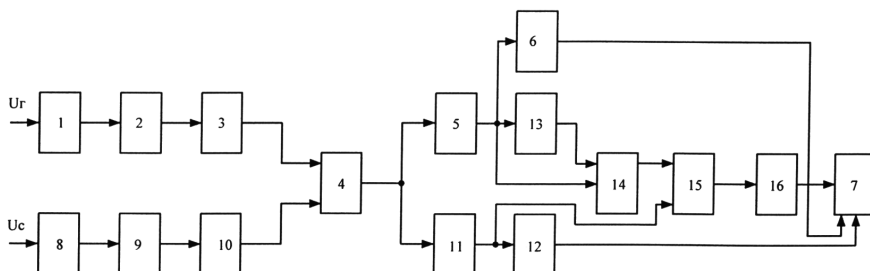
US 4218625, 1980.

US 4538197, 1985.

EP 1351267 А1, 2003.

(57)

Реле синхронизации, содержащее последовательно соединенные первый инвертирующий усилитель, вход которого является входом напряжения генератора, первый формирователь прямоугольных импульсов и формирователь последовательности коротких импульсов, выход которого соединен с первым входом фазового детектора, последовательно соединенные второй инвертирующий усилитель, вход которого является входом напряжения сети, второй формирователь прямоугольных импульсов и интегрирующий операционный усилитель, выход которого соединен со вторым входом фазового детектора, первый дифференцирующий усилитель, вход которого соединен с выходом фазового детектора, а выход - с входом первого блока выделения максимума, выход которого соединен с первым входом блока включения, неинвертирующий усилитель, вход которого соединен с выходом фазового детектора, а выход - с входом второго блока выделения максимума, выход которого соединен со вторым входом блока включения, компаратор, второй вход которого соединен с выходом неинвертирующего усилителя, а выход - со входом формирователя короткого импульса, выход которого соединен с третьим входом блока включения, выход которого является выходом реле синхронизации, отличающееся тем, что содержит второй дифференцирующий усилитель, вход которого соединен с выходом первого дифференцирующего усилителя, сумматор, первый и второй входы которого соединены с выходами второго и первого дифференцирующих усилителей соответственно, а выход - с первым входом компаратора.



Фиг. 1

ВУ 10557 С1 2008.04.30

BY 10557 C1 2008.04.30

Изобретение относится к электротехнике и может быть использовано для обеспечения автоматизации процесса включения синхронного генератора.

Известно реле синхронизации [1], содержащее последовательно соединенные первый инвертирующий усилитель, вход которого является входом напряжения генератора, первый формирователь прямоугольных импульсов и формирователь последовательности коротких импульсов, выход которого соединен с первым входом фазового детектора, последовательно соединенные второй инвертирующий усилитель, вход которого является входом напряжения сети, второй формирователь прямоугольных импульсов и интегрирующий операционный усилитель, выход которого соединен со вторым входом фазового детектора, а также компаратор, последовательно соединенные блок вычитания, первый вход которого соединен с выходом фазового детектора, и двухсторонний ограничитель, выход которого соединен с первым входом сумматора, выход сумматора соединен со входом фильтра нижних частот, выход которого соединен со вторыми входами блока вычитания и сумматора и с входом компаратора, выполненного в виде компаратора с нулевым порогом, последовательно соединенные одновибратор и генератор тактовых импульсов, выход которого соединен с первым входом элемента И, второй вход которого соединен с выходом "больше" компаратора, первый и второй элементы задержки, входы которых соединены с выходом "равно" компаратора, последовательно соединенные первый счетчик импульсов, счетный вход которого соединен с выходом элемента И, а вход установки в ноль - с выходом первого элемента задержки, регистр памяти, управляющий вход которого соединен с выходом "равно" компаратора, и умножитель на постоянный коэффициент, а также второй счетчик импульсов, счетный вход которого соединен с выходом генератора тактовых импульсов, вход подачи кода начальной установки соединен с выходом умножителя на постоянный коэффициент, управляющий вход соединен с выходом второго элемента задержки, а вход установки в ноль - с выходом "равно" компаратора, при этом выход второго счетчика является выходом реле синхронизации.

Недостатком известного реле синхронизации является низкая надежность из-за наличия большого количества элементов.

Наиболее близким по технической сущности к предлагаемому является устройство для синхронизации [2], содержащее последовательно соединенные первый инвертирующий усилитель, первый формирователь прямоугольных импульсов, первый формирователь последовательности коротких импульсов, фазовый детектор, дифференцирующий усилитель, первый блок выделения максимума и блок включения, последовательно соединенные второй инвертирующий усилитель, второй формирователь прямоугольных импульсов и интегрирующий операционный усилитель, выход которого соединен со вторым входом фазового детектора, последовательно соединенные неинвертирующий усилитель, вход которого соединен с выходом фазового детектора и вторым блоком выделения максимума, выход которого соединен со вторым входом блока включения, а также последовательно соединенные компаратор, первый и второй входы которого соединены с выходами дифференцирующего усилителя и неинвертирующего усилителя соответственно, и формирователь короткого импульса, выход которого соединен с третьим входом блока включения.

Недостатком прототипа является низкая точность, поскольку выработка импульса начала интервала опережения производится по результатам дифференцирования сигнала с выхода фазового детектора, т.е. пропорционально угловой скорости скольжения, а угловое ускорение не принимается во внимание, что делает измерение недостаточно точным.

Задачей изобретения является повышение точности работы реле синхронизации.

Поставленная задача решается тем, что реле синхронизации, содержащее последовательно соединенные первый инвертирующий усилитель, вход которого является входом

ВУ 10557 С1 2008.04.30

напряжения генератора, первый формирователь прямоугольных импульсов и формирователь последовательности коротких импульсов, выход которого соединен с первым входом фазового детектора, последовательно соединенные второй инвертирующий усилитель, вход которого является входом напряжения сети, второй формирователь прямоугольных импульсов и интегрирующий операционный усилитель, выход которого соединен со вторым входом фазового детектора, первый дифференцирующий усилитель, вход которого соединен с выходом фазового детектора, а выход - с входом первого блока выделения максимума, выход которого соединен с первым входом блока включения, неинвертирующий усилитель, вход которого соединен с выходом фазового детектора, а выход - с входом второго блока выделения максимума, выход которого соединен со вторым входом блока включения, компаратор, второй вход которого соединен с выходом неинвертирующего усилителя, а выход - со входом формирователя короткого импульса, выход которого соединен с третьим входом блока включения, выход которого является выходом реле синхронизации, дополнительно содержит второй дифференцирующий усилитель, вход которого соединен с выходом первого дифференцирующего усилителя, сумматор, первый и второй входы которого соединены с выходами второго и первого дифференцирующих усилителей соответственно, а выход - с первым входом компаратора.

На фиг. 1 представлена электрическая структурная схема реле синхронизации, на фиг. 2 - временные диаграммы, поясняющие его работу.

Реле синхронизации (фиг. 1) содержит последовательно соединенные первый инвертирующий усилитель 1, первый формирователь 2 прямоугольных импульсов, первый формирователь 3 последовательности коротких импульсов, фазовый детектор 4, первый дифференцирующий усилитель 5, вход которого соединен с выходом фазового детектора 4, а выход - с входом первого блока 6 выделения максимума, выход которого соединен с первым входом блока 7 включения, последовательно соединенные второй инвертирующий усилитель 8, второй формирователь 9 прямоугольных импульсов и интегрирующий операционный усилитель 10, выход которого соединен со вторым входом фазового детектора 4, неинвертирующий усилитель 11, вход которого соединен с выходом фазового детектора 4 и вторым блоком 12 выделения максимума, выход которого соединен со вторым входом блока 7 включения, а также второй дифференцирующий усилитель 13, вход которого соединен с выходом первого дифференцирующего усилителя 5, и последовательно соединенные сумматор 14, первый вход которого соединен с выходом второго дифференцирующего усилителя 13, а второй вход - с выходом первого дифференцирующего усилителя 5, компаратор 15, первый и второй входы которого соединены с выходами сумматора 14 и неинвертирующего усилителя 11 соответственно, и формирователь 16 короткого импульса, выход которого соединен с третьим входом блока 7 включения.

На фиг. 2 представлены сигнал U_c на входе второго инвертирующего усилителя 8 - "а", сигнал U_r на входе первого инвертирующего усилителя 1 - "б", сигнал U_{1c} на выходе второго инвертирующего усилителя 8 - "в", сигнал U_{1r} на выходе первого инвертирующего усилителя 1 - "г", сигнал U_{2c} на выходе второго формирователя 9 прямоугольных импульсов - "д", сигнал U_{2r} на выходе первого формирователя 2 прямоугольных импульсов - "е", сигнал U_3 на выходе формирователя 3 последовательности коротких импульсов - "ж", сигнал U_4 на выходе интегрирующего усилителя 10 - "з", сигнал U_δ на выходе фазового детектора 4 - "и", сигнал U'_δ на выходе неинвертирующего усилителя 11 - "и", сигнал $\frac{dU_\delta}{dt} + \frac{d^2U_\delta}{dt^2}$ на выходе сумматора 14 - "к", сигнал U_5 на выходе компаратора 15 - "л", сигнал U_6 на выходе формирователя 16 короткого импульса - "м".

Работает реле синхронизации следующим образом.

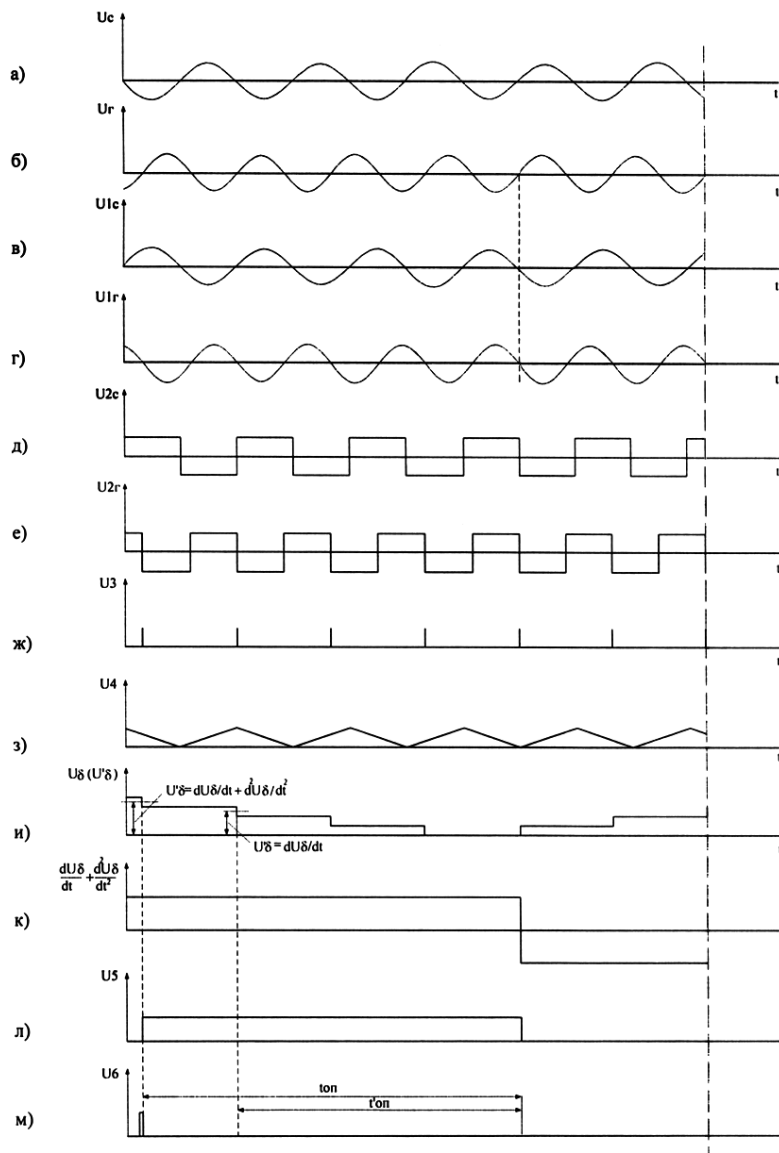
ВУ 10557 С1 2008.04.30

Напряжения сети U_c и генератора U_r поступают на входы инвертирующих операционных усилителей 1 и 8 и преобразуются ими в напряжения U_{1c} и U_{1r} , которые, в свою очередь, с помощью операционных усилителей 2 и 9 преобразуются в прямоугольные импульсы U_{2c} и U_{2r} , следующие с частотой сети f_c и частотой генератора f_r . Формирователь 3 формирует из напряжения U_{2r} узкие последовательности коротких импульсов U_3 с частотой генератора f_r . Напряжение U_{2c} поступает также на вход интегрирующего операционного усилителя 10. На выходе усилителя 10 формируется пилообразное напряжение U_4 . Это напряжение подается на вход фазового детектора 4, который управляется короткими импульсами U_3 с частотой генератора f_r . При поступлении очередного импульса на выходе элемента 4 появляется постоянное напряжение U_δ , значение которого пропорционально углу δ между синхронизируемыми напряжениями U_c и U_r . Таким образом осуществляется преобразование угла δ в постоянное напряжение U_δ . Это напряжение поступает на вход первого дифференцирующего усилителя 5 и неинвертирующего усилителя 11. Усилитель 11 имеет в цепи обратной связи три резисторных делителя, с помощью которых можно изменять значения напряжения U'_δ на его выходе. Напряжение $\frac{dU_\delta}{dt}$ на выходе усилителя 5 поступает на вход второго дифференцирующего усилителя 13, на второй вход сумматора 14 и на блок 6 выделения максимума. Выходное напряжение $\frac{d^2U_\delta}{dt^2}$ со второго дифференцирующего усилителя 13 поступает на первый вход сумматора 14. Сигналы с выхода сумматора 14 $\frac{dU_\delta}{dt} + \frac{d^2U_\delta}{dt^2}$ и усилителя 11 U'_δ поступают на вход компаратора 15, на выходе которого формируется сигнал U_5 . Его передний фронт возникает при условии $U'_\delta = \frac{dU_\delta}{dt} + \frac{d^2U_\delta}{dt^2}$, а задний фронт совпадает с моментом времени, когда $\delta = 0$, поэтому продолжительность сигнала U_5 равна времени опережения $t_{оп}$. Момент возникновения переднего фронта сигнала U_5 изменяется с изменением уровня U'_δ на усилителе 11, при этом изменяется продолжительность $t_{оп}$. Элемент 16 формирует из переднего фронта сигнала U_5 узкий импульс U_6 , поступающий на вход блока 7 включения. Для предотвращения включения генератора в сеть при больших угловых скоростях скольжения и значительных углах δ сигнал на включение с выхода узла включения блокируется при $\frac{dU_\delta}{dt} > (\frac{dU_\delta}{dt})_{max}$ и $U'_\delta > U'_{\delta_{оп max}}$. Эти условия обеспечиваются блоками 6 и 12 выделения максимума.

Преимуществом заявляемого реле синхронизации является более высокая надежность за счет того, что для определения времени опережения используется меньшее количество элементов.

Источники информации:

1. Патент РФ № 2248638, МПК Н 01Н 47/20 // Бюл. № 8. - 20.03.2005.
2. Андреев В.А. Релейная защита и автоматика систем электроснабжения. - М.: Высш. школа, 1991. - С. 354, рис. 12.15.



Фиг. 2