

**ОПИСАНИЕ  
ИЗОБРЕТЕНИЯ  
К ПАТЕНТУ**  
(12)

РЕСПУБЛИКА БЕЛАРУСЬ



НАЦИОНАЛЬНЫЙ ЦЕНТР  
ИНТЕЛЛЕКТУАЛЬНОЙ  
СОБСТВЕННОСТИ

(19) **ВУ** (11) **23971**

(13) **С1**

(46) **2023.04.30**

(51) МПК

**H 02H 3/00** (2006.01)

**G 01R 19/06** (2006.01)

(54)

**ЦИФРОВОЕ УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ  
ОРТОГОНАЛЬНЫХ СОСТАВЛЯЮЩИХ ВХОДНОГО СИГНАЛА  
МИКРОПРОЦЕССОРНОЙ РЕЛЕЙНОЙ ЗАЩИТЫ**

(21) Номер заявки: а 20210087

(22) 2021.03.24

(43) 2022.10.30

(71) Заявитель: Белорусский национальный технический университет (ВУ)

(72) Авторы: Романюк Федор Алексеевич; Румянцев Владимир Юрьевич; Румянцев Юрий Владимирович (ВУ)

(73) Патентообладатель: Белорусский национальный технический университет (ВУ)

(56) РОМАНЮК Ф.А. и др. Формирование ортогональных составляющих входных сигналов в микропроцессорных защитах. Энергетика. Известия высших учебных заведений и энергетических объединений СНГ, 2020, т. 63, № 4, с. 330-334.

ВУ а 20190198, 2021.

RU 2556864 С1, 2015.

RU 2010241 С1, 1994.

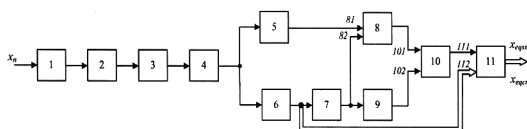
RU 2035815 С1, 1995.

CN 110208593 А, 2019.

РОМАНЮК Ф.А. и др. Методика повышения быстродействия измерительных органов микропроцессорных защит электроустановок. Энергетика. Известия высших учебных заведений и энергетических объединений СНГ, 2019, т. 62, № 5, с. 405-407.

(57)

Цифровое устройство для формирования ортогональных составляющих входного сигнала микропроцессорной релейной защиты, содержащее последовательно соединенные входной преобразователь входного сигнала (1), выполненный с возможностью подключения его входа к выходу измерительного трансформатора защищаемого электроэнергетического объекта, фильтр нижних частот (2), аналого-цифровой преобразователь (3) и опе-



Фиг. 1

**ВУ 23971 С1 2023.04.30**

ративное запоминающее устройство (4), выход которого соединен с входом блока (5) определения амплитудного значения входного сигнала и входом блока (6) формирования ортогональных составляющих основной гармоники входного сигнала; блок (7) определения амплитудного значения основной гармоники входного сигнала, входом соединенный с выходом блока (6) формирования ортогональных составляющих основной гармоники входного сигнала, а выходом - с одним из входов блока (8) определения базового значения корректирующего коэффициента входного сигнала, другой вход которого соединен с выходом блока (5) определения амплитудного значения входного сигнала, блок (9) определения параметра, характеризующего характер изменения входного сигнала, входом соединенный с выходом блока (7) определения амплитудного значения основной гармоники входного сигнала, а выходом - с одним из входов блока (10) определения результирующего значения корректирующего коэффициента входного сигнала, другой вход которого соединен с выходом блока (8) определения базового значения корректирующего коэффициента входного сигнала, и блок (11) формирования ортогональных составляющих эквивалентного сигнала, один вход которого соединен с выходом блока (10) определения результирующего значения корректирующего коэффициента входного сигнала, а второй вход - с выходом блока (6) формирования ортогональных составляющих основной гармоники входного сигнала.

---

Изобретение относится к электротехнике и может быть использовано в области релейной защиты для повышения быстродействия цифровых измерительных органов (ЦИО) микропроцессорных защит электроустановок, которые реализуются на основе обработки ортогональных составляющих (ОС) входных сигналов.

Использование ОС позволяет реализовать большинство измерительных органов, применяемых в современных устройствах защиты и автоматики. Так, при использовании ОС одного сигнала можно вычислять амплитудные, действующие значения, текущие фазы, аварийные составляющие входного сигнала. По ОС двух сигналов возможно определение таких параметров, как сопротивление, мощность и их направление, разности фаз и др. При использовании ОС большего числа сигналов можно рассчитывать различные параметры трехфазных систем.

Основное влияние на быстродействие алгоритмов формирования ОС входного сигнала оказывают два фактора. Первый из них связан с появлением при повреждениях в контролируемых сигналах апериодических и гармонических составляющих, обусловленных переходными процессами и нелинейностью элементов электроустановки, а второй - с инерционностью алгоритмов обработки информации, в частности аналоговой и цифровой фильтрацией. В результате недопустимо затягивается время определения достоверных значений ортогональных составляющих.

В большинстве микропроцессорных защит выделение ОС входного сигнала осуществляется с использованием дискретного преобразования Фурье (ДПФ). Недостатками ДПФ являются невысокое быстродействие, составляющее более одного периода основной частоты, а также влияние свободной апериодической составляющей, создающей в зависимости от постоянной времени ее затухания существенные погрешности преобразования.

Известно цифровое устройство формирования ортогональных составляющих входных сигналов (ЦУФОС), которое входит в состав ЦИО микропроцессорной защиты [1], содержащее последовательно соединенные входной преобразователь, вход которого подключен к измерительному трансформатору защищаемого объекта, фильтр нижних частот, аналого-цифровой преобразователь, оперативное запоминающее устройство, выход которого соединен со входом блока определения действующего значения вторичного входного сигнала и входом блока формирования ортогональных составляющих основной гармоники входного сигнала, выход которого соединен со входом блока определения действующего

значения основной гармоники вторичного сигнала, а выход последнего подключен ко входу знаменателя блока деления, вход числителя которого соединен с выходом блока определения действующего значения вторичного входного сигнала; блок возведения в квадрат, вход которого соединен с выходом блока деления, а выход соединен с первым входом блока формирования ортогональных составляющих эквивалентного сигнала, на второй вход которого поступает выходной сигнал блока формирования ортогональных составляющих основной гармоники входного сигнала, а выход содержит значения синусной и косинусной ортогональных составляющих эквивалентного сигнала, каждая из которых равна произведению соответствующей ортогональной составляющей основной гармоники на величину выходного сигнала блока деления.

Характерными состояниями контролируемого сигнала являются его установившееся значение в нормальном режиме, возрастание при коротком замыкании (КЗ) и спад при отключении КЗ. Принимая за основу выделения ОС основной гармоники входного сигнала ДПФ, можно отметить, что известное ЦУФОС обладает высоким быстродействием в переходном режиме при резком возрастании амплитуды входного сигнала. Однако при спаде контролируемого сигнала значение его амплитуды определяется по эквивалентным ОС существенно медленнее, чем при использовании для этих целей ДПФ.

Наиболее близким к предлагаемому изобретению по технической сущности и достигаемому результату (прототипом) является ЦУФОС входных сигналов релейной защиты [2], содержащее последовательно соединенные входной преобразователь, на вход которого поступает вторичный сигнал измерительного трансформатора защищаемого объекта, фильтр нижних частот, аналого-цифровой преобразователь, оперативное запоминающее устройство, выход которого соединен со входом блока определения амплитудного значения входного сигнала и входом блока формирования ортогональных составляющих основной гармоники входного сигнала, выход которого соединен со входом блока определения амплитудного значения основной гармоники входного сигнала, а выход последнего подключен ко входу блока определения характера изменения входного сигнала; блок определения корректирующего коэффициента, первый вход которого соединен с выходом блока определения амплитудного значения входного сигнала, а второй и третий входы соединены соответственно с выходом блока определения амплитудного значения основной гармоники входного сигнала и выходом блока определения характера изменения входного сигнала; блок формирования ортогональных составляющих эквивалентного сигнала, на выходе которого формируются синусная и косинусная ортогональные составляющие эквивалентного сигнала, а его первый и второй входы соединены соответственно с выходом блока определения корректирующего коэффициента и с выходом блока формирования ортогональных составляющих основной гармоники входного сигнала.

Указанное ЦУФОС быстрее выделяет ОС эквивалентного сигнала в режиме возникновения КЗ, однако при исчезновении сигнала функционирует аналогично формирователю на основе ДПФ.

Задача, решаемая изобретением, состоит в расширении функциональных возможностей ЦУФОС входных сигналов релейной защиты, заключающихся в повышении быстродействия функционирования указанного устройства при спаде контролируемого сигнала и сохранении таких же, как у прототипа, характеристик в остальных режимах.

Поставленная задача решается ЦУФОС входного сигнала микропроцессорной релейной защиты, содержащим последовательно соединенные входной преобразователь входного сигнала (1), выполненный с возможностью подключения его входа к выходу измерительного трансформатора защищаемого электроэнергетического объекта, фильтр нижних частот (2), аналого-цифровой преобразователь (3) и оперативное запоминающее устройство (4), выход которого соединен с входом блока (5) определения амплитудного значения входного сигнала и входом блока (6) формирования ортогональных составляющих основной гармоники входного сигнала; блок (7) определения амплитудного значения

основной гармонике входного сигнала, входом соединенный с выходом блока (6) формирования ортогональных составляющих основной гармонике входного сигнала, а выходом - с одним из входов блока (8) определения базового значения корректирующего коэффициента входного сигнала, другой вход которого соединен с выходом блока (5) определения амплитудного значения входного сигнала, блок (9) определения параметра, характеризующего характер изменения входного сигнала, входом соединенный с выходом блока (7) определения амплитудного значения основной гармонике входного сигнала, а выходом - с одним из входов блока (10) определения результирующего значения корректирующего коэффициента входного сигнала, другой вход которого соединен с выходом блока (8) определения базового значения корректирующего коэффициента входного сигнала, и блок (11) формирования ортогональных составляющих эквивалентного сигнала, один вход которого соединен с выходом блока (10) определения результирующего значения корректирующего коэффициента входного сигнала, а второй вход - с выходом блока (6) формирования ортогональных составляющих основной гармонике входного сигнала.

Предлагаемое ЦУФОС входных сигналов релейной защиты отличается высоким быстродействием в переходных режимах, обладает широкими функциональными возможностями, позволяющими реализовать практически все применяемые в релейной защите измерительные органы. Основное условие реализуемости ЦУФОС на основе предложенной методики формирования ОС с положительным эффектом состоит в том, чтобы переходная характеристика амплитудного значения входного сигнала не пересекалась с аналогичной характеристикой амплитудного значения основной гармонике указанного сигнала.

На фиг. 1 представлена структурная схема ЦУФОС входных сигналов релейной защиты, на фиг. 2 и 3 - временные диаграммы эквивалентного выходного сигнала ЦИО, реализованного на основе предлагаемого ЦУФОС, прототипа и выходного сигнала ЦИО, основанного на ДПФ, при синусоидальном входном воздействии промышленной частоты и при воздействии, приближенном к реальному вторичному току трансформатора тока (ТТ), соответственно.

ЦУФОС входных сигналов релейной защиты содержит последовательно соединенные блок (1) входного преобразователя, подключаемого входом к измерительному трансформатору защищаемого электроэнергетического объекта, блок (2) фильтра нижних частот, аналого-цифровой преобразователь (3) и оперативное запоминающее устройство (4), выход которого соединен с входом блока (5) определения амплитудного значения входного сигнала и входом блока (6) формирования ортогональных составляющих основной гармонике входного сигнала; блок (7) определения амплитудного значения основной гармонике входного сигнала, подключенный входом к выходу блока (6) формирования ортогональных составляющих основной гармонике входного сигнала, а выходом - к одному из входов блока (8) определения базового значения корректирующего коэффициента, соединенного другим входом с выходом блока (5) определения амплитудного значения входного сигнала и выполненного с возможностью расчета базового значения корректирующего коэффициента для указанного сигнала как суммы единицы и умноженного на постоянный коэффициент отношения двух величин, переданных из блоков (5) определения амплитудного значения входного сигнала и (7) определения амплитудного значения основной гармонике входного сигнала соответственно, уменьшенного на единицу; блок (9) определения характера изменения входного сигнала, соединенный входом с выходом блока (7) определения амплитудного значения основной гармонике входного сигнала, а выходом - с одним из входов блока (10) определения результирующего значения корректирующего коэффициента, соединенного другим входом с выходом блока (8) определения базового значения корректирующего коэффициента и выполненного с возможностью расчета результирующего значения корректирующего коэффициента как функции величин, передаваемых на его входы; соединенный входами с блоками (10 и 6) блок (11) формиро-

вания ортогональных составляющих эквивалентного сигнала, каждая из которых равна произведению результирующего значения корректирующего коэффициента на величину соответствующей ему ортогональной составляющей основной гармоники, сформированной в блоке (6).

В блоке (1) входного преобразователя входной вторичный сигнал  $x_n$ , поступающий от измерительного трансформатора защищаемого объекта, преобразуется в пропорциональный сигнал напряжения. Входной преобразователь представляет собой промежуточный трансформатор с экраном между первичной и вторичной обмотками для обеспечения помехоустойчивости формирователя ОС.

Блок (2) фильтра нижних частот представляет собой активный фильтр 2-го порядка с многоконтурной обратной связью, выполненный на операционном усилителе и предназначенный для подавления спектральных компонент, частота которых превышает половину частоты дискретизации.

Аналого-цифровой преобразователь (3) осуществляет преобразование выборок выходного напряжения фильтра нижних частот в цифровой код.

Оперативное запоминающее устройство (4) выполняет функцию хранения последних  $n$  выборок входного сигнала, которые обрабатываются в последующих блоках.

Блок (5) определения амплитудного значения входного сигнала  $X_{mnd}$  функционирует согласно выражению:

$$X_{mnd} = \sqrt{\frac{2}{N} \cdot \sum_{n=1}^N x_n^2}, \quad (1)$$

где  $n = 1-N$  номер выборки входного сигнала в окне наблюдения;

$x_n$  - выборки входного сигнала;

$N$  - число выборок на периоде промышленной частоты.

В основу реализации блока (6) формирования ортогональных составляющих основной гармоники входного сигнала положено ДПФ, при котором выделение косинусной  $x_{cn}$  и синусной  $x_{sn}$  ОС осуществляется по выражениям:

$$\begin{aligned} x_{cn} &= \sum_{n=1}^N a_{cn} \cdot x_n, \\ x_{sn} &= \sum_{n=1}^N a_{sn} \cdot x_n, \end{aligned} \quad (2)$$

где  $a_{cn}$ ,  $a_{sn}$  - коэффициенты соответственно косинусного и синусного цифровых фильтров, которые вычисляются как:

$$\begin{aligned} a_{cn} &= \frac{2}{N} \cos\left(\frac{2\pi n}{N}\right), \\ a_{sn} &= \frac{2}{N} \sin\left(\frac{2\pi n}{N}\right). \end{aligned} \quad (3)$$

Блок (7) определения амплитудного значения основной гармоники входного сигнала  $X_{mn}$  реализует выражение:

$$X_{mn} = \sqrt{x_{cn}^2 + x_{sn}^2}. \quad (4)$$

В блоке (8) определения базового значения корректирующего коэффициента реализуется выражение, полученное в результате выполненных методом вычислительного эксперимента исследований:

$$k_{kn} = 1 \cdot \left( \frac{X_{mnd}}{X_{mn}} - 1 \right) + 1, \quad (5)$$

где  $1$  - постоянный коэффициент.

Численное значение  $l$  определяет быстродействие формирования ОС эквивалентного сигнала. Экспериментально установлено, что оптимальное значение  $l$ , при котором отсутствует перерегулирование переходной характеристики и достигается приемлемое быстродействие, составляет  $l = 2,4$ .

В блоке (9) определения характера изменения входного сигнала формируется признак  $c$ . Для этой цели фиксируются два смежных амплитудных значения основной гармоники входного сигнала  $X_{mn}$  и  $X_{m(n-1)}$ , по которым вычисляется параметр  $P$ :

$$P = \frac{X_{mn}}{X_{m(n-1)}} \cdot (1 + \varepsilon), \quad (6)$$

где постоянная  $0 < \varepsilon < 0,1$  обеспечивает отстройку от кратковременных провалов амплитудных значений сигнала базового фильтра.

Если выполняется условие  $P \geq 1$  (сигнал нарастает либо не изменяется), то  $c = 1$ , в противном случае, когда сигнал падает,  $c = -1$ .

В блоке (10) определяющего результирующего значения корректирующего коэффициента реализуется выражение:

$$k_m = 0,5 \cdot (|c| + c) \cdot k_{kn} + 0,5 \cdot (|c| - c) \cdot \frac{1}{k_n}. \quad (7)$$

Численное значение  $k_m$  для произвольной выборки  $n$  рассчитывается по величине базового корректирующего коэффициента  $k_{kn}$  для этой же выборки с учетом характера изменения сигнала. В случае нарастания или неизменном характере сигнала ( $c = 1$ ) результирующий корректирующий коэффициент принимает значение  $k_m = k_{kn}$ , а при спаде сигнала ( $c = -1$ ) выражение (7) приобретает следующий вид:

$$k_m = \frac{1}{k_n}.$$

Блок (11) формирования ортогональных составляющих эквивалентного сигнала  $x_{eqcn}$ ,  $x_{eqsn}$  реализует функцию их вычисления по значениям  $x_{cn}$ ,  $x_{sn}$  и величине результирующего корректирующего коэффициента  $k_m$ :

$$\begin{aligned} x_{eqcn} &= k_m \cdot x_{cn}, \\ x_{eqsn} &= k_m \cdot x_{sn}. \end{aligned} \quad (8)$$

Все блоки и элементы структурной схемы ЦУФОС входных сигналов релейной защиты могут быть реализованы по известным схемам с использованием средств микроэлектронной и микропроцессорной техники.

Например, ЦИО тока, реализованный на базе предлагаемого ЦУФОС, при сохранении всех принятых выше обозначений будет работать следующим образом.

Входной ток  $x_n$  от измерительного трансформатора тока (на фиг. 1 отсутствует) защищаемого объекта поступает на вход блока (1) входного преобразователя, выходной сигнал которого пропорционален  $x_n$ . Блок (2) фильтра нижних частот ограничивает спектр входного сигнала. Аналого-цифровой преобразователь (3) формирует последовательность выборок из поступающего на его вход выходного сигнала фильтра нижних частот с шагом дискретизации  $\Delta t = \frac{T}{N}$ ,

где  $T$  - период промышленной частоты.

Полученные на выходе аналого-цифрового преобразователя (3) выборки на протяжении всего периода наблюдения после включения ЦИО поступают в буфер оперативного запоминающего устройства (4), формируя окно наблюдения.

Выборки сигнала, хранящиеся в буфере, поступают на входы блока (5) определения амплитудного значения входного сигнала, по которым в соответствии с выражением (1) определяется  $X_{mnd}$ , и блока (6) формирования ортогональных составляющих основной

гармоники входного сигнала, где в соответствии с выражением (2) вычисляются ортогональные составляющие основной гармоники входного тока  $x_{sn}$ ,  $x_{cn}$ .

На вход блока (7) определения амплитудного значения основной гармоники входного сигнала подаются ортогональные составляющие  $x_{sn}$  и  $x_{cn}$ , по которым вычисляется амплитудное значение основной гармоники входного тока  $X_{mn}$  в соответствии с выражением (4).

На входы 81 и 82 блока (8) определения базового значения корректирующего коэффициента поступают соответственно амплитудные значения входного тока  $X_{mnd}$  и его первой гармоники  $x_{mn}$ . По указанным параметрам с учетом безразмерного коэффициента  $l = 2,4$  согласно выражению (5) вычисляется базовое значение корректирующего коэффициента  $k_{kn}$ .

В блоке (9) определения характера изменения входного сигнала по двум смежным амплитудным значениям основной гармоники входного тока, поступающих из блока (7) определения амплитудного значения основной гармоники входного сигнала, и постоянной  $\epsilon$  вычисляется по выражению (6) параметр  $P$ . В зависимости от знака последнего формируется показатель изменения сигнала  $c$ : при возрастании и неизменном состоянии сигнала  $P \geq 1$ , а  $c = 1$ , в противном случае -  $c = -1$ .

На входы 101 и 102 блока (10) определяющего результирующее значение корректирующего коэффициента из блока (8) определения базового значения корректирующего коэффициента и блока (9) определения характера изменения входного сигнала соответственно поступают значения базового корректирующего коэффициента  $k_{kn}$  и признака  $c$ , по которым согласно выражению (7) вычисляется результирующий корректирующий коэффициент  $k_{rn}$ .

Расчитанный выше результирующий корректирующий коэффициент  $k_{rn}$  подается на вход 111 блока (11) формирования ортогональных составляющих эквивалентного сигнала  $x_{eqsn}$ ,  $x_{eqsn}$ , на вход 112 которого с выхода блока (6) формирования ортогональных составляющих основной гармоники входного сигнала поступают ортогональные составляющие основной гармоники входного сигнала  $x_{cn}$ ,  $x_{sn}$ , каждая из которых умножается на результирующее значение корректирующего коэффициент  $k_{rn}$  согласно выражению (8).

По значениям ОС эквивалентного сигнала  $x_{eqsn}$ ,  $x_{eqsn}$  с использованием выражения аналогичного (4) вычисляется амплитудное значение эквивалентного сигнала  $X_{meqn}$  (на фигурах не показано).

Результаты исследований ЦИО на основе предлагаемого устройства формирования ОС, прототипа и ЦИО на основе ДПФ были получены методом вычислительного эксперимента с помощью комплексной математической модели, включающей модели энергосистемы, защищаемого объекта, измерительного ТТ, а также моделей вышеназванных ЦИО.

На фиг. 2 представлены результаты функционирования моделей ЦИО тока, выполненных на основе предлагаемого ЦУФОС (кривая 12), прототипа (кривая 13) и на основе ДПФ (кривая 14) при их включении на синусоидальное входное воздействие единичной амплитуды с частотой 50 Гц (кривая 15). Время установления эквивалентного сигнала  $X_{meqn}$  составляет менее 0,5 периода промышленной частоты, что совпадает с прототипом, но более чем в 2 раза быстрее, чем у ЦИО на основе ДПФ. В установившемся режиме все ЦИО функционируют идентично. Однако при спаде сигнала предлагаемый ЦИО возвращается в исходное состояние быстрее, чем прототип и ЦИО на основе ДПФ.

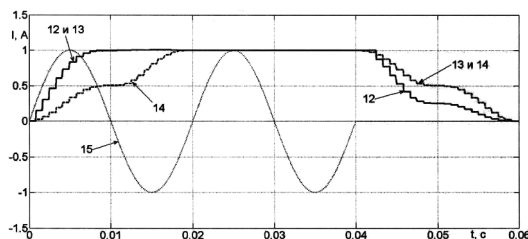
На фиг. 3 приведены результаты расчетов для тех же ЦИО, но с использованием воздействия, приближенного к реальному вторичному току ТТ, к которому подключены указанные ЦИО, при КЗ. В промежутке времени  $t = 0,00-0,04$  с моделируется доаварийный режим, при котором вторичный ток ТТ (контролируемый сигнал) синусоидален. В момент времени  $t = 0,04$  с происходит трехфазное КЗ - аварийный режим, при котором форма вторичного тока ТТ существенно искажается (кривая 15). При этом время нарастания выходных сигналов у рассматриваемых ЦИО в переходном режиме существенно различается:

у прототипа и ЦИО на основе предлагаемого ЦУФОС выходные сигналы формируются одинаково (кривые 12 и 13), но быстрее, чем выходной сигнал ЦИО на основе ДПФ (кривая 14). Так продолжается до момента времени  $t = 0,14$  с, когда форма вторичного тока ТТ становится синусоидальной и все три кривых начинают изменяться по одному и тому же закону. При отключении КЗ прототип и ЦИО на основе ДПФ (кривые 13 и 14) функционируют идентично по быстродействию, в отличие от ЦИО на основе предлагаемого ЦУФОС (кривая 12), который действует существенно быстрее, чем вышеуказанные ЦИО.

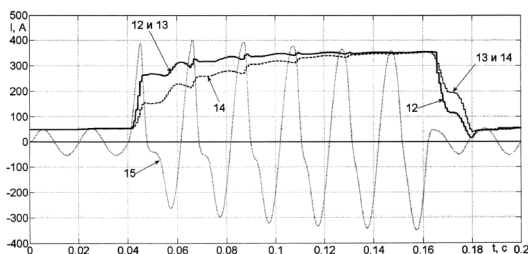
Источники информации:

1. РОМАНЮК Ф.А. и др. Методика повышения быстродействия измерительных органов микропроцессорных защит электроустановок. Известия высших учебных заведений и энергетических объединений СНГ. Энергетика: международный научно-технический и производственный журнал, 2019, т. 62, № 5, с. 405-407.

2. РОМАНЮК Ф.А. и др. Формирование ортогональных составляющих входных сигналов в микропроцессорных защитах. Известия высших учебных заведений и энергетических объединений СНГ. Энергетика: международный научно-технический и производственный журнал, 2020, т. 63, № 4, с. 330-334.



Фиг. 2



Фиг. 3