

DOI: 10.21122/2220-9506-2025-16-4-333-343

Разработка комплекта аналоговых микросхем для обработки сигналов высокоомных датчиков

О.В. Дворников¹, В.А. Чеховский²

¹Минский научно-исследовательский приборостроительный институт,
ул. Я. Коласа, 73, г. Минск 220113, Беларусь

²Институт ядерных проблем Белорусского государственного университета,
ул. Бобруйская, 11, г. Минск 220006, Беларусь

Поступила 27.08.2025

Принята к печати 29.10.2025

В различных областях приборостроения необходима регистрация токов менее 10^{-12} А или обработка сигналов датчиков, внутреннее сопротивление которых превышает сотни мегаом. Для указанных задач преимущественно применяют операционные усилители с входными полевыми транзисторами, управляемыми p - n -переходом и каналом n -типа (n -ПТУП). Однако, существует ряд ёмкостных датчиков с выходным сигналом в виде короткого токового импульса, для преобразования которого в напряжение используют зарядочувствительные усилители. Целью работы являлась разработка на базовом кристалле аналоговых микросхем с входным n -ПТУП, обеспечивающих обработку сигналов различных высокоомных датчиков. В статье приведены электрические схемы разработанных операционных и зарядочувствительных усилителей, рассмотрены их конструктивно-схемотехнические особенности, проанализированы результаты схемотехнического моделирования, сформулированы рекомендации по выбору режима работы входного n -ПТУП зарядочувствительных усилителей для минимизации длительности фронта нарастания и уровня шумов с учётом сохранения работоспособности в диапазоне температур. В результате проведённых работ разработаны электрические схемы и топология на базовом кристалле комплекта микросхем с входным n -ПТУП, включающим операционный усилитель NJAmp1 с параметрами близкими к AD8625, маломощный операционный усилитель NJAmp2 для реализации повторителя напряжения подобного AD8244, ОУ NJAmp4 с входным током менее $5 \cdot 10^{-13}$ А и зарядочувствительный усилитель, допускающий регулировку тока стока входного n -ПТУП. Соединения разработанных устройств по типовой схеме инструментального усилителя на трёх операционных усилителях позволяют получить функциональный аналог микросхемы AD8220.

Ключевые слова: операционный усилитель, зарядочувствительный усилитель, полевой транзистор, управляемый p - n -переходом, базовый кристалл

Адрес для переписки:

Дворников О.В.
Минский научно-исследовательский приборостроительный институт,
ул. Я. Коласа, 73, г. Минск 220113, Беларусь
e-mail: oleg.dvornikov@mnipi.by

Address for correspondence:

Dvornikov O.V.
Minsk Research Instrument-Making Institute
Ya. Kolas str., 73, Minsk 220113, Belarus
e-mail: oleg.dvornikov@mnipi.by

Для цитирования:

О.В. Дворников, В.А. Чеховский.
Разработка комплекта аналоговых микросхем для обработки
сигналов высокоомных датчиков.
Приборы и методы измерений.
2025. Т. 16. № 4. С. 333–343.
DOI: 10.21122/2220-9506-2025-16-4-333-343

For citation:

Dvornikov OV, Tchekhovski VA.
Design of a Set of Analog Microcircuits for Processing Signals
from High-Resistance Sensors.
Devices and Methods of Measurements.
2025;16(4):333–343. (In Russ.).
DOI: 10.21122/2220-9506-2025-16-4-333-343

DOI: 10.21122/2220-9506-2025-16-4-333-343

Design of a Set of Analog Microcircuits for Processing Signals from High-Resistance Sensors

O.V. Dvornikov¹, V.A. Tchekhovski²

¹Minsk Research Instrument-Making Institute,
Ya. Kolas str., 73, Minsk 220113, Belarus

²Institute for Nuclear Problems of Belarusian State University,
Bobruiskaya str., 11, Minsk 220006, Belarus

Received 27.08.2025

Accepted for publication 29.10.2025

Abstract

In various areas of instrument engineering, it is necessary to register currents less than 10^{-12} A or process signals from sensors whose internal resistance exceeds hundreds of megaohms. For these tasks, operational amplifiers with input junction field-effect transistors and an n -type channel (n -JFET) are predominantly used. However, there are a number of sensors whose output signal is a short current pulse, for the conversion of which into voltage, charge-sensitive amplifiers are used. The aim of the work was to develop a set of analog microcircuits with an input n -JFET on a master chip, ensuring the processing of signals from various high-resistance sensors. The article presents the electrical circuits of the developed operational amplifiers and charge-sensitive amplifiers, considers their design and circuit features, analyzes the results of circuit simulation, and formulates recommendations for selecting the operating mode of the charge-sensitive amplifier input n -JFET to minimize the rise time and noise level, taking into account operability in the temperature range. As a result of the work carried out, electrical circuits and layout were developed for the master chip of a set of microcircuits with an input n -JFET was created, including the NJAmp1 operational amplifier with parameters close to the AD8625, a low-power NJAmp2 operational amplifier for implementing a voltage follower similar to the AD8244, the NJAmp4 operational amplifier with an input current of less than $5 \cdot 10^{-13}$ A, and a charge-sensitive amplifier allowing adjustment of the drain current of the input n -JFET. Connections of the developed devices according to a typical circuit of an instrumentation amplifier on three operational amplifiers make it possible to obtain a functional analogue of the AD8220 microcircuit.

Keywords: operational amplifier, charge sensitive amplifier, JFET, master chip

Адрес для переписки:

Дворников О.В.
Минский научно-исследовательский приборостроительный институт,
ул. Я. Коласа, 73, г. Минск 220113, Беларусь
e-mail: oleg.dvornikov@mnipi.by

Address for correspondence:

Dvornikov O.V.
Minsk Research Instrument-Making Institute
Ya. Kolas str., 73, Minsk 220113, Belarus
e-mail: oleg.dvornikov@mnipi.by

Для цитирования:

О.В. Дворников, В.А. Чеховский.
Разработка комплекта аналоговых микросхем для обработки сигналов высокоомных датчиков.
Приборы и методы измерений.
2025. Т. 16. № 4. С. 333–343.
DOI: 10.21122/2220-9506-2025-16-4-333-343

For citation:

Dvornikov OV, Tchekhovski VA.
Design of a Set of Analog Microcircuits for Processing Signals from High-Resistance Sensors.
Devices and Methods of Measurements.
2025;16(4):333–343. (In Russ.).
DOI: 10.21122/2220-9506-2025-16-4-333-343

Введение

В различных областях приборостроения необходима регистрация токов менее 10^{-12} А или обработка сигналов датчиков, внутреннее сопротивление которых превышает сотни мегаом [1–6].

В том случае, когда необходимо измерение тока или заряда, генерируемого датчиком, обычно применяется операционный усилитель (ОУ) с резистором R_F и конденсатором C_F в цепи отрицательной обратной связи (ООС), а для передачи напряжения от высокоомного датчика к относительно низкоомным цепям – повторитель напряжения на ОУ. Отметим, что устройства преобразования ток–напряжение и заряд–напряжение (зарядочувствительные усилители, ЗЧУ) имеют одинаковую схемотехническую структуру. Различие заключается в соотношении активной и реактивной составляющих проводимости цепи ООС, а именно, в преобразователе заряд–напряжение преобладает ёмкостная составляющая проводимости цепи ООС, а в преобразователе ток–напряжение – резистивная.

Для указанных задач преимущественно применяют ОУ с входными полевыми транзисторами, управляемыми p - n -переходом (ПТУП) [7–9], которые обладают существенно меньшим уровнем низкочастотного шума по сравнению с МОП-транзисторами, причём целесообразно использование входных полевых транзисторов, управляемых p - n -переходом и каналом n -типа (n -ПТУП), характеризующихся более высокой граничной частотой и позволяющих обрабатывать сигналы, близкие к нулевому напряжению в ОУ с однополярным напряжением питания.

Однако, существует ряд ёмкостных датчиков, например, полупроводниковые детекторы ионизирующих излучений, выходной сигнал которых представляет собой короткий токовый импульс. В этом случае к ЗЧУ предъявляются требования по малой длительности фронта нарастания выходного напряжения и его слабой зависимости от ёмкости датчика*.

В традиционных ОУ для получения высокого коэффициента усиления напряжения применяют

* Предусилители спектрометрические зарядочувствительные для полупроводниковых детекторов ионизирующих излучений. Типы, основные параметры и методы измерений. ГОСТ 18229-81

несколько усилительных каскадов, причём требуемый запас по фазе при единичном усилении достигают с помощью встроенной коррекции амплитудно-частотной характеристики. Эти особенности ОУ приводят к увеличению длительности фронта нарастания выходного напряжения при включении ОУ по схеме ЗЧУ и затрудняют регистрацию коротких токовых сигналов.

В последнее время возникли существенные затруднения при создании аналоговых интерфейсов датчиков с высоким внутренним сопротивлением, обусловленные, с одной стороны, ограничениями в приобретении зарубежных микросхем, таких, как AD8244, AD8625, AD8220, WSH223, и, с другой стороны, отсутствием их отечественных аналогов.

Таким образом, для применения в различных изделиях приборостроения актуальным является создание ОУ с входными n -ПТУП и однополярным напряжением питания и ЗЧУ также с входными n -ПТУП, причём их серийное производство должно быть экономически целесообразным при выпуске небольших партий микросхем [10].

Целью настоящей работы являлась разработка на базовом кристалле (БК) аналоговых микросхем с входными n -ПТУП, обеспечивающих обработку сигналов различных высокоомных датчиков.

Конструктивно-схемотехнические особенности разработанных микросхем

Для обеспечения требуемых параметров и экономической эффективности при малосерийном производстве применён следующий подход.

1. Спроектированы ОУ (основной NJAmp1, маломощный NJAmp2, со сверхмалым входным током NJAmp4), содержащие унифицированные схемные каскады, допускающие варьирование параметров ОУ путём изменения минимального количества интегральных элементов: сопротивлений резисторов, ёмкостей конденсаторов, масштабирующих коэффициентов транзисторов M_J .

2. ОУ NJAmp1 (рисунок 1б) является функциональным аналогом одного канала микросхемы AD8625. Реализация одного канала AD8244 осуществляется на основе ОУ NJAmp2 с уменьшенным током потребления,

причём функция повторителя напряжения обеспечивается при включении NJAmp2 с цепью ООС. Функциональный аналог AD8220 получают по типовой схеме инструментального усилителя на трёх ОУ [11] с применением

в качестве двух входных ОУ NJAmp1 и в качестве выходного ОУ – Amp3, который представляет собой NJAmp1 с заменой входных n -ПТУП ($J1, J2$ на рисунке 1b) на n - p - n -транзисторы (соответственно $Q1_1$ и $Q1_2$).

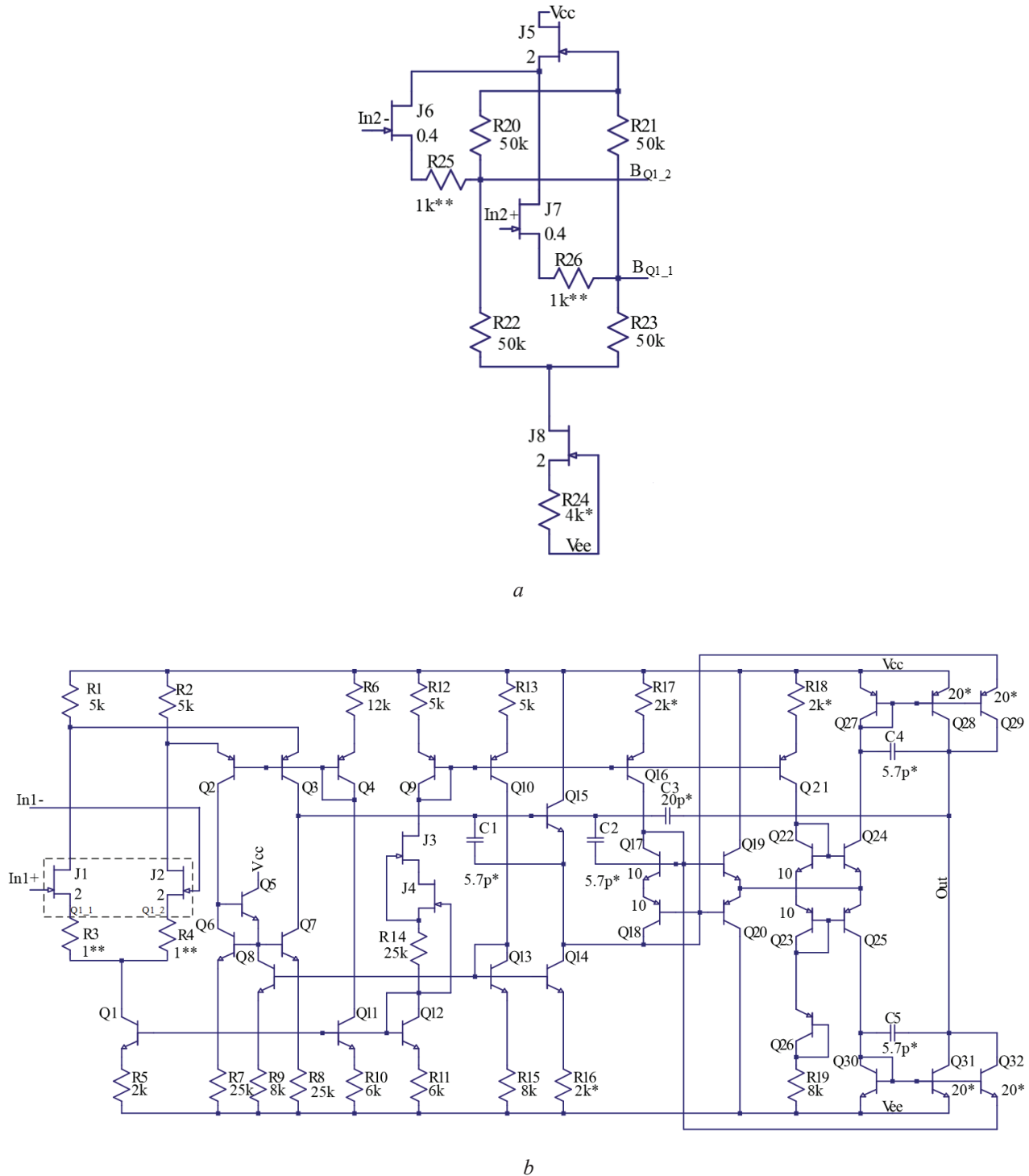


Рисунок 1 – Электрические схемы входного каскада NJAmp4 (a) и операционного усилителя NJAmp1 (b)

Figure 1 – Electrical circuits of the input stage NJAmp4 (a) and operational amplifier NJAmp1 (b)

3. ОУ NJAmp4 со сверхмалым входным током (аналог WSH223) содержит входной каскад на n -ПТУП (рисунок 1а) и ОУ Amp3 с входными n - p - n -транзисторами.

4. Разработана топология экспериментального образца БК, который содержит активные и пассивные элементы, обеспечивающие реализацию всех указанных ОУ. БК представляет собой часть полупроводниковой пластины с предварительно сформированными активными и пассивными электронными элементами, соединения между которыми выполняются на предприятии изготовителе полупроводниковых приборов. В отличие от базового матричного кристалла [10], предназначенного для производства разнообразных аналоговых микросхем и поэтому являющегося довольно универсальным, при проектировании БК заведомо известно какие конкретные микросхемы на нем будут изготавливаться. В связи с указанным, топология БК разрабатывается по правилам проектирования заказных интегральных микросхем с минимальным количеством избыточных

элементов, минимальной паразитной ёмкостью интегральных элементов и учётом тепловой обратной связи между выходным и входным каскадом, что позволяет обеспечить высокое быстродействие и усиление, малое напряжение смещения нуля ОУ.

Ряд элементов БК выполнен в виде наборов элементов, соединения между которыми выполняются с применением пережигаемых перемычек или различных комплектов фотошаблонов. На всех электрических схемах изменяемые фотошаблоном номиналы элементов обозначены с применением символа «*», а подстраиваемые на полупроводниковой пластине сопротивления резисторов обозначены символами «**».

5. Несмотря на то, что БК предназначен только для изготовления ОУ NJAmp1- NJAmp4, изменением соединений элементов на БК можно сформировать ЗЧУ (рисунок 2) с входным n -ПТУП (J1 на рисунке 2) и регулировкой тока стока транзистора J1 за счёт выбора сопротивления резистора R1 и напряжения источника питания V_{CC1} .

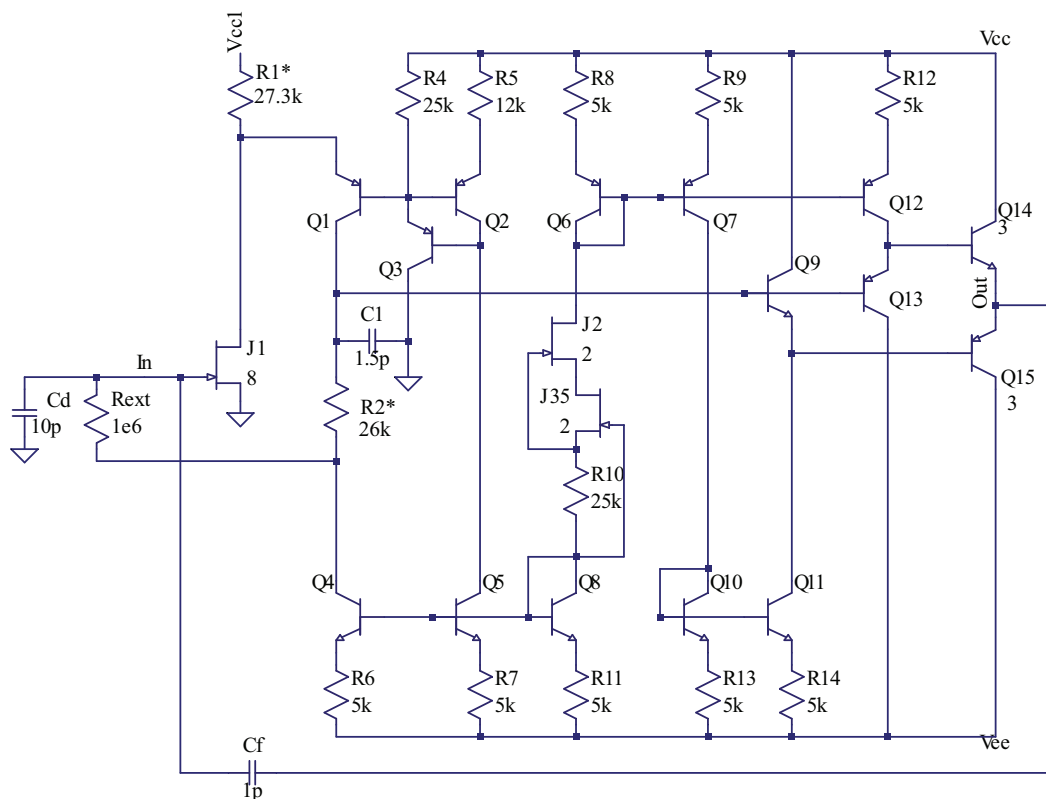


Рисунок 2 – Электрическая схема зарядочувствительного усилителя

Figure 2 – Electrical circuit of the charge sensitive amplifier

Входной дифференциальный каскад ОУ NJAmp1 (рисунок 1b) выполнен по схеме «перегнутого» каскода с входными n -ПТУП $J1$, $J2$, резистивной нагрузкой $R1$, $R2$, p - n - p -транзисторами с общей базой $Q2$, $Q3$ и «токовым зеркалом» на n - p - n -транзисторах $Q5$ – $Q7$. Выход дифференциального каскада через эмиттерный повторитель $Q15$, $Q14$ соединён с каскадом $Q17$ – $Q20$ и $Q22$ – $Q25$, обеспечивающим работу выходных транзисторов $Q28$, $Q31$ с общим эмиттером в классе АВ. Рабочий ток всех транзисторов ОУ устанавливается источником тока $J3$, $J4$, $R14$, в котором каскодное соединение $J3$, $J4$ более, чем в 2 раза, увеличивает выходное дифференциальное сопротивление по сравнению с одиночным n -ПТУП и, таким образом, стабилизирует ток в широком диапазоне изменения напряжения питания, а сопротивление резистора $R14$ обеспечивает работу $J3$, $J4$ в рабочей точке вольтамперной характеристики (ВАХ) с минимальным изменением тока стока в диапазоне температур.

Особенностями схемы NJAmp1 являются:

- выбор сопротивлений $R9$, $R16$ для выравнивания напряжения на коллекторах $Q2$, $Q3$ и, таким образом, уменьшения напряжения смещения нуля V_{OFF} ОУ;

- обеспечение требуемой нагрузочной способности выбором масштабирующего коэффициента транзисторов $Q28$, $Q29$, $Q31$, $Q32$ ($M_J = 20$) с одновременной минимизацией тока потребления ОУ за счёт оптимизации величины M_J для $Q17$, $Q18$, $Q22$, $Q23$ ($M_J = 10$), и сопротивлений $R16$ – $R18$. Коэффициенты M_J указанных транзисторов и сопротивления $R16$ – $R18$ отличаются для NJAmp1–NJAmp4;

- возможность корректировки амплитудно-частотной характеристики для каждого варианта ОУ изменением ёмкости наборных конденсаторов $C1$ – $C5$;

- в отличие от известного решения [12], регулируемое ограничение степени насыщения выходных транзисторов $Q28$, $Q31$ путём выбора коэффициента масштабирования транзисторов $Q29$, $Q32$, обеспечивающих ООС по току. Так, при насыщении $Q28$, коллекторный переход $Q29$ также смещается в прямом направлении, но т.к. эмиттерный переход $Q29$ смещён в обратном направлении, то транзистор $Q29$ включен инверсно и его эмиттерный ток,

поступая на вход «токового зеркала» $Q18$ – $Q20$, уменьшает коллекторный ток $Q24$ и $Q28$.

Схемотехническое моделирование показало, что при отсутствии транзисторов $Q29$, $Q32$ отношение коллекторного тока к базовому выходных транзисторов $Q28$, $Q31$ в насыщении составляет $(I_C/I_B)_S = 0,2$ – $0,4$ и напряжение коллектор-эмиттер в насыщении $V_{CES} = 30$ – 50 мВ. В разработанных схемах при наличии $Q29$, $Q32$ $(I_C/I_B)_S = 1,8$ – 4 и $V_{CES} > 100$ мВ.

Относительно схемы входного каскада NJAmp4 на рисунке 1a заметим, что ширина канала n -ПТУП выбрана таким образом, что максимальный ток стока транзисторов $J5$, $J8$ в 5 раз больше, чем $J6$, $J7$, а изменение сопротивлений резисторов $R25$, $R26$ приводит к плавному изменению напряжения на p - n -переходах сток-затвор V_{DG} и затвор-исток V_{GS} . Переход сток-затвор всегда остаётся обратно смещённым, а переход затвор-исток при некотором сопротивлении резисторов $R25$, $R26$ смещается в прямом направлении и происходит компенсация тока, протекающего через вывод затвора.

ЗЧУ (рисунок 2) реализован на инвертирующем усилителе напряжения, охваченном цепью ООС, включающей расположенный на БК конденсатор C_F и внешний высокоомный резистор R_{EXT} (конденсатор C_D описывает ёмкость датчика, соединённого с входом In). Инвертирующий усилитель содержит «перегнутый» каскод с входным n -ПТУП $J1$ с масштабирующим коэффициентом 8, p - n - p -транзистором с общей базой $Q1$ и активной нагрузкой на n - p - n -транзисторе $Q4$. В схеме ЗЧУ максимально использованы унифицированные схемотехнические решения ОУ NJAmp1. Цепь ёмкостной ООС отделена от цепи резистивной ООС. Обратную ёмкостную связь в ЗЧУ осуществляет конденсатор C_F , включённый между узлами In и Out , а обратную резистивную связь – резистор R_{EXT} . Это сделано для того, чтобы за счёт сдвига постоянного уровня напряжения на резисторе $R2^*$ обеспечить напряжение в узле Out около нуля при отсутствии входного сигнала.

Параметрическая оптимизация ЗЧУ с «перегнутым» каскодом и входным ПТУП осуществляется обычно для известной величины ёмкости датчика, включает выбор размера входного ПТУП (отношения ширины канала W к длине L) и тока стока в рабочей точке I_D

для обеспечения требуемой малой величины длительности фронта нарастания ЗЧУ τ и уровня шумов, описываемого эквивалентным шумовым зарядом (*equivalent noise charge, ENC*). Во многих случаях главным ограничением при параметрической оптимизации выступает допустимая величина рассеиваемой мощности ЗЧУ.

Подход к оптимизации ЗЧУ подробно рассмотрен в [13] и содержит следующие основные положения.

1. Для увеличения коэффициента усиления напряжения K_V необходимо максимально увеличивать крутизну входного транзистора g_M .

2. Как следует из модели Шихмана–Ходжеса в области насыщения ПТУП:

$$g_M \approx 2\sqrt{I_D\beta}; \quad \frac{g_M}{I_D} \approx \frac{2}{(V_{TH} - V_{GS})},$$

где β – удельная крутизна передаточной характеристики ($\beta \sim W/L$); V_{TH} – напряжение отсечки, V_{GS} – напряжение затвор-исток.

Таким образом, для увеличения g_M необходимо увеличивать W/L и I_D . При увеличении тока стока растёт рассеиваемая мощность и увеличивается зависимость I_D от температуры T .

Наиболее целесообразно выбирать I_D входного ПТУП из условия обеспечения минимального температурного изменения тока стока. При увеличении W/L пропорционально увеличивается ёмкость сток-затвор C_{DG} , что особенно сильно влияет на быстродействие ЗЧУ при малых C_D .

3. Для уменьшения *ENC* необходимо увеличивать g_M , отношение I_D к коллекторному току транзистора активной нагрузки I_{C4} , увеличивать сопротивления резисторов в эмиттерных цепях, обеспечивать низкий импеданс по переменному сигналу узлов схемы, определяющих рабочий режим, например, подключением внешнего фильтрующего конденсатора.

4. При увеличении ёмкости датчика для сохранения требуемого быстродействия необходимо увеличивать крутизну входного ПТУП или ёмкость в цепи ООС, однако при увеличении C_F уменьшается коэффициент преобразования заряд–напряжение ЗЧУ, равный $K_{QV} \approx 1/C_F$.

Оптимизация ЗЧУ, сформированного на элементах БК, значительно проще ввиду ряда существующих ограничений. Так, неизвестна ёмкость датчика, а максимальные размеры

входного n -ПТУП определяются параллельным включением доступных на БК n -ПТУП и отражены на рисунке 2 масштабирующим коэффициентом, равным 8. Главная задача оптимизации – правильный выбор тока стока I_D , сопротивления резистора $R1$ и напряжения источника питания V_{CC1} с учётом зависимостей, показанных на рисунках 3, 4.

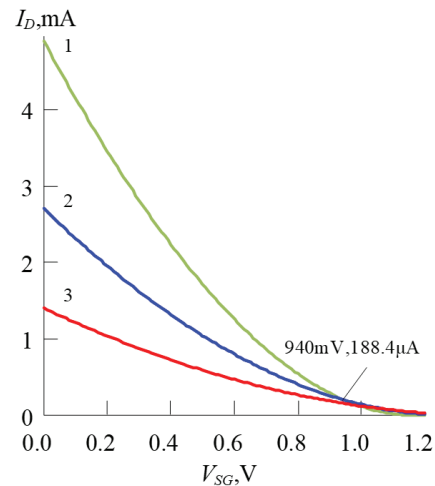


Рисунок 3 – Зависимость тока стока I_D транзистора $J1$ зарядочувствительного усилителя от напряжения исток-затвор V_{SG} при разных температурах: 1 – минус 40 °C; 2 – 20 °C; 3 – 80 °C

Figure 3 – Dependence of the drain current I_D of the charge sensitive amplifier transistor $J1$ on the source-to-gate voltage V_{SG} at different temperatures: 1 – minus 40 °C; 2 – 20 °C; 3 – 80 °C

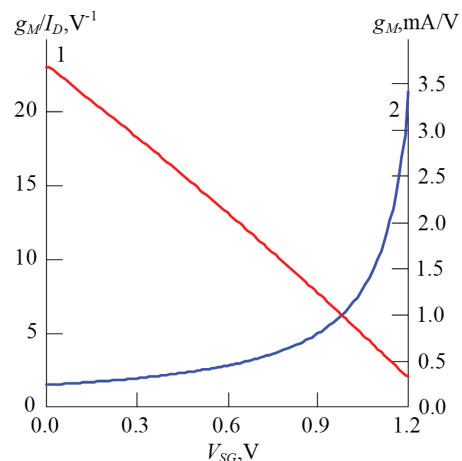


Рисунок 4 – Зависимость крутизны g_M и отношения крутизны к току стока g_M/I_D транзистора $J1$ зарядочувствительного усилителя от напряжения исток-затвор V_{SG} : 1 – g_M ; 2 – g_M/I_D

Figure 4 – Dependence of the transconductance g_M and the transconductance-to-drain current ratio g_M/I_D of the charge sensitive amplifier transistor $J1$ on the source-to-gate voltage V_{SG} : 1 – g_M ; 2 – g_M/I_D

Из зависимостей, показанных на рисунках 3 и 4, следует, что термостабильная точка ВАХ n -ПТУП с $M_J = 8$ соответствует $I_D = 188$ мкА, $V_{SG} = 0,94$ В, при этом $g_M/I_D = 5,522$ В⁻¹, а максимальная крутизна обеспечивается при $I_D = 2,527$ мА, $V_{SG} = 0$ В, $g_M/I_D = 1,474$ В⁻¹. Схемотехническое моделирование выходного напряжения ЗЧУ при разных токах стока и температурах с учётом

температурных коэффициентов параметров всех элементов БК, приведённое на рисунке 5, позволяет сделать вывод, что вполне допустим выбор I_D около 0,5 мА, при котором изменение постоянного напряжения на выходе ЗЧУ составляет около 120 мВ в диапазоне температур от минус 40 до 80 °С, в то время как в термостабильной точке ВАХ – около 40 мВ.

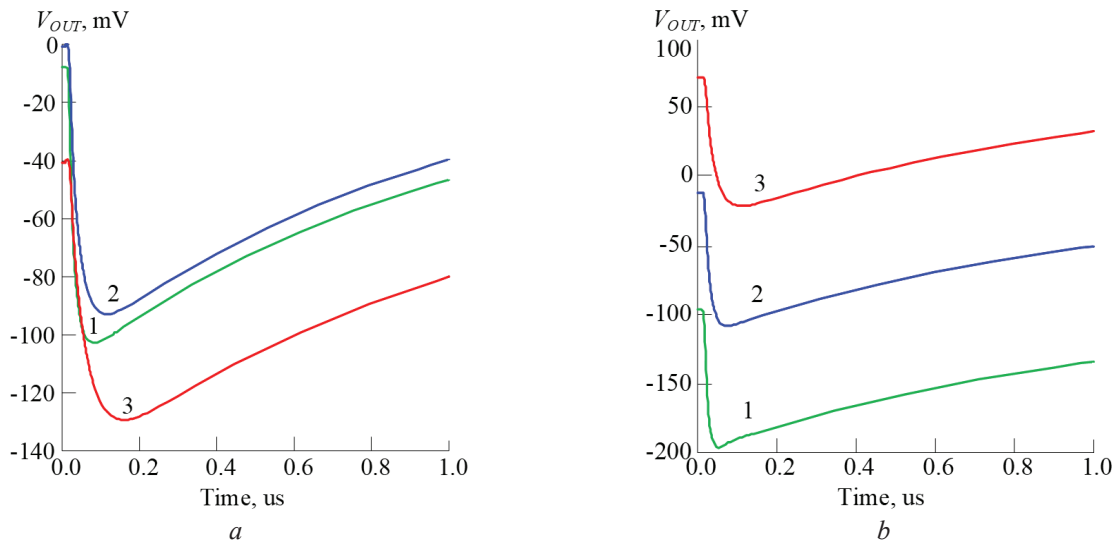


Рисунок 5 – Выходное напряжение V_{OUT} зарядочувствительного усилителя при токе стока I_D 200 мкА (a) и 467 мкА (b), ёмкости датчика $C_D = 10$ пФ, входном заряде $Q_{INP} = 100$ фКл и разных температурах: 1 – минус 40 °С; 2 – 20 °С; 3 – 80 °С

Figure 5 – Charge sensitive amplifier output voltage V_{OUT} at drain current I_D 200 μ A (a) and 467 μ A (b), sensor capacitance $C_D = 10$ pF, input charge $Q_{INP} = 100$ fC and different temperatures: 1 – minus 40 °C; 2 – 20 °C; 3 – 80 °C

Заметим, что при $I_D = 2,527$ мА ЗЧУ теряет работоспособность при температуре более 60 °С.

Результаты схемотехнического моделирования

Параметры, характеризующие разработанные микросхемы, показаны в таблице и на рисунках 6–8. Моделирование выполнено с применением моделей ОАО «Интеграл» для технологического маршрута «40 В комплементарный биполярный с изоляцией p - n -переходом». При выборе величины $R1$ и V_{CC1} учитывался тот факт, что быстродействие инвертирующего усилителя определяется, главным образом, крутизной транзистора $J1$ и суммарной ёмкостью всех параллельных цепей в высокоимпедансном узле (коллектор транзистора $Q1$ на рисунке 2) в том случае, когда $R1 \gg \varphi_T/I_{E1} \approx 650$ Ом, где φ_T – температурный потенциал, I_{E1} – эмиттерный ток транзистора $Q1$. Малая величина $R1$ приводит к уменьшению K_V инвертирующего усилителя ЗЧУ, значительному увеличению τ и ENC .

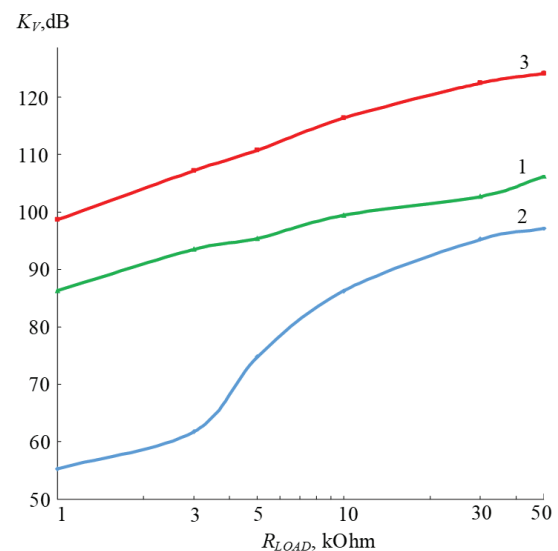


Рисунок 6 – Зависимость коэффициента усиления K_V операционных усилителей от сопротивления нагрузки R_{LOAD} : 1 – NJAmpl1; 2 – NJAmpl2; 3 – NJAmpl4

Figure 6 – Dependence of the voltage gain K_V of the operational amplifiers on the load resistance R_{LOAD} : 1 – NJAmpl1; 2 – NJAmpl2; 3 – NJAmpl4

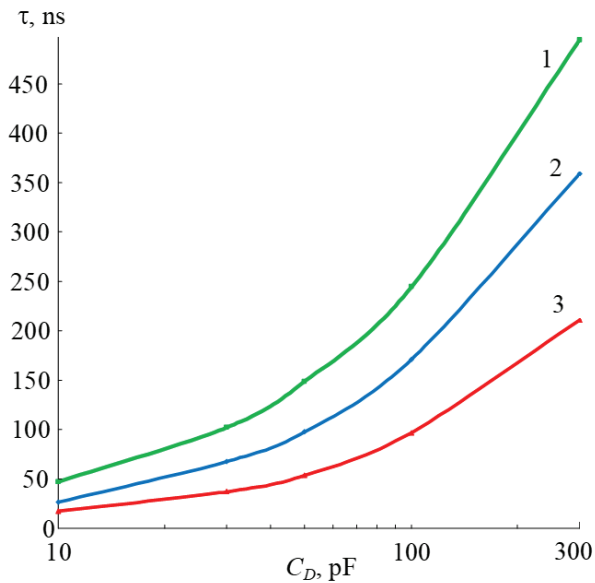


Рисунок 7 – Зависимость длительности фронта нарастания зарядочувствительного усилителя τ от ёмкости датчика C_D при разной величине тока стока транзистора J_1 зарядочувствительного усилителя: 1 – 200 мкА; 2 – 467 мкА; 3 – 2,527 мА

Figure 7 – Dependence of the duration of the rising edge of the charge sensitive amplifier τ on the capacitance of the sensor C_D at different values of the drain current of the charge sensitive amplifier transistor J_1 : 1 – 200 μ A; 2 – 467 μ A; 3 – 2.527 mA

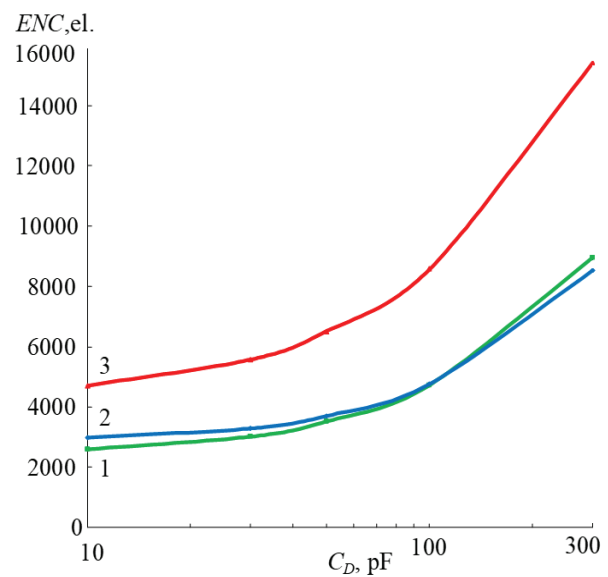


Рисунок 8 – Зависимость эквивалентного шумового заряда (в электронах) от ёмкости датчика C_D при разной величине тока стока транзистора J_1 зарядочувствительного усилителя: 1 – 200 мкА; 2 – 467 мкА; 3 – 2,527 мА

Figure 8 – Dependence of the equivalent noise charge (in electrons) on the capacitance of the sensor C_D at different values of the drain current of the charge sensitive amplifier transistor J_1 : 1 – 200 μ A; 2 – 467 μ A; 3 – 2.527 mA

Таблица / Table

Результаты схемотехнического моделирования операционных усилителей

Results of circuit simulation of the operational amplifiers

Наименование параметра / Parameter name	NJAmp1	NJAmp2	Amp3	NJAmp4
Напряжение питания, В Supply voltage, V	0/5	0/5	0/5	0/5
Ток потребления в режиме холостого хода, мА Current consumption in idle mode, mA	0.58	0.44	1.38	1.43
Напряжение смещения нуля, мВ Input offset voltage, mV	-0.034	-0.114	0.004	0.006
Диапазон выходного напряжения, В Output voltage range, V	0.13–4.9	0.11–4.8	0.13–4.9	0.13–4.9
Коэффициент усиления напряжения при нагрузке в 10 кОм Voltage gain at 10 kOhm load	$9.4 \cdot 10^4$	$2.1 \cdot 10^4$	$9.6 \cdot 10^5$	$6 \cdot 10^5$
Входной ток, нА Input bias current, nA	0.015	0.015	360	0.0003
Частота единичного усиления, МГц Unity gain frequency, MHz	3.3	3.4	3.75	2.4
Спектральная плотность напряжения шума, отнесенная ко входу при $f = 1$ кГц, нВ/Гц ^{0.5} Input voltage noise, at $f = 1$ kHz, nV/Hz ^{0.5}	15.5	15.5	5.4	23.2

Полученные при моделировании результаты позволяют сделать следующие выводы:

– все разработанные ОУ работоспособны при однополярном напряжении питания, NJAmp1, NJAmp2 имеют входной ток менее $2 \cdot 10^{-11}$ А, а NJAmp4 – менее $5 \cdot 10^{-13}$ А, основные параметры NJAmp1 близки к AD8625;

– не рекомендуется применение мало-мощного ОУ NJAmp2 при нагрузке менее 10 кОм, остальных ОУ – при нагрузке менее 1 кОм;

– наиболее целесообразным режимом работы ЗЧУ в диапазоне температур от минус 40 °С до 80 °С является ток стока около 0,5 мА, что обеспечивается при $R1 = 10,8$ кОм и $V_{CC1} = 10$ В;

– минимальная длительность фронта нарастания ЗЧУ достигается при $I_D = 2,527$ мА, $R1 = 2,13$ кОм и $V_{CC1} = 10$ В, однако при этом рекомендуемый диапазон температур составляет от минус 40 °С до 50 °С, а температурное изменение постоянного напряжения на выходе ЗЧУ около 700 мВ;

– ЗЧУ, выполненный на ОУ типа NJAmp1, при $C_D = 10$ пФ имеет длительность фронта нарастания 474 нс, что значительно больше, чем для ЗЧУ на рисунке 2.

Заключение

На базовом кристалле разработан комплект микросхем с входными полевыми транзисторами, управляемыми *p-n*-переходом и каналом *n*-типа (*n*-ПТУП), включающий операционный усилитель NJAmp1 с параметрами близкими к AD8625, маломощный операционный усилитель NJAmp2 для реализации повторителя напряжения подобного AD8244, операционный усилитель NJAmp4 с входным током менее $5 \cdot 10^{-13}$ А, зарядочувствительный усилитель, допускающий регулировку тока стока входного *n*-ПТУП. Соединения разработанных устройств по типовой схеме инструментального усилителя на трёх операционных усилителях позволяют получить функциональный аналог микросхемы AD8220.

Приведены результаты схемотехнического моделирования операционных усилителей, сформулированы конкретные рекомендации по выбору режима работы входного *n*-ПТУП зарядочувствительного усилителя для минимизации длительности фронта нарастания и уровня шумов с учётом обеспечения работоспособности в диапазоне температур.

Список использованных источников

1. Kester W. High Impedance Sensors / W. Kester, S. Wurcer, C. Kitchin // Op Amp Applications Handbook. Newnes. 2005. Pp. 257-283.

DOI: 10.1016/B978-075067844-5/50132-6.

2. Yang T. A high input impedance low-noise instrumentation amplifier with JFET input / T. Yang, J. Lu, J. Holleman // 2013 IEEE 56th International Midwest Symposium on Circuits and Systems (MWSCAS), Columbus, OH, USA. 2013. Pp. 173-176.

DOI: 10.1109/MWSCAS.2013.6674613

3. Pullia A. A JFET-CMOS Fast Preamplifier for Segmented Germanium Detectors / A. Pullia, F. Zocca, S. Riboldi // IEEE Transactions on Nuclear Science. 2008. Vol. 55, No. 6. Pp. 591-594.

DOI: 10.1109/TNS.2007.914022

4. Li Y. Analysis and Implement of ECG Front-End Signal Processing Circuit / Y. Li, X. Xu, Y. Liu, Y. Tian // 2011 International Conference of Information Technology, Computer Engineering and Management Sciences, Nanjing, China. 2011. Pp. 309-312.

DOI: 10.1109/ICM.2011.131

5. Hu Z. Ultra-Low Noise Charge Sensitive Amplifier for MEMS Gyroscope / Z. Hu, H. Quan, F. Zhang, P. Wang // 2009 Fifth International Conference on MEMS NANO, and Smart Systems, Dubai, United Arab Emirates. 2009. Pp. 29-32. DOI: 10.1109/ICMENS.2009.20

6. Steyaert M.S.J. A micropower low-noise monolithic instrumentation amplifier for medical purposes / M. S. J. Steyaert, W. M. C. Sansen // IEEE Journal of Solid-State Circuits. 1987. Vol. 22, No. 6. Pp. 1163-1168.

DOI: 10.1109/JSSC.1987.1052869

7. He Z. Design of A High Input Impedance OPA with Bi-JFET Technology / Z. He, C. Wang, G. Fan, Y. Zhou, Y. Yang // 2019 IEEE 2nd International Conference on Electronics Technology (ICET), Chengdu, China. 2019. Pp. 233-236. DOI: 10.1109/ELTECH.2019.8839538

8. Zhou H. A Low-Noise, Large-Dynamic-Range-Enhanced Amplifier Based on JFET Buffering Input and JFET Bootstrap Structure / H. Zhou, W. Wang, C. Chen, Y. Zheng // IEEE Sensors Journal. 2015. Vol. 15, No. 4. Pp. 2101-2105. DOI: 10.1109/JSEN.2014.2371893

9. Snoeijs M. A 36V 48MHz JFET-Input Bipolar Operational Amplifier with 150μV Maximum Offset and Overload Supply Current Control / M. Snoeijs // ESSCIRC 2018 - IEEE 44th European Solid State Circuits Conference (ESSCIRC), Dresden, Germany. 2018. Pp. 290-293.

DOI: 10.1109/ESSCIRC.2018.8494262

10. Дворников О. Проектирование биполярных аналоговых базовых матричных кристаллов / О. Дворников, В. Чеховский, А. Попов // Электронные компоненты. – 2025. – № 1. – С. 48-53.

11. Титце У. Полупроводниковая схемотехника / У. Титце, К. Шенк. – М.: ДМК Пресс, 2007. – 832 с.

12. Amazeen B.E. A complete single-supply microprocessor-compatible 8-bit DAC / B.E. Amazeen, P.R. Holloway, D.A. Mercer // IEEE Journal of Solid-State Circuits. 1980. Vol. 15, No. 6. Pp. 1059-1070.

DOI: 10.1109/JSSC.1980.1051517

13. Dvornikov O.V. Comparison of Fast Response and Noise of Charge-Sensitive Amplifiers with Various Types of Input Fets / O.V. Dvornikov, V.A. Tchekhovski, N.N. Prokopenko, A.E. Titov // 2020 International Symposium on Industrial Electronics and Applications (INDEL), Banja Luka, Bosnia and Herzegovina. 2020. Pp. 1-6. **DOI:** 10.1109/INDEL50386.2020.9266185

References

1. Kester W, Wurcer S, Kitchin C. High Impedance Sensors. Op Amp Applications Handbook. Newnes. 2005; 257-283. **DOI:** 10.1016/B978-075067844-5/50132-6

2. Yang T, Lu J, Holleman J. A high input impedance low-noise instrumentation amplifier with JFET input. 2013 IEEE 56th International Midwest Symposium on Circuits and Systems (MWSCAS), Columbus, OH, USA. 2013:173-176. **DOI:** 10.1109/MWSCAS.2013.6674613

3. Pullia A, Zocca F, Riboldi S. A JFET-CMOS Fast Preamplifier for Segmented Germanium Detectors. IEEE Transactions on Nuclear Science. 2008;55(1):591-594. **DOI:** 10.1109/TNS.2007.914022

4. Li Y, Xu X, Liu Y, Tian Y. Analysis and Implementation of ECG Front-End Signal Processing Circuit. 2011 International Conference of Information Technology, Computer Engineering and Management Sciences, Nanjing, China. 2011:309-312. **DOI:** 10.1109/ICM.2011.131

5. Hu Z, Quan H, Zhang F, Wang P. Ultra-Low Noise Charge Sensitive Amplifier for MEMS Gyroscope. 2009 Fifth International Conference on MEMS NANO, and Smart Systems, Dubai, United Arab Emirates. 2009:29-32. **DOI:** 10.1109/ICMENS.2009.20

6. Steyaert MSJ, Sansen WMC. A micropower low-noise monolithic instrumentation amplifier for medical purposes. IEEE Journal of Solid-State Circuits. 1987;22(6):1163-1168.

DOI: 10.1109/JSSC.1987.1052869

7. He Z, Wang C, Fan G, Zhou Y, Yang Y. Design of A High Input Impedance OPA with Bi-JFET Technology. 2019 IEEE 2nd International Conference on Electronics Technology (ICET), Chengdu, China. 2019:233-236. **DOI:** 10.1109/ELTECH.2019.8839538

8. Zhou H, Wang W, Chen C, Zheng Y. A Low-Noise, Large-Dynamic-Range-Enhanced Amplifier Based on JFET Buffering Input and JFET Bootstrap Structure. IEEE Sensors Journal. 2015;15(4):2101-2105.

DOI: 10.1109/JSEN.2014.2371893.

9. Snoeijs M. A 36V 48MHz JFET-Input Bipolar Operational Amplifier with 150μV Maximum Offset and Overload Supply Current Control. ESSCIRC 2018 - IEEE 44th European Solid State Circuits Conference (ESSCIRC), Dresden, Germany. 2018:290-293.

DOI: 10.1109/ESSCIRC.2018.8494262

10. Dvornikov OV, Tchekhovsky VA, Popov AE. Design of Bipolar Analog Basic Matrix Crystals. Electronic Components. 2025;1:48-53. (In Russ.).

11. Tietze W, Schenk K. Semiconductor Circuitry. Moscow: DMC Press. 2007;832 p. (In Russ.).

12. Amazeen BE, Holloway PR, Mercer DA. A complete single-supply microprocessor-compatible 8-bit DAC. IEEE Journal of Solid-State Circuits. 1980;15(6):1059-1070. **DOI:** 10.1109/JSSC.1980.1051517

13. Dvornikov OV, Tchekhovski VA, Prokopenko NN, Titov AE. Comparison of Fast Response and Noise of Charge-Sensitive Amplifiers with Various Types of Input Fets. 2020 International Symposium on Industrial Electronics and Applications (INDEL), Banja Luka, Bosnia and Herzegovina. 2020:1-6.

DOI: 10.1109/INDEL50386.2020.9266185