

## БЛОК ВЫВОДА АДРЕСНОГО УСТРОЙСТВА КОНТРОЛЯ

Студент гр. 11312114 Загорко Н.В.

Ст. преподаватель Владимирова Т.Л.

Канд. техн. наук, доцент Савелов И.Н.

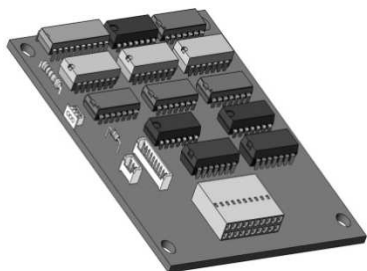
Белорусский национальный технический университет

Блок вывода сигналов должен обеспечивать прием адреса, хранение значения адреса, формирование паритета, преобразование параллельного вывода адреса в последовательный вывод бита паритета, а также последовательный вывод адреса устройства от старшего разряда, подключение (отключение) к шинам вывода.

Целью данной работы является электрической схемы блока вывода адресного устройства контроля.

Был составлен алгоритм работы блока вывода и на его основе разработана функциональная схема устройств. Произведен выбор элементной базы (критерием выбора являлось минимальное время задержки распространения сигнала) и синтезирована принципиальная электрическая схема

блока вывода. Для приема адреса и его хранения целесообразно применение регистра К155ИР1. Для формирования паритета – ИС К531ЛП5П. Для вывода адреса устройства и бита паритета оптимальным является буферный элемент К555АП6.



Электронный макет печатной платы блока ввода

При помощи расчетов установлено, применяемая элементная база обеспечит время задержки распространения сигнала не более 59 нс. Мощность потребления схемы составит  $P=3.18$  Вт. Для обеспечения стабильности работы системы и

контролирования напряжения были использованы резисторы, с сопротивлением 16 кОм на регистре и 270 кОм на буферном элементе.

Для определения габаритных параметров при помощи САПР SolidWorks был разработан электронный макет печатной платы (рисунок). Габаритные параметры составили 85x85x1 мм.

В результате выполненной работы был разработан блок вывода адресного устройства контроля. Устройство может использоваться в дефектоскопии, в сфере контрольно-измерительных приборов, информационно-измерительной техники.