



**МИНИСТЕРСТВО ОБРАЗОВАНИЯ
РЕСПУБЛИКИ БЕЛАРУСЬ**

**Белорусский национальный
технический университет**

**Кафедра «Информационно-измерительная техника
и технологии»**

ЭЛЕКТРОНИКА (ЦИФРОВАЯ ЭЛЕКТРОНИКА)

Учебно-методическое пособие

**Минск
БНТУ
2016**

ЭЛЕКТРОНИКА
(ЦИФРОВАЯ ЭЛЕКТРОНИКА)

Учебно-методическое пособие
по курсовому проектированию
для студентов специальностей 1-38 01 01 «Механические
и электромеханические приборы и аппараты»,
1-38 01 02 «Оптико-электронные и лазерные приборы и системы»,
1-38 02 01 «Информационно-измерительная техника»,
1-38 02 03 «Техническое обеспечение безопасности»,
1-54 01 02 «Методы и приборы контроля качества и диагностики
состояния объектов», 1-60 01 01 «Техническое обеспечение
эксплуатации спортивных объектов»,
1-60 02 01 «Техническое обеспечение спортивных технологий»,
1-60 02 02 «Проектирование и производство спортивной техники»

УДК 681.3.06:621.3.049

ББК 32.94я7

Э45

Авторы:

*И.Е. Зуйков, К.Л. Тявловский, А.К. Тявловский,
Г.Ф. Жердева, Т.Л. Владимирова*

Рецензенты:

В.С. Колбун, А.М. Сюськин

Э45

Электроника (цифровая электроника) : учебно-методическое пособие по курсовому проектированию для студентов специальностей 1-38 01 01 «Механические и электромеханические приборы и аппараты», 1-38 01 02 «Опτικο-электронные и лазерные приборы и системы», 1-38 02 01 «Информационно-измерительная техника», 1-38 02 03 «Техническое обеспечение безопасности», 1-54 01 02 «Методы и приборы контроля качества и диагностики состояния объектов», 1-60 01 01 «Техническое обеспечение эксплуатации спортивных объектов», 1-60 02 01 «Техническое обеспечение спортивных технологий», 1-60 02 02 «Проектирование и производство спортивной техники» / И. Е. Зуйков [и др.]. – Минск : БНТУ, 2016. – 171 с. ISBN 978-985-550-597-7.

В издании изложены основные требования к выполнению курсового проекта по дисциплине «Электроника» (цифровая электроника). Рассмотрены этапы и основные приемы проектирования. Приводятся характеристики и рассматриваются особенности использования применяемых в проектируемых устройствах цифровых интегральных схем. Пособие содержит практические рекомендации по расчету и выполнению основных этапов проектирования. Может быть использовано при выполнении курсовых проектов, в самостоятельной работе, а также при разработке соответствующих разделов дипломного проекта.

УДК 681.3.06:621.3.049

ББК 32.94я7

ISBN 978-985-550-597-7

© Белорусский национальный
технический университет, 2016

ВВЕДЕНИЕ

Учебно-методическое пособие посвящено вопросам выполнения курсового проекта по дисциплине «Электроника» студентами дневной и заочной форм обучения специальностей 1-38 02 01 «Информационно-измерительная техника», 1-38 02 03 «Техническое обеспечение безопасности», 1-60 02 01 «Техническое обеспечение спортивных технологий», 1-54 01 02 «Методы и приборы контроля качества и диагностики состояния объектов», 1-60 02 02 «Проектирование и производство спортивной техники», а также может быть использовано при изучении дисциплины «Электроника» студентами дневной и заочной форм обучения специальностей 1-38 01 01 «Механические и электромеханические приборы и аппараты», 1-38 01 02 «Оптико-электронные и лазерные приборы и системы».

Курсовой проект представляет собой самостоятельную работу студента, которая выполняется для углубления и закрепления теоретических знаний по применению наиболее распространенных цифровых элементов и узлов; приобретения навыков работы с цифровыми интегральными схемами и устройствами, построенными на их основе; развития навыков инженерной деятельности.

Выполненный студентом курсовой проект позволяет оценить качество теоретических знаний, полученных им при изучении дисциплины, а также его умение пользоваться справочной литературой.

Объектом проектирования является устройство, функционирующее согласно заданным техническим условиям и обеспечивающее прием некоторой информации в аналоговом или цифровом виде, обработку принятой информации в соответствии с заданными требованиями, выдачу результата. Проектируемое устройство содержит в своем составе блоки ввода, вывода, операционный, индикации и блок управления.

1 ОБЩИЕ ТРЕБОВАНИЯ ПО ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА

1.1 Цели и задачи курсового проекта

Курсовой проект представляет собой самостоятельную работу студента, которая выполняется для углубления и закрепления теоретических знаний по применению наиболее распространенных аналоговых и цифровых элементов и узлов; приобретения навыков работы с цифровыми интегральными схемами и устройствами, построенными на их основе; развития навыков инженерной деятельности.

Целью курсового проекта является приобретение практических навыков конструирования устройств (аналоговых, цифровых, цифро-аналоговых) на базе цифровых и аналоговых отечественных интегральных микросхем и их зарубежных аналогов.

Основными задачами курсового проектирования являются:

- закрепление полученных теоретических знаний;
- приобретение практических навыков по разработке устройств соответствующих заданным техническим параметрам и выполняющим требуемые функции;
- приобретение практических навыков в разработке электрических структурных, функциональных и принципиальных схем;
- приобретение практических навыков в описании последовательности работы устройства с помощью алгоритмов и диаграмм;
- обучение работе со специальной литературой;
- приобретение практических навыков в проведении сравнительного анализа при выборе конкретного схмотехнического решения и обосновании выбора данного схмотехнического решения;
- обучение самостоятельному выполнению требуемых расчетов;
- изучение правил оформления текстовых и графических материалов.

Цель курсового проекта достигается в результате решения следующих задач:

- разработки внешнего вида устройства и его описания;
- описания последовательности работы проектируемого устройства в виде алгоритма;

- проектирования электрической функциональной (структурной) схемы устройства;
- определения критериев выбора элементной базы для проектирования устройства;
- обоснования и выбора элементной базы для проектирования устройства;
- проектирования электрической принципиальной схемы устройства;
- описания работы схемы электрической принципиальной устройства с помощью диаграммы;
- выполнения необходимых расчетов и моделирования разработанной схемы.

1.2 Организация курсового проектирования

1. Темы курсовых проектов разрабатываются на кафедре «Информационно-измерительная техника и технологии»; кафедра ежегодно обновляет перечень тем курсовых проектов.

Темы курсовых проектов утверждаются заведующим кафедрой до начала семестра, в котором предусмотрено их выполнение.

Изменение темы курсового проекта в процессе ее выполнения студентом не допускается.

Студент имеет право выбрать тему курсового проекта из числа тем утвержденных на кафедре.

Возможна выдача нескольким студентам одной темы курсового проекта с целью формирования у них умений и навыков работы в команде. В этом случае каждому студенту устанавливается индивидуальный объем задач в соответствии с объемом и уровнем общих требований.

2. Руководство курсовым проектом осуществляется профессорско-преподавательским составом кафедры.

3. Закрепление темы курсового проекта за студентом осуществляется руководителем курсового проекта путем выдачи задания на курсовой проект по форме соответствующей приложению А.

4. Задание на курсовой проект выдается студенту в следующие сроки:

- в дневной форме получения высшего образования (в первые две недели после начала семестра);

– в заочной форме получения высшего образования (на установочной сессии, предшествующей семестру).

Задание подписывается руководителем курсового проекта и студентом, указывается дата выдачи и утверждается заведующим кафедрой.

Факт получения студентом задания на курсовой проект регистрируется в журнале учета выданных заданий. Форма журнала учета выданных заданий на курсовой проект приведена в приложении Б.

5. Руководитель курсового проекта обязан:

– составить график выполнения курсового проекта для каждого студента;

– проводить консультации студентов по всем вопросам, связанным с выполнением курсового проекта в соответствии с еженедельным графиком консультаций;

– проверять состояние работы над курсовым проектом согласно установленному графику его выполнения;

– контролировать ход курсового проектирования;

– информировать заведующего кафедрой о выполнении студентом графика курсового проектирования;

– проверять промежуточные объемы этапов курсового проектирования и полностью оформленный курсовой проект;

– указывать в письменной форме в формуляре замечаний по курсовому проекту (приложение В) замечания по этапам проектирования и оформленному курсовому проекту в целом;

– указывать конкретные сроки устранения замечаний и рекомендации по устранению замечаний;

– участвовать в комиссии по защите курсового проекта.

6. Ответственность за принятые в курсовом проекте решения, сделанные выводы, качество выполнения, а также за своевременное выполнение курсового проекта несет студент.

Студент выполняет курсовой проект согласно выданному ему заданию, строго в соответствии с указанными в задании исходными данными (п. 3 приложения А) и в соответствии с требованиями данного методического пособия.

Если курсовой проект не соответствует выданному заданию и не выполнен согласно требованиям методического пособия, а также проектируемое устройства не отвечает исходным данным, приве-

денным в п. 3 задания на курсовой проект (приложение А), то студент не допускается к защите.

Студент обязан соблюдать календарный график выполнения курсового проекта, приведенный в п. 7 задания на курсовой проект (приложение А), где указываются временные сроки выполнения этапов курсового проекта и их трудоемкость.

После каждого этапа проектирования студент обязан представлять руководителю промежуточный объем на проверку.

В случае неудовлетворительного результата проверки материалов курсового проектирования на любом из этапов работы студента кафедра принимает решение о возможности продолжения им работы над курсовым проектом или ходатайствует об отчислении студента из университета как не выполнившего график работы.

7. Материалы этапа курсового проекта сдаются студентом на проверку руководителю: в срок не позднее семи дней до окончания срока соответствующего этапа проектирования.

8. Руководитель курсового проекта с момента получения материала этапа курсового проекта обязан проверить их в течение семи дней. В случае если по материалам имеются замечания, руководитель вносит данные замечания в формуляр замечаний (приложение В) и знакомит студента с данными замечаниями. Студент должен устранить замечания в течение следующего этапа выполнения курсового проекта.

9. Готовый курсовой проект сдается студентом на проверку руководителю:

– в дневной форме получения образования в срок не позднее 1 месяца до начала экзаменационной сессии лично руководителю. Факт сдачи курсового проекта на проверку регистрируется в журнале учета курсовых проектов сданных на проверку (приложение Ж);

– в заочной форме в срок не позднее 14 дней до начала лабораторно-экзаменационной сессии на кафедру. Поступившие курсовые проекты регистрируются ответственными должностными лицами в журнале учета установленного образца.

Если титульный лист пояснительной записки (приложение Г), Ведомость объема курсового проекта (приложение Д) студентом не подписаны и не заполнены штампы основной надписи графической

части курсового проекта, то такой курсовой проект не может быть сдан на проверку руководителю.

10. Руководитель курсового проекта в течение 14 дней с момента получения курсового проекта обязан проверить материалы готового курсового проекта. В случае если по материалам готового курсового проекта имеются замечания, руководитель вносит данные замечания в формуляр замечаний (Приложение В), устанавливает срок устранения замечаний и знакомит студента с данными замечаниями. Студент должен устранить замечания в течение установленного срока и сдать готовый курсовой проект вновь на проверку руководителю.

1.3 Критерии готовности курсового проекта к защите

Решение о допуске студента к защите курсового проекта принимает руководитель. Руководителю представляются:

- пояснительная записка, оформленная в соответствии с требованиями настоящего пособия, ЕСКД и МИ БНТУ 3.001–2003 «Дипломное проектирование» (титульный лист пояснительной записки должен быть подписан студентом);

- чертежи, подписанные студентом;

- формуляр выполнения курсового проекта, подписанный в установленном порядке руководителем курсового проекта.

Курсовой проект считается готовым к защите, если:

- студент выполнил все этапы курсового проектирования и устранил все замечания указанные руководителем в формуляре замечаний по этапам;

- пояснительная записка и графическая часть готового курсового проекта оформлены в соответствии с требованиями методического пособия, сброшюрованы и подписаны исполнителем;

- курсовой проект допущен к защите руководителем, указанным в задании на курсовое проектирование, о чем свидетельствует соответствующая запись в формуляре замечаний и на титульном листе курсового проекта.

До устранения всех замечаний руководителя указанных в формуляре замечаний (приложение В) студент не допускается к защите курсового проекта.

1.4 Защита курсового проекта студентом

Защита курсового проекта производится перед комиссией в день, назначенный кафедрой. На защиту комиссии студент предоставляет графический материал проекта и пояснительную записку.

В процессе защиты заслушивается доклад студента (не более 5 мин), затем студент отвечает на вопросы членов комиссии. Вопросы могут касаться как темы курсового проекта, так и носить общий характер в пределах программы дисциплины.

Доклад студента должен включать:

- постановку задачи;
- цели разработки;
- основные конструктивные решения (сравнение с существующими прототипами или сравнение с возможными вариантами решений);
- основные схемотехнические решения;
- параметры полученного устройства.

В выступление не включаются теоретические положения и методологические подходы из учебной литературы.

Не следует приводить слишком подробные объяснения; если таковые окажутся необходимыми, они будут выяснены в дополнительном обсуждении.

Во время доклада студент последовательно обращается ко всем представленным графическим материалам (следует учесть, что на обращение к графическим материалам затрачивается некоторое время).

Ссылки к графической части проекта должны сделать доклад лаконичным и сосредоточить внимание комиссии на главных моментах проекта.

При подготовке к защите также продумываются ответы на замечания руководителя указанные в формуляре замечаний.

Необходимо обратить внимание на грамотность языка, правильное применение технических терминов (не допускается использование сленга и технического жаргона).

1.5 Содержание и объем курсового проекта

Курсовой проект условно можно разделить на две части:

- пояснительную записку;
- графический материал.

Пояснительная записка курсового проекта, включая приложения, должна иметь объем 30–35 листов и включать следующие разделы и структурные элементы:

- титульный лист (приложение Г);
- задание по курсовому проектированию (приложение А);
- реферат;
- ведомость объема курсового проекта (приложение Д);
- содержание;
- перечень условных обозначений, символов и терминов (при необходимости);
- введение;
- основные разделы:
 1. Назначение устройства и область его применения;
 2. Описание внешнего вида устройства;
 3. Описание алгоритма работы разрабатываемого устройства;
 4. Описание структурной (функциональной) схемы устройства и технических решений, обеспечивающих достижение цели;
 5. Обоснование выбора элементной базы;
 6. Обоснование схемотехнических решений и описание работы схемы электрической принципиальной;
 7. Расчеты, подтверждающие работоспособность и надежность устройства;
- Заключение;
- Список использованных источников;
- Приложения.

Графическая часть курсового проекта включает в себя 2 листа технических чертежей формата А1 и 1 лист теоретического чертежа (плаката):

- схему электрическую структурную (Э1) или схему электрическую функциональную (Э2) устройства;
- схему электрическую принципиальную (Э3) устройства;
- блок-схемы алгоритмов работы отдельных блоков устройства и (или) всего устройства в целом;
- диаграммы работы отдельных блоков и (или) всего устройства (плакат).

1.6 Требования к оформлению пояснительной записки курсового проекта

Пояснительную записку выполняют в соответствии с требованиями настоящего пособия и МИ БНТУ 3.001–2003 «Дипломное проектирование». Объем пояснительной записки дипломного проекта не более 30-35 стр. текста, набранного на компьютере шрифтом *Times New Roman*, размером 14 пунктов (кегель 14 пт), полуторный интервал. Пояснительная записка печатается на одной стороне листа белой писчей бумаги.

Оформление пояснительной записки производится в соответствии со следующими нормативными документами:

- СТП БНТУ 3.01–2003 «Курсовое проектирование»;
- МИ БНТУ 3.001–2003 «ЕСС БНТУ. Дипломное проектирование», раздел 8;
- ГОСТ 7.32–2001. «Система стандартов по информации, библиотечному и издательскому делу. Отчет о научно-исследовательской работе. Структура и правила оформления».

Все части пояснительной записки излагаются на одном языке – русском или белорусском.

Нумерация страниц пояснительной записки и приложений, входящих в ее состав, должна быть сквозная.

Первой страницей пояснительной записки является титульный лист. Номера страниц на титульном листе, на задании по курсовому проектированию и реферате не ставятся, но включаются в общую нумерацию страниц. Номер страницы проставляется в центре нижней части листа арабскими цифрами.

Формат листа пояснительной записки – А4 (210 × 297 мм).

Поля: правое – 10 мм, левое – 30 мм, верхнее и нижнее – 20 мм.

Абзацы в тексте начинаются отступом, равным 1,25–1,5 см.

Шрифты разной гарнитуры, выделение текста с помощью курсива, подчеркивание, рамки и т. д. рассматриваются как ошибки оформления пояснительной записки.

Разделы «Реферат», «Ведомость объема курсового проекта», «Содержание», «Введение», «Заключение», «Список использованных источников», «Приложения» не нумеруют, печатают прописными буквами, выделяют полужирным шрифтом, располагают по середине строки без абзацного отступа.

Листы в пояснительной записке, находящиеся перед листом «Содержание», например «Реферат», в перечень листа «Содержание» не входят.

Реферат должен содержать: сведения об объеме пояснительной записки, количестве иллюстраций, таблиц, приложений, количестве использованных источников; перечень ключевых слов; текст реферата.

Перечень ключевых слов должен включать от 5 до 15 слов или словосочетаний из текста, которые в наибольшей мере характеризуют содержание проекта и обеспечивают возможность информационного поиска. Ключевые слова приводятся в именительном падеже и печатаются строчными буквами в строку через запятые.

Текст реферата должен отражать: объект исследования или разработки; цель разработки; результаты работы; основные конструктивные, технологические и технико-эксплуатационные характеристики; область применения устройства.

Содержание включает введение, наименование всех разделов, подразделов, пунктов (если они имеют наименование), заключение, список использованных источников и приложения.

Основную часть пояснительной записки следует делить на разделы, подразделы и пункты. Пункты, при необходимости, могут делиться на подпункты. Разделы, подразделы, пункты и подпункты следует нумеровать арабскими цифрами и печатать с абзацного отступа. После номера раздела, подраздела, пункта и подпункта в тексте точку не ставят.

Разделы, подразделы должны иметь заголовки. Пункты, как правило, заголовков не имеют. Заголовки должны четко и кратко отражать содержание разделов, подразделов. Заголовки разделов и подразделов выделяют полужирным шрифтом. Заголовки разделов, подразделов и пунктов следует печатать с абзацного отступа, заголовки разделов – прописными буквами, заголовки подразделов – с прописной буквы без точки в конце, не подчеркивая. Если заголовок состоит из двух предложений, их разделяют точкой.

Каждый раздел следует начинать с нового листа.

Нумерация рисунков и таблиц – предпочтительно сквозная. Допускается нумеровать рисунки и таблицы в пределах раздела. В этом случае номер таблицы (рисунка) состоит из номера раздела и порядкового номера таблицы (рисунка), разделенных точкой.

Основные требования к таблицам: логичность, экономичность построения, удобство чтения, единообразие построения однотипных таблиц. Все таблицы в проекте нумеруют арабскими цифрами. Название таблицы следует помещать над таблицей слева, без абзацного отступа, в одну строку с ее номером через тире. Например:

Таблица 1.1 – Таблица истинности...

--	--	--	--	--

Заголовки граф и строк таблицы следует писать с прописной буквы в единственном числе, а подзаголовки граф – со строчной буквы, если они составляют одно предложение с заголовком, или с прописной буквы, если они имеют самостоятельное значение. В конце заголовков и подзаголовков таблиц точки не ставят.

Рисунки, схемы алгоритмов и т. д. выполняются в любом редакторе, формат данных которых допускает их последующую вставку в документ Word.

Рисунки следует располагать в пояснительной записке непосредственно после текста, в котором они упоминаются впервые, или на следующей странице. Рисунки располагают на середине ширины страницы, без абзацного отступа. На все рисунки должны быть даны ссылки в пояснительной записке.

Рисунки, при необходимости, могут иметь наименование и пояснительные данные (подрисуночный текст). Слово «Рисунок» и наименование помещают после пояснительных данных и располагают посередине строки, без абзацного отступа следующим образом:

Рисунок 1.1 – Внешний вид устройства контроля параметра

После наименования рисунка точка не ставится.

При ссылках на рисунки следует писать «... в соответствии с рисунком 1» при сквозной нумерации и «... в соответствии с рисунком 1.1» при нумерации рисунков в пределах раздела.

Несложные однострочные нумерованные формулы можно помещать внутрь текста. Многострочные, нумерованные формулы располагают на середине отдельной строки, без абзацного отступа,

причем пробелы сверху и снизу оставляют достаточными для того, чтобы формула отчетливо выделялась среди текста.

Например:

$$R_N = \Delta U / I, \quad (1.2)$$

где R_N – позиционное обозначение резистора ($R1, R2$ и т. д.)¹

ΔU – падение напряжения на резисторе;

I – постоянный прямой ток светоизлучающего диода (определяется по справочной литературе).

Появляющиеся в формулах новые символы должны быть расшифрованы непосредственно под формулой. После формулы ставят запятую или точку (формула является частью предложения). Первую строку расшифровки, если она есть, начинают со слова «где», двоеточие после него не ставят. Расшифровку символов проводят в той же последовательности, в какой они даны в формуле.

Если правая часть формулы содержит дробь, то вначале расшифровывают символы числителя, а затем знаменателя. Расшифровку каждого символа делают с новой строки, выравнивая колонку строк по знаку тире. В конце каждой строки ставят точку с запятой, а в конце последней строки – точку.

Формулы нумеруют арабскими цифрами. Номер формулы состоит из номера раздела и номера формулы в разделе, например, (1.2) – формула 2 в разделе 1. Номер формулы заключают в круглые скобки и помещают у правого края полосы (10 мм от поля). При ссылке в тексте на формулу указывают ее номер. Например, «...по формуле 1.2».

Заключение должно содержать:

- краткие выводы по результатам выполнения курсового проекта;
- оценку полноты решения поставленной задачи;
- разработку рекомендаций по конкретному использованию результатов.

¹ Обратим внимание, что в обозначениях элементов на схемах позиционный номер элемента изображают одинаковым размером с обозначением элемента, например, R_4 , а при написании значения параметра элемента в формуле – нижним индексом, например, $I_4 = V_{dd}/R_4$.

Список использованных источников должен содержать сведения только о тех источниках, которые использованы при составлении пояснительной записки. Сведения об источниках приводятся в соответствии с требованиями ГОСТ 7.32–2001.

Сведения об источниках следует располагать в порядке появления ссылок на источники в тексте, нумеровать арабскими цифрами и печатать с абзацного отступа.

Приложения оформляют как продолжение пояснительной записки на последующих ее листах. В тексте на все приложения должны быть даны ссылки. Приложения располагают в порядке ссылок на них в тексте. Каждое приложение следует начинать с новой страницы с указанием наверху посередине страницы слова «ПРИЛОЖЕНИЕ» и его обозначения. Приложения обозначают заглавными буквами русского алфавита, начиная с А, за исключением букв Ё, З, И, О, Ч, Ъ, Ы, Ь. После слова «ПРИЛОЖЕНИЕ» следует буква, обозначающая его последовательность.

Приложение должно иметь заголовок, который записывают симметрично относительно текста с прописной буквы отдельной строкой.

1.7 Требования к оформлению блок-схемы алгоритма работы устройства

Правила выполнения блок-схемы алгоритма работы устройства регламентируются ГОСТ 19.701–90 «Единая система программной документации. Схемы алгоритмов, программ, данных и систем. Условные обозначения и правила выполнения».

Подробнее оформление блок-схемы алгоритма будет рассмотрено в разделе 2 методического пособия.

1.8 Требования к оформлению графической части курсового проекта

Схемы по курсовому проекту выполняются без соблюдения масштаба и действительного расположения составных частей устройства.

В зависимости от видов элементов и связей, входящих в состав изделия, схемы имеют буквенные коды, например, электрические схемы – Э, оптические – Л, гидравлические – Г и т. д.

Разрабатываемые в курсовом проекте схемы относятся к электрическим.

В зависимости от основного назначения типы схем имеют цифровые коды, приведенные в таблице 1.2. Код схемы состоит из буквы, определяющей вид схемы, и цифры, обозначающей тип схемы, например, Э3 – схема электрическая принципиальная или Э2 – схема электрическая функциональная.

Схемы электрические должны изображаться согласно требованиям ЕСКД: ГОСТ 2.702–75.

Таблица 1.2 – Цифровые коды схем

Наименование схемы	Цифровой код
Структурные	1
Функциональные	2
Принципиальные (полные)	3
Соединений (монтажные)	4
Подключения	5
Общие	6
Расположения	7
Объединения	0

Применение чертежей формата менее А1 в курсовом проекте не рекомендуется. В случае необходимости, графические материалы объединяются в форматы А1.

Чертежи и плакаты оформляются рамкой и штампом основной надписи в соответствии с ГОСТ 104–2006 (рисунок 1.1).

					Номер зачетной книжки студента		
					Номер группы студента		Код документа
					БНТУ КП.113018.025 Э3		
					Устройство контроля параметра		
					Схема электрическая принципиальная		
					Лист		Масса
					Масштаб		
<i>Изм.</i>	<i>Лист</i>	<i>№ докум</i>	<i>Подп</i>	<i>Дата</i>			
<i>Разраб</i>	<i>Иванов</i>			12.05.14			
<i>Прое</i>	<i>Петров</i>			22.05.14			
<i>Т. контр</i>	<i>Петров</i>			23.05.14			
					Лист		Листов
<i>Н. контр</i>	<i>Петров</i>			29.05.14			1-38 02 03-01
<i>Утв</i>	<i>Петров</i>			11.06.14			г. Минск
					ПРИЛОЖЕНИЕ ___		
					Номер специальности		

Рисунок 1.1 – Вид штампа основной надписи

Согласующие графы заполняются в следующем порядке:

- в графе «Разработал» указывается фамилия и инициалы студента;
- в графе «Проверил», «Т. контр», «Утв.» указывается фамилия и инициалы руководителя курсового проекта;
- в графе «Н. контр» указывается фамилия и инициалы преподавателя осуществляющего нормоконтроль, если он не является руководителем курсового проекта, иначе указывается фамилия и инициалы руководителя курсового проекта.

Графический материал курсового проекта должен содержать структурную схему устройства (необязательно), его функциональную схему (Э2) и принципиальную схему (Э3).

Структурная схема (БНТУ КП.ХХХХХХ.ХХХ Э1) определяет основные функциональные части изделия, их назначение и взаимосвязи.

Структурные схемы разрабатываются при проектировании изделий на стадиях, предшествующих разработке схем других типов. Их используют для общего ознакомления с устройством. Все функциональные части устройства на схеме изображаются в виде прямоугольников или условных графических обозначений. Структурная схема определяет основные функциональные части изделия, их назначение и взаимосвязи (рисунок 1.2). Достоинством структурной схемы

является возможность быстро получить представление о составе изделия, структуре и выполняемой им функции (функциях). Схемная реализация конкретных составных блоков не рассматривается.

Схема электрическая функциональная (БНТУ КП.ХХХХХХХ.ХХХ Э2) является одним из основных чертежей проекта и служит для разъяснения определенных процессов, протекающих в отдельных функциональных цепях блоков устройства, дает детальное представление о работе всего устройства, отображает все цепи, задействованные для передачи аналоговых и цифровых сигналов.

На линиях взаимосвязи стрелками указываются направления действия сигналов или потоки информации.

Такие схемы используются для изучения принципов работы изделия (устройства), а также при их наладке, контроле и ремонте в процессе эксплуатации.

Графическое представление схемы должно давать наиболее наглядное представление о последовательности взаимодействия составных частей (блоков) устройства.

Подробнее оформление схемы электрической функциональной будет рассмотрено на примере в разделе 2 настоящего методического пособия.

Схема электрическая принципиальная (БНТУ КП.ХХХХХХХ.ХХХ Э3) является основным чертежом курсового проекта. Принципиальная схема определяет полный состав элементов и связей между ними и дает детальное представление о принципах работы изделия.

Поз. обозначен.	Наименование	Кол.	Примечание
БП	Блок питания КП.БНТУ.426000.00.000	1	
БУ	Блок управления КП.БН У.422521.00.000		
БВВ	Блок ввода КП.БНТУ.426430.00.001	1	
ОБ	Операционный блок КП.БНТУ.426411.00.000	1	
БВЫВ	Блок вывода КП.БНТУ.426430.00.002	1	
БИ	Блок индикации КП.БНТУ.433821.00.001	5	

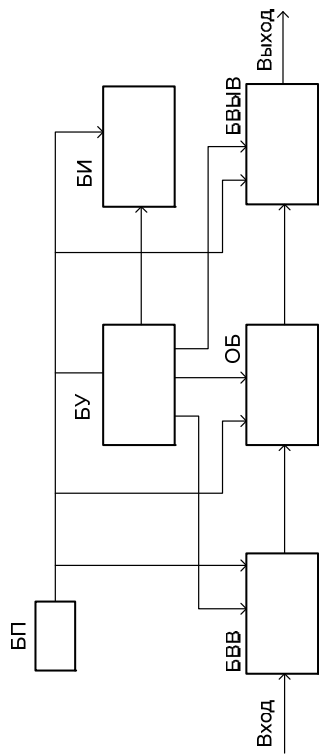


Рисунок 1.2 – Схема электрическая структурная (в рабочей документации сокращения не допускаются)

Примечание. Графа «Наименование» заполняется в соответствии с классификаторами ЕСКД классы 42 и 43.

Класс 42. Устройства и системы контроля и регулирования параметров технологических процессов, средств телемеханики, охранной и пожарной сигнализации 1 79 100.

Класс 43. Микросхемы. Приборы полупроводниковые, электровакуумные, пьезоэлектрические, квантовой электроники. Резисторы. Соединители. Преобразователи электроэнергии. Средства вторичного электропитания. Модули СВЧ.

Например,

426430 – блоки ввода/вывода аналоговых и дискретных сигналов.

433821 – индикаторы электролюминесцентные и т. д. (единичные).

436100 – системы вторичного электропитания

422521 – системы и комплексы контроля и регулирования с дискретными сигналами с фиксированной программой.

426411 – составные части устройств контроля и регулирования параметров и т. д. Субблоки цифровые.

Все интегральные микросхемы и электронные компоненты на ней изображаются в виде их условно-графического обозначения (УГО) в соответствии с требованиями ЕСКД: ГОСТ 2.743–82, ГОСТ 2.702–75.

При разработке схемы электрической принципиальной рекомендуется использовать УГО ИМС.

Примеры некоторых из них приведены на рисунке 1.3.

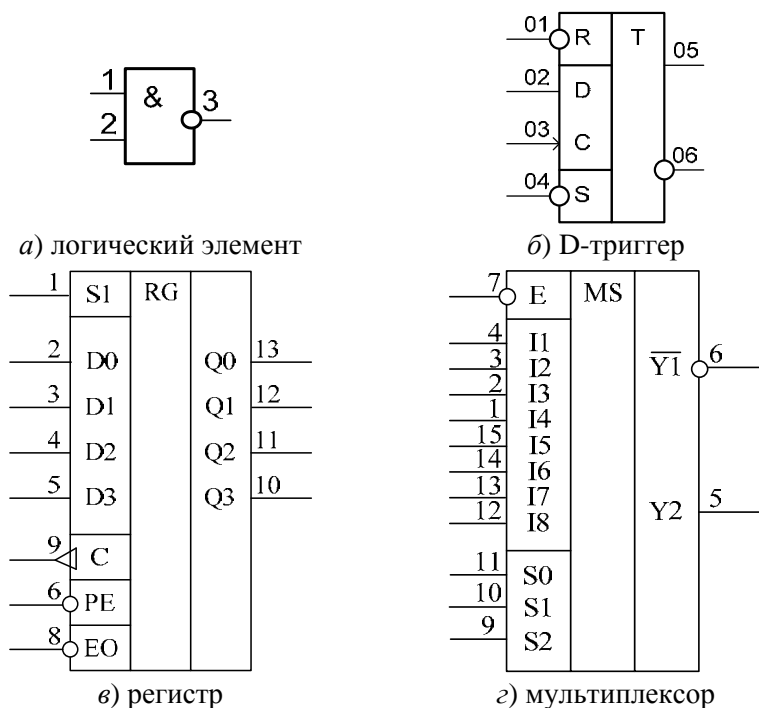


Рисунок 1.3 – Условно-графические обозначения элементов некоторых ИМС

При этом на УГО обязательно указывается нумерация выводов интегральной микросхемы.

Выводы «Питание» и «Общий» могут не изображаться, но тогда они должны сводиться в таблицу распайки выводов питания, формируемую для всего устройства. Часто оказывается, что ряд ИМС, используемых в принципиальной схеме, имеет одинаковые номера выводов питания.

В курсовом проекте рекомендуется распайку номеров выводов «Питание» и «Общий» всех ИМС оформлять в виде таблицы 1.3.

Таблица 1.3 – Распайка выводов «Питание» и «Общий»

Позиционное обозначение ИМС	Контакт	
	0 В	+ 5 В
DD1, DD2, DD4, DD13, DDN1, DDN2, DDN3, DDN4, DDN5	7	14
DD3	10	20
DDN9, DDN8	12	24
DDN6	10	5
DDN7	8	16

Таблицу распайки номеров выводов «Питание» и «Общий» помещают на каждом листе схемы ЭЗ.

Допускается выполнять данную таблицу в виде самостоятельного документа. В этом случае таблицу оформляют на формате А4 и располагают в приложении к пояснительной записке с обязательной ссылкой на приложение пояснительной записки в пункте «Примечание», расположенном на чертеже ЭЗ (ГОСТ 2.702–75). Пример оформления показан на рисунке 1.4.

* Примечание. Таблица распайки выводов «Питание» и «Общий» приведена в приложении Д пояснительной записки

					БНТУ КП.113018.025 ЭЗ			
					<i>Устройство контроля параметра</i>	<i>Лист</i>	<i>Масса</i>	<i>Масштаб</i>
<i>Изм.</i>	<i>Лист</i>	<i>№ докум</i>	<i>Подп</i>	<i>Дата</i>				
<i>Разраб</i>	<i>Иванов</i>			12.05.14	<i>Схема электрическая принципиальная</i>			
<i>Пров</i>	<i>Петров</i>			22.05.14				
<i>Т. контр</i>	<i>Петров</i>			23.05.14		<i>Лист</i>	<i>Листов</i>	
						1-38 02 03-01		
<i>Н. контр</i>	<i>Петров</i>			29.05.14		г. Минск		
<i>Утв</i>	<i>Петров</i>			11.06.14				
					ПРИЛОЖЕНИЕ __			

Рисунок 1.4– пример оформления «Примечания» на графической части КП

При выполнении схемы ЭЗ, по возможности, линии связи объединяются в шины. Шины формируются в соответствии с функциональным назначением цепей: шина управления, шина данных, шина адреса.

Линия связи, которая входит в шину, должна иметь уникальный в пределах шины числовой номер или уникальное буквенно-цифровое обозначение, например D0, D1, D2, ..., Dn. Уникальное буквенно-цифровое обозначение должно однозначно соответствовать наименованию передаваемой информации, например, данные – D, параметр – P, сигнал – S, время – T и т. д.

В курсовом проекте отводы линий от шины рекомендуется выполнять под прямым углом (рисунок 1.5).

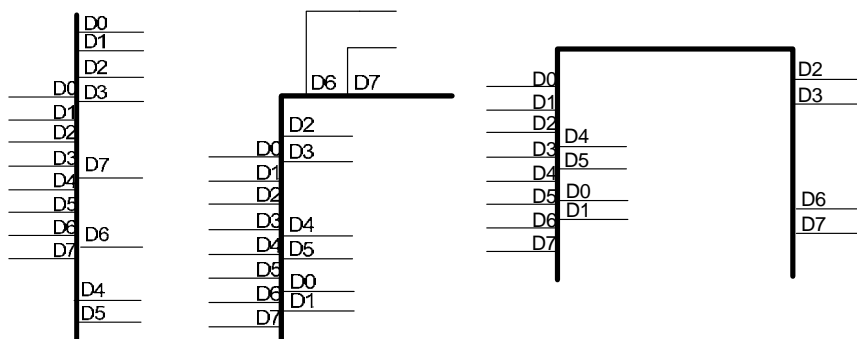


Рисунок 1.5 – Варианты изображения шины

Толщину шины на чертеже рекомендуется выполнять 2–3 мм.

Толщина линий связи – не более 1 мм.

Обозначение сигнала, входящего (выходящего) в (из) шины, рекомендуется производить у самой шины.

Обозначение сигналов, входящих в шину, должно однозначно соответствовать сигналам, выходящим из шины как по наименованию, так и по количеству. «Размножение» сигналов внутри шины не допускается.

Расстояние между линиями сигналов не менее 0,5 см.

Если отдельные блоки сами собой представляют законченные устройства, то их соединение возможно с помощью разъема. Это обеспечивает удобство монтажа и упрощает «читаемость» схемы ЭЗ.

Разъем представляет собой покупное изделие. Пример оформления разъемов для соединения блоков устройства представлен на рисунке 1.6.



Рисунок 1.6 – Оформление разъемов

Всем элементам, устройствам и функциональным группам изделия, изображенным на схеме электрической принципиальной, присваиваются позиционные обозначения, которые содержат информацию о виде элемента и его порядковом номере в пределах данного вида.

Позиционное обозначение в общем случае состоит из трех частей (ГОСТ 2.710–81):

- вид элемента;
- порядковый номер элемента в пределах данного вида;
- соответствующее функциональное назначение (допускается указывать).

В курсовом проекте рекомендуется использовать приведенные в таблице 1.4 буквенные коды наиболее распространенных видов элементов.

Таблица 1.4 – Буквенные коды видов элементов

Первая буква кода (обязательно)	Группа видов элементов	Примеры видов элементов	Двухбуквенный код
С	Конденсаторы		
Д	Схемы интегральные, микросборки	Схема интегральная аналоговая Схема интегральная цифровая	DA DD

Окончание таблицы 1.4

Первая буква кода (обязательно)	Группа видов элементов	Примеры видов элементов	Двухбуквенный код
G	Генераторы, источники питания	Батарея	GB
H	Устройства индикационные и сигнальные	Прибор звуковой сигнализации Прибор световой сигнализации	HA HL
R	Резисторы		
S	Устройства коммутационные в цепях управления, сигнализации и измерительных	Выключатель или переключатель Выключатель кнопочный	SA SB
X	Соединения контактные	Штырь Гнездо Соединение разборное	XP XS XT

Позиционное обозначение выполняется сверху вниз, слева направо.

Для наглядного изображения схемы на чертеже корпус интегральной микросхемы может изображаться в конкретном месте по отдельным элементам. В этом случае при позиционном обозначении указывается также номер элемента в корпусе ИМС, например, DD3.4 (3 корпус, 4 элемент).

Если при разработке схемы электрической принципиальной остались элементы ИМС, которые не использовались в схемотехнических решениях, то данные элементы также должны быть нанесены на чертеж (с указанием позиционного обозначения и согласно УГО), и относительно них должна быть выполнена коммутация отвечающая требованиям корректной работы с выбранным семейством.

Все ответвления от линии связи на чертеже обязательно показываются точками (рисунок 1.7).

Фрагмент схемы изображен на рисунке 1.7. Элемент с позиционным обозначением DD1.2 в схеме не использован.

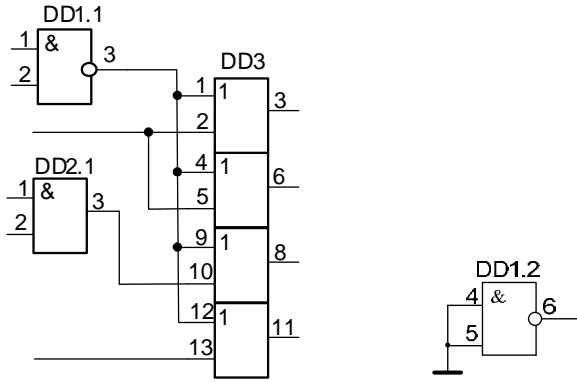


Рисунок 1.7 – Фрагмент схемы электрической принципиальной

На рисунке 1.8 показаны рекомендуемые размеры при изображении интегральных схем, элементов, линий связи и шин на схеме ЭЗ.

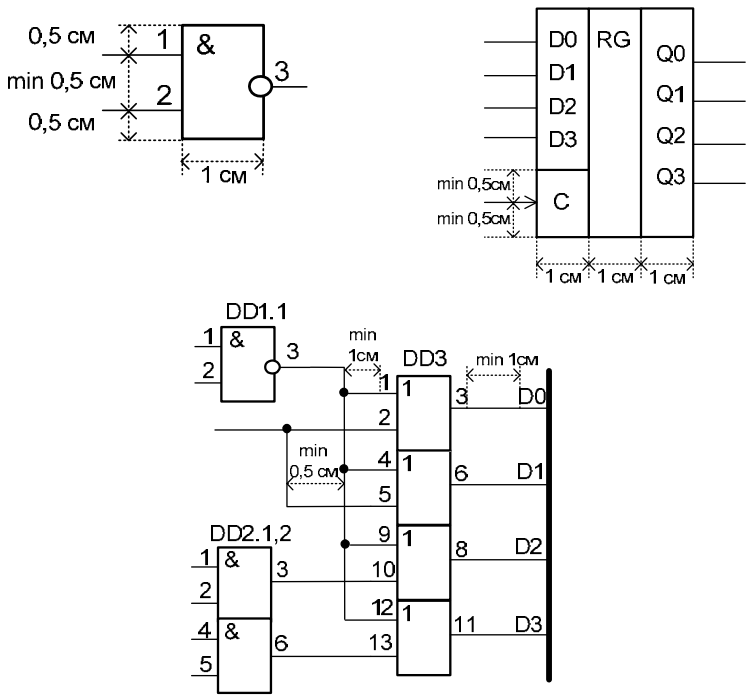


Рисунок 1.8 – Рекомендуемые размеры при изображении принципиальной схемы

Неотъемлемой частью принципиальной схемы ЭЗ (КП.БНТУ ХХХХ.ХХ ЭЗ) является перечень элементов (не путать со спецификацией), содержащий сведения об элементах (интегральные микросхемы, светоизлучающие диоды, резисторы, переключатели и т. д.), входящих в состав разрабатываемого устройства и изображенных на принципиальной схеме.

Перечень элементов либо помещают на первом листе принципиальной схемы, либо выполняют в виде самостоятельного документа.

В первом случае перечень оформляют в виде таблицы, заполняемой сверху вниз по форме, представленной на рисунке 1.9, как правило, над основной надписью на расстоянии не менее 12 мм от нее. Продолжение перечня помещают слева от основной надписи, повторяя «шапку» таблицы.

15	Поз. обозначение	Наименование	Кол.	Примечание
----	------------------	--------------	------	------------

← 20 ← 110 ← 10 ← 185

Рисунок 1.9 – Форма таблицы перечня элементов

Во втором случае перечень элементов выполняют на формате А4 с присвоением шифра, состоящего из буквы П (перечень) и кода схемы, к которой выпускается перечень, например: ПЭЗ – перечень элементов к схеме электрической принципиальной .

В графах перечня элементов указывают следующие данные:

- в графе «Поз. обозначение» – позиционное обозначение элемента, устройства или функциональной группы;
- в графе «Наименование» – наименование элемента в соответствии с документом, на основании которого этот элемент применен, а также обозначение этого документа (основной конструкторский документ: ГОСТ, ТУ);
- в графе «Примечание» – технические данные элемента, не содержащиеся в его наименовании (при необходимости).

Элементы записываются в перечень группами в алфавитном порядке буквенных позиционных обозначений. В пределах каждой группы, имеющей одинаковые буквенные позиционные обозначения, элементы располагаются по возрастанию порядковых номеров.

2 КУРСОВОЕ ПРОЕКТИРОВАНИЕ

Процесс последовательности выполнения курсового проекта рассматривается на примере совокупности конкретных фрагментов заданий на курсовое проектирование и в соответствии с требуемым содержанием пояснительной записки.

2.1 Внешний вид устройства



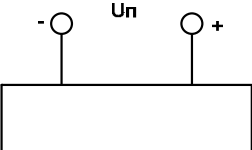
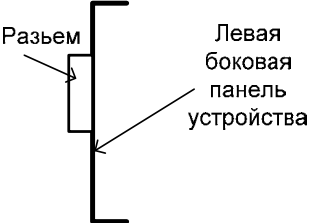
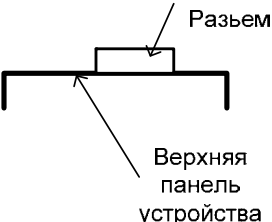
Внешний вид устройства разрабатывается согласно заданию на курсовой проект в соответствии с заданными исходными данными и включает в себя:

- внешний вид лицевой панели корпуса устройства;
- внешний вид панелей размещаемых внутри корпуса, если такие необходимы;
- разъемы для подключения шин ввода/вывода данных (параметра, результата обработки) в цифровом виде и их размещение на боковых панелях устройства;
- аналоговые входы ввода данных от первичных измерительных преобразователей и их размещение на боковых панелях устройства;
- аналоговые выходы вывода сигналов, в том числе сигналов на систему свето-звуковой индикации и их размещение на боковых панелях устройства;
- разъем для подключения источника питания и его размещение;
- внешний вид элементов управления и их расположение на лицевой или внутренних панелях корпуса;
- прочие элементы, требуемые разработчику.

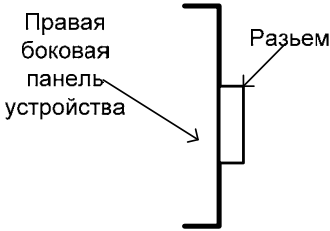
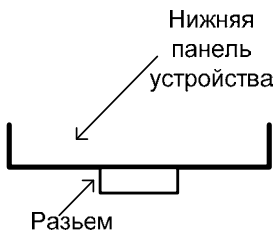
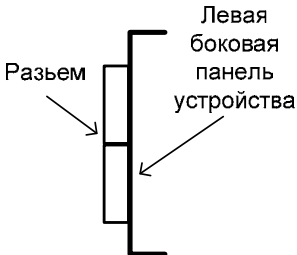
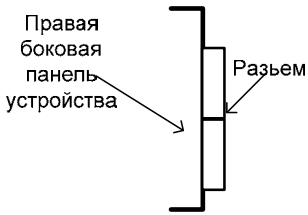
Чаще всего на внутренних панелях располагаются технические средства, позволяющие задавать начальные параметры работы устройства. Задание (настройка) параметров работы устройства осуществляется при выполнении пусконаладочных работ. Процесс настройки параметров иногда называют режимом программирования.

При разработке внешнего вида устройства рекомендуется использовать приведенные в таблице 2.1 условно-графические обозначения (УГО).

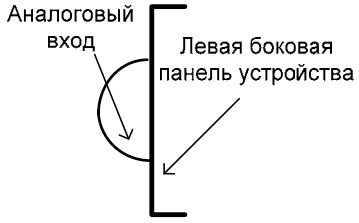
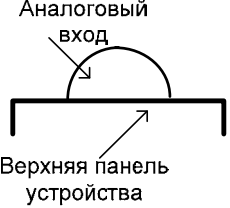
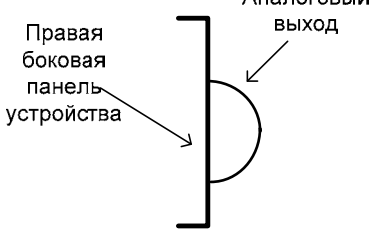
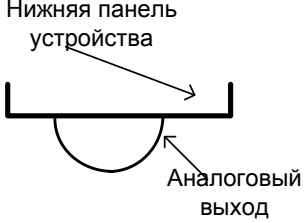
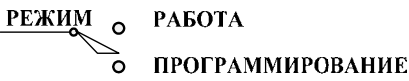
Таблица 2.1 – Рекомендуемые УГО элементов внешнего вида устройства

Название	УГО
1	2
Панели	
Панель (лицевая или внутренняя)	
Панель индикации	
Разъемы	
Разъем для подключения источника питания	
Разъемы для подключения шины ввода данных в цифровом виде	
	

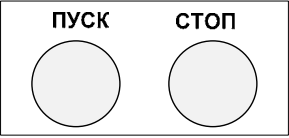
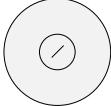
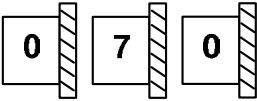
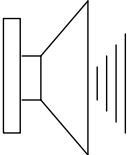
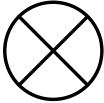
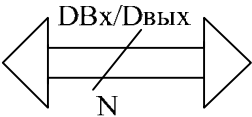
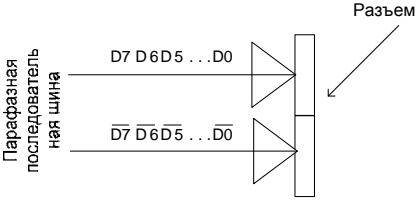
Продолжение таблицы 2.1

1	2
<p>Разъемы для подключения шины вывода данных в цифровом виде</p>	 
<p>Разъем для подключения парафазной шины ввода данных в цифровом виде</p>	
<p>Разъем для подключения парафазной шины вывода данных в цифровом виде</p>	

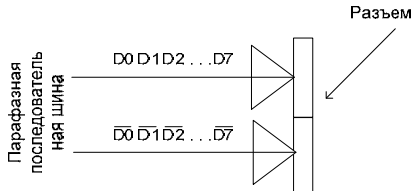
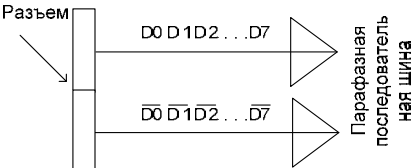
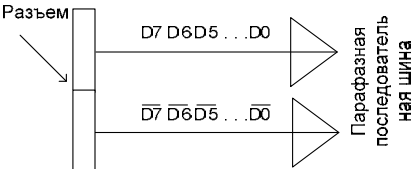
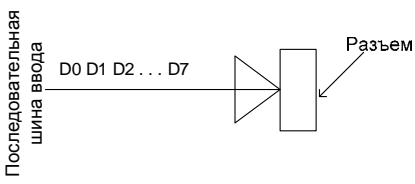
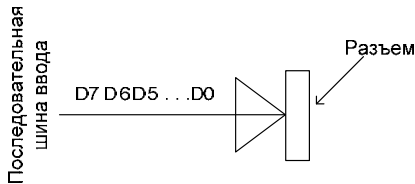
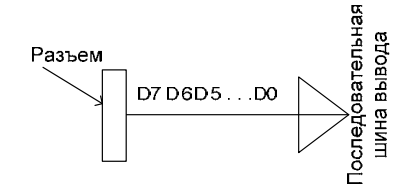
Продолжение таблицы 2.1

1	2
Аналоговый вход	
	
Аналоговый выход	
	
Элементы управления	
Двухпозиционный переключатель	

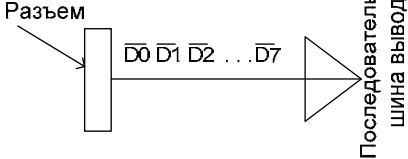
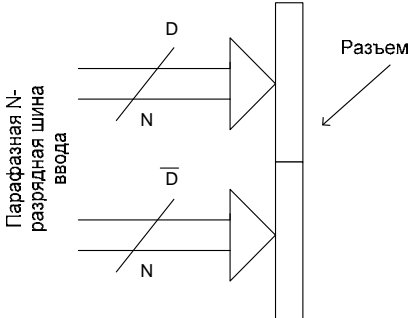
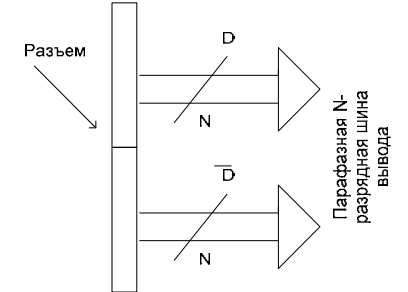
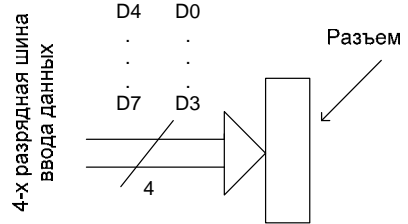
Продолжение таблицы 2.1

1	2
Кнопочные переключатели	
Задание параметра с помощью подстроечного резистора	
Задание параметра (диапазон изменения, значение порога, значение времени ожидания повторного опроса) с помощью цифрового переключателя	
Средства свето-звуковой сигнализации	
Устройство подачи звукового сигнала	
Световой индикатор	
Шины передачи/приема данных в цифровом виде	
N-разрядная двунаправленная шина ввода/вывода данных D	
Парафазная последовательная шина ввода данных (данные вводятся с младшего разряда)	

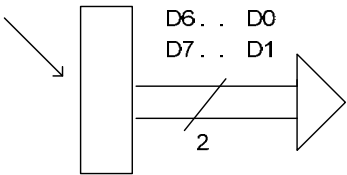
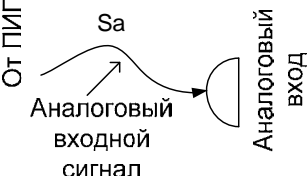
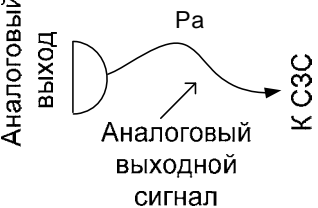
Продолжение таблицы 2.1

1	2
<p>Парафазная последовательная шина ввода данных (данные вводятся со старшего разряда)</p>	
<p>Парафазная последовательная шина вывода данных (данные выводятся со старшего разряда)</p>	
<p>Парафазная последовательная шина вывода данных (данные выводятся с младшего разряда)</p>	
<p>Последовательная шина ввода данных (данные вводятся со старшего разряда)</p>	
<p>Последовательная шина ввода данных (данные вводятся с младшего разряда)</p>	
<p>Последовательная шина вывода данных (данные выводятся с младшего разряда в прямом коде)</p>	

Продолжение таблицы 2.1

1	2
<p>Последовательная шина вывода данных (данные выводятся со старшего разряда в обратном коде)</p>	
<p>Парафазная N-разрядная шины ввода данных (разрядность вводимых данных D соответствует разрядности шины)</p>	
<p>Парафазная N-разрядная шина вывода данных (разрядность выводимых данных D соответствует разрядности шины)</p>	
<p>Параллельная 4-разрядная шина ввода (разрядность шины не соответствует разрядности вводимых данных D)</p>	

Окончание таблицы 2.1

1	2
Параллельная 2-разрядная шина вывода (разрядность шины не соответствует разрядности выводимых данных D)	Разъем 
Аналоговые сигналы	
Входной сигнал S_a , переданный, например, ПИП (первичным измерительным преобразователем)	
Выходной сигнал P_a , передаваемый устройством, например, на средство звуковой сигнализации (СЗС)	

Рассмотрим пример разработки внешнего вида устройства соответствующего теме курсового проекта «Устройство контроля значения параметра» согласно следующим исходным данным:

- разрядность вводимого параметра – 8;
- ввод параметра осуществляется в цифровом виде с 4-разрядной шины;
- допустимая верхняя граница (порог) изменения вводимого параметра задан жестко путем внешней коммутации и соответствует 101100102;
- при превышении введенным параметром порога должна быть включена индикация «ПРЕВЫШЕНИЕ ПОРОГА», введенный параметр выведен в аналоговом виде и устройство выведено в режим «ОСТАНОВ»;

– если параметр не превышает порог, то должна быть включена индикация «НОРМА» и обеспечен следующий ввод параметра через заданное время (90 с).

Для упрощения процесса разработки устройства в целом целесообразно ввести следующие обозначения:

- Пц – вводимый параметр;
- ПА – выводимый параметр;
- ПОР – допустимая верхняя граница (порог) изменения вводимого параметра;
- T – время ожидания момента следующего ввода параметра Пц.

Примечание: При вводе обозначений придерживайтесь названия курсового проекта и заданных исходных данных, чтобы обеспечить однозначное соответствие. Например, если в названии присутствует слово «параметр», то вводите обозначение П, если слово «данные», то Д, если диапазон, то D_{\min} и D_{\max} и т. д.

Цифровые устройства обрабатывает двоичные числа, необходимо десятичное значение T (90 с) перевести в двоичное значение.

Преобразование (из десятичного числа в двоичное) выполняется путем деления каждого промежуточного частного на 2. При этом каждый неделимый конечный остаток дает очередную цифру для искомого двоичного числа. Деление происходит до тех пор, пока частное не будет равно 0.

Двоичное число представляет собой полученные остатки, записанные в порядке от последнего к первому.

	Остаток
$90 : 2 = 45$	0
$45 : 2 = 22$	1
$22 : 2 = 11$	0
$11 : 2 = 5$	1
$5 : 2 = 2$	1
$2 : 2 = 1$	0
$1 : 2 = 0$	1

Таким образом $90_{10} = 1011010_2$.

Пользуясь УГО, приведенными в таблице 2.1, внешний вид разрабатываемого устройства показан на рис. 2.1.

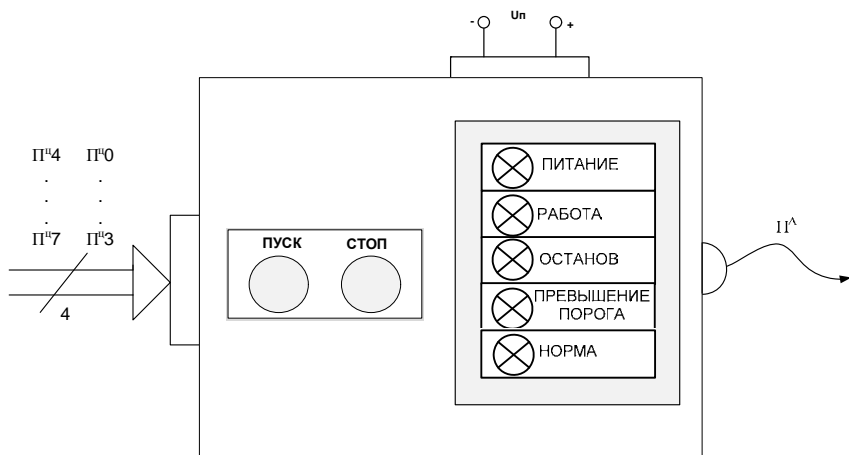


Рисунок 2.1 – Внешний вид устройства контроля значения параметра

Рассмотрим пример описания приведенного на рисунке 2.1 внешнего вида устройства.

На лицевой панели устройства расположены:

1. Кнопка «ПУСК». С помощью данной кнопки осуществляется запуск устройства.

2. Кнопка «СТОП». С помощью данной кнопки устройство выводится в режим «ОСТАНОВ»;

3. Панель индикации состояний устройства и режимов его работы. На данной панели находятся следующие индикаторы:

- «ПИТАНИЕ» – индикатор включен, если питание подано;

- «РАБОТА» – индикатор включен, если устройство находится в рабочем состоянии (индикатор «ОСТАНОВ» выключен);

- «ОСТАНОВ» – индикатор включен, если работа устройства остановлена (индикатор «РАБОТА» выключен);

- «ПРЕВЫШЕНИЕ ПОРОГА» – индикатор включен, если введенный параметр превышает предельное установленное значение (порог);

- «НОРМА» – индикатор включен, если введенный параметр не превышает предельное установленное значение (порог).

На левой боковой панели устройства расположен разъем для подключения 4-разрядной шины ввода 8-разрядного параметра П^н.

На правой боковой панели устройства расположен аналоговый выход для вывода значения ПА.

Кроме этого устройство имеет разъем для подключения источника питания (расположен на верхней панели устройства).

2.2 Последовательность работы устройства

Последовательность работы устройства описывается в виде алгоритма.

Правила выполнения схем алгоритмов регламентируются ГОСТ 19.701–90 «Единая система программной документации. Схемы алгоритмов, программ, данных и систем. Условные обозначения и правила выполнения (ИСО 5807-8)».

В настоящем стандарте определены символы, предназначенные для использования в документации по обработке данных, и приведено руководство по условным обозначениям для применения их в следующих схемах:

- данных;
- программ;
- работы системы (устройства);
- взаимодействия программ;
- ресурсов системы.



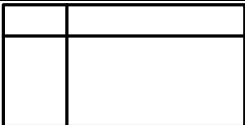
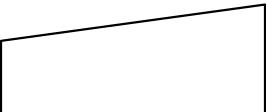
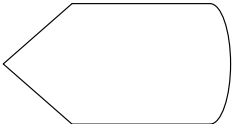
Схемы работы системы (устройства) отображают управление операциями и поток данных в системе.

Схема работы системы (устройства) состоит из:



- символов данных, указывающих на наличие данных (символы данных могут также указывать вид носителя данных);
- символов процесса, указывающих операции, которые следует выполнить над данными, а также определяющих логический путь, которого следует придерживаться;
- линейных символов, указывающих потоки данных между процессами и (или) носителями данных, а также поток управления между процессами;
- специальных символов, используемых для облегчения написания и чтения блок-схемы.

Символы, рекомендуемые к использованию в курсовом проекте для разработки алгоритма, приведены в таблице 2.2.

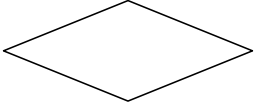

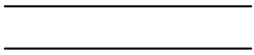

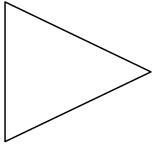
Таблица 2.2 – Описание символов алгоритма

Название	Символ (рисунок)	Выполняемая функция (пояснения)
1	2	3
Символы данных		
Данные		Символ определяет данные, носитель данных не определен
Запоминаемые данные		Символ отображает хранимые данные в виде, пригодном для обработки, носитель данных не определен
Оперативное запоминающее устройство		Символ отображает данные, хранящиеся в оперативном запоминающем устройстве
Ручной ввод		Символ отображает данные, вводимые вручную во время обработки с любого устройства (клавиатура, переключатели, кнопки и т. д.)
Дисплей		Символ отображает данные, представленные в человеко-читаемой форме на носителе в виде отображающего устройства (экран для визуального наблюдения, индикаторы ввода информации)

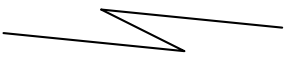
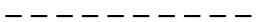


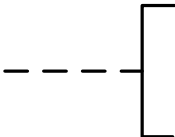
Продолжение таблицы 2.2

1	2	3
Символы процесса		
Процесс		Символ отображает функцию обработки данных любого вида (выполнение отдельной операции или группы операций, приводящих к изменению значения, или размещения информации или к определению, по которому из нескольких направлений потока следует двигаться)
Предопределенный процесс		Символ отображает предопределенный процесс, состоящий из одной или нескольких операций или шагов программы, которые определены в другом месте (в подпрограмме, модуле)
Ручная операция		Символ отображает любой процесс, выполняемый человеком
Подготовка		Символ отображает модификацию команды или группы команд с целью воздействия на некоторую последующую функцию (установка переключателя, инициализация программы и т. д.)



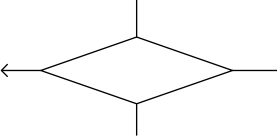
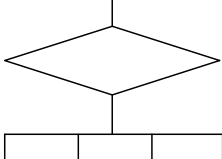
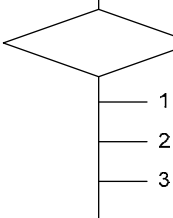
Продолжение таблицы 2.2

1	2	3
Решение		Символ отображает решение или функцию переключательного типа, имеющую один вход и ряд альтернативных выходов, один и только один, из которых может быть активизирован после вычисления условий, определенных внутри этого символа
Ввод/вывод данных		Ввод или вывод данных вне зависимости от физического носителя
Параллельные действия		Символ отображает синхронизацию двух или более операций
Символы линий		
Линия		Символ отображает поток данных или управления. При необходимости могут быть добавлены стрелки-указатели
Передача управления		Символ отображает непосредственную передачу управления от одного процесса к другому, иногда с возможностью прямого возвращения к инициирующему процессу после того, как инициированный процесс завершит свои функции. Тип передачи управления должен быть назван внутри символа (например, запрос, вызов, событие)

Продолжение таблицы 2.2

1	2	3
Канал связи		Символ отображает передачу данных по каналу связи
Пунктирная линия		Символ отображает альтернативную связь между двумя или более символами. Кроме того, символ используют для обведения аннотированного участка
Специальные символы		
Соединитель		Указание связей между прерванными линиями в пределах одной страницы
Терминатор		Символ отображает выход во внешнюю среду и вход из внешней среды (начало или конец последовательности действий)
Комментарий		Символ используют для добавления описательных комментариев или пояснительных записей в целях объяснения или примечаний. Пунктирные линии в символе комментария связаны с соответствующим символом или могут обводить группу символов. Текст комментариев или примечаний должен быть помещен около ограничивающей фигуры

Окончание таблицы 2.2

1	2	3
Пропуск		Символ (три точки) используют в схемах для отображения пропуска символа или группы символов, в которых не определены ни тип, ни число символов. Символ используют только в символах линии или между ними
		
Специальные условные обозначения		
Несколько выходов		Несколько выходов из символа следует показывать: – несколькими линиями от данного символа к другим символам;
		– одной линией от данного символа, которая затем разветвляется в соответствующее число линий
		

Минимальное количество текста, необходимого для понимания функции символа, следует помещать внутри этого символа. Текст должен записываться слева направо и сверху вниз независимо от направления потока.

Алгоритм выстраивается в одном направлении: либо сверху вниз, либо слева направо.

Потоки данных или потоки управления в схемах изображают линиями. Стандартным считается направление потока слева направо и сверху вниз.

В случаях, когда необходимо внести большую ясность в схему (например, при соединениях), на линиях используются стрелки.

Все повороты соединительных линий выполняются под углом 90° .

В схемах следует избегать пересечения линий. Пересекающиеся линии не имеют логической связи между собой, поэтому изменения направления в точках пересечения не допускаются.

Линии в схемах должны подходить к символу либо слева, либо сверху, а исходить – либо справа, либо снизу. Линии должны быть направлены к центру символа (рисунок 2.2).

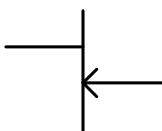


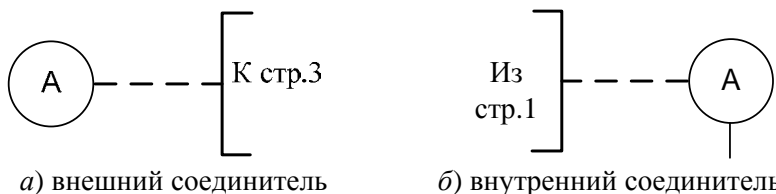
Рисунок 2.2 – Объединение линий

Если имеется несколько выходов из символа, каждый выход должен сопровождаться соответствующими значениями условий, чтобы показать логический путь, который он представляет, с тем, чтобы эти условия и соответствующие ссылки были идентифицированы.

При необходимости линии в схемах следует разрывать, чтобы избежать излишние пересечения или слишком длинные линии, а также, если схема состоит из нескольких страниц.

Соединитель в начале разрыва называется внешним соединителем, а соединитель в конце разрыва – внутренним.

Ссылки к страницам могут быть приведены совместно с символом комментария для их соединителей (рисунок 2.3).



а) внешний соединитель

б) внутренний соединитель

Рисунок 2.3 – Ссылки к страницам

Перед разработкой алгоритма работы устройства студент должен уточнить особенности его работы, которые существенным образом будут влиять на схемотехнические решения и последовательность работы, как отдельных блоков, так и всего устройства.

Для устройства, внешний вид которого приведен на рисунке 2.1, такими особенностями являются:

- надо отличать два состояния «ОСТАНОВ» устройства. В первом случае устройство находится в состоянии «ОСТАНОВ» после окончания монтажных работ (устройство установлено на место его расположения, к разъему подсоединена шина ввода параметра, подсоединен аналоговый выход, подано питание). В данном случае на панели индикации устройства включены индикаторы «ПИТАНИЕ» и «ОСТАНОВ», устройство отключено от шины ввода параметра Пц. Во втором случае устройство выйдет в состояние «ОСТАНОВ» по результатам обработки введенного параметра Пц, если его значение превышает допустимый порог и выведен параметр в аналоговом виде ПА. В данном случае на панели индикации устройства включены индикаторы «ПИТАНИЕ», «ОСТАНОВ» и индикатор «ПРЕВЫШЕНИЕ ПОРОГА»;

- устройство работает с шиной ввода только на момент ввода очередного параметра. Все остальное время устройство должно быть отключено от шины ввода параметра Пц и обязано предоставить ее в распоряжение других устройств;

- предельное пороговое значение (ПОР) и время ожидания повторного ввода параметра (T) задаются согласно исходным данным курсового проекта посредством внешней коммутации некоторых постоянных двоичных значений, поэтому требуется сохранить данные значения для последующих действий во внутренней памяти устройства;

- время T требуется восстанавливать после каждого этапа ожидания опроса;

- запуск работы устройства осуществляется внешней кнопкой «ПУСК». В результате ее нажатия индикатор «ОСТАНОВ» должен быть выключен и включен индикатор «РАБОТА»;

- принудительный вывод устройства в режим «ОСТАНОВ» обеспечивается нажатием кнопки «СТОП». В результате ее нажатия ин-

дикатор «РАБОТА» должен быть выключен, индикатор «ОСТАНОВ» включен. Работа устройства должна быть остановлена.

Для разработки алгоритма работы устройства требуется определить необходимые управляющие сигналы, обеспечивающие работу устройства. При разработке функциональной и принципиальных схем, выборе элементной базы эти сигналы будут уточняться, а также будут определены их логические уровни.

Управляющие сигналы, обеспечивающие начало и окончание работы устройства:

- «ПУСК» – сигнал начала работы, который должен быть сформирован в результате нажатия кнопки «ПУСК»;

- «ОСТАНОВ» – сигнал окончания работы устройства, получаемый в результате нажатия кнопки «СТОП» или в случае превышения введенным параметром значения заданного порога.

Управляющие сигналы, обеспечивающие работу с шиной ввода параметра П^н:

- «ПОДКЛЮЧИТЬСЯ К ШВВ Пц» – сигнал подключения к шине ввода Пц на момент ввода параметра;

- «ВВОД Пц0 - Пц3» – сигнал ввода разрядов 0–3 8-разрядного параметра Пц с 4-разрядной шины ввода;

- «ВВОД Пц5 - Пц7» – сигнал ввода разрядов 5–7 8-разрядного параметра Пц с 4-разрядной шины ввода;

- «СОХРАНИТЬ Пц» – сигнал сохранения введенного значения параметра Пц во внутренней памяти устройства;

- «ОТКЛЮЧИТЬСЯ ОТ ШВВ Пц» - сигнал отключения устройства от 4-разрядной шины ввода параметра Пц.

Управляющие сигналы, обеспечивающие работу с аналоговым выходом (вывод П^А):

- «ПРЕОБРАЗОВАТЬ Пц В ПА» – преобразование цифрового значения параметра Пц в аналоговое значение ПА;

- «ВЫДАТЬ ПА» – выдача аналогового значения ПА.

Управляющие сигналы, обеспечивающие включение/выключение индикации:

- «ГАШЕНИЕ «ОСТАНОВ» – гашение индикатора «ОСТАНОВ»;

- «ИНДИКАЦИЯ «ОСТАНОВ» – включение индикатора «ОСТАНОВ»;

- «ГАШЕНИЕ «РАБОТА» – гашение индикатора «РАБОТА»;

- «ИНДИКАЦИЯ «РАБОТА» – включение индикатора «РАБОТА»;
- «ГАШЕНИЕ «ПРЕВЫШЕНИЕ ПОРОГА» – гашение индикатора «ПРЕВЫШЕНИЕ ПОРОГА»;
- «ИНДИКАЦИЯ «ПРЕВЫШЕНИЕ ПОРОГА» – включение индикатора «ПРЕВЫШЕНИЕ ПОРОГА»;
- «ГАШЕНИЕ «НОРМА» – гашение индикатора «НОРМА»;
- «ИНДИКАЦИЯ НОРМА» – включение индикатора «НОРМА».

Управляющий сигнал, обеспечивающий выполнение процесса сравнения значения введенного параметра Пц и значения порога (ПОР): «СРАВНИТЬ Пц и ПОР».

Наименования управляющих сигналов студент определяет по своему усмотрению, но с соблюдением требования однозначного соответствия наименования сигнала, формируемого в устройстве с действиями, которые будут выполняться при его формировании.

Пример алгоритма работы устройства контроля значения параметра, соответствующий внешнему виду устройства, приведенному на рисунке 2.1, показан на рисунке 2.4.

Примечание. Блоки алгоритма, которые не являются символами «терминатор», «ручная операция», «ручной ввод», «дисплей» (блоки, не относящиеся к действиям выполняемым непосредственно в устройстве) целесообразно пронумеровать.

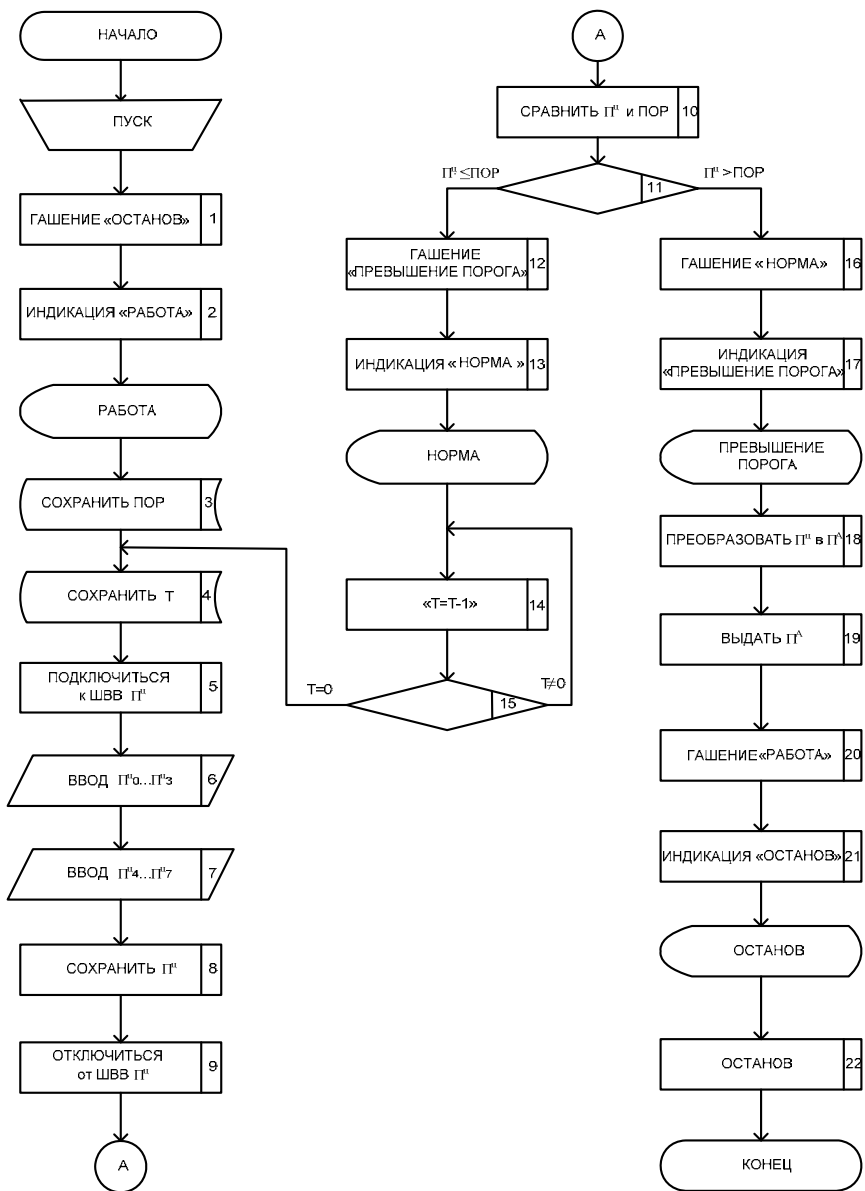


Рисунок 2.4 – Алгоритм работы устройства


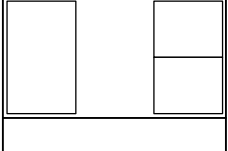
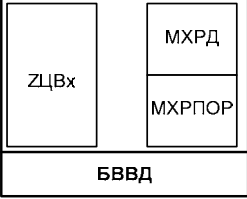
2.3 Разработка схемы электрической функциональной

При оформлении функциональной схемы в курсовом проекте рекомендуется использовать приведенные в таблице 2.3 условно-графические обозначения (УГО).

Схема электрическая функциональная (Э2) разрабатывается в соответствии с:

- внешним видом устройства;
- алгоритмом работы устройства;
- определенными ранее наименованиями сигналов и условными обозначениями;
- УГО, которые приведены в таблице 2.3.

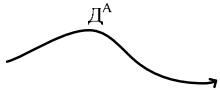
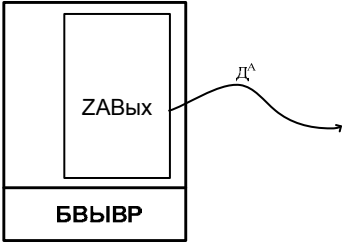
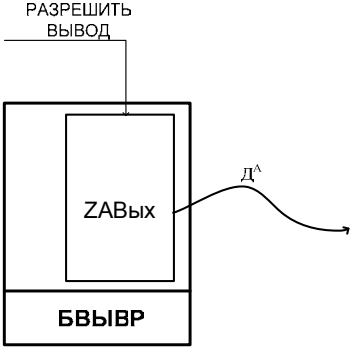
Таблица 2.3 – Рекомендуемые УГО для оформления схемы Э2

Наименование/УГО	Пояснения, примеры
1	2
<p>Отдельный блок или модуль устройства</p> 	<p>Внутри блока (модуля) должно быть написано его обозначение: БУ – блок управления; БИ – блок индикации, ОБ – операционный блок; БВВД – блок ввода данных Д; БВЫВР – блок вывода результата Р; МХРД – модуль хранения данных Д; МСРДиП – модуль сравнения данных Д и порога П; ЗАВх/ЗАВых – модуль подключения аналогового входа/выхода; ЗЦВх/ЗЦВых – модуль подключения цифрового входа/выхода.</p> <p><i>Примечание.</i> При вводе обозначений рекомендуется, чтобы обозначения соответствовали назначению блока (модуля) или отображали выполняемую им функцию</p>
<p>Блок, состоящий из нескольких модулей</p> 	<p>Блок ввода данных</p>  <p>Блок ввода данных (БВВД) включает в себя три модуля: модуль подключения цифрового входа (ЗЦВх), модуль хранения данных (МХРД), модуль хранения порога (МХРПОР)</p>

Продолжение таблицы 2.3

1	2
<p>Последовательная шина ввода/вывода данных</p> 	<p style="text-align: center;">ДN ... Д0</p>  <p>Последовательная шина ввода данных (N-разрядные данные вводятся с младшего разряда Д0)</p>
<p>N-разрядная параллельная шина ввода/вывода данных. Разрядность вводимых/выводимых данных соответствует разрядности шины Д</p> 	 <p>Восьмиразрядная шина ввода данных (Д) и значения порога (ПОР). Сначала по шине передаются данные, а затем порог. Разрядность шины соответствует разрядности передаваемых данных Д и порога ПОР</p>
<p>N-разрядная параллельная шина ввода/вывода данных. Разрядность вводимых данных не соответствует разрядности шины</p>  <p>Д4 Д0 Д5 Д1 Д6 Д2 Д7 Д3</p>	 <p>Если шина ввода данных не соответствует разрядности вводимых данных, то необходимо показать последовательность передачи данных по шине. На приведенном примере разрядность шины ввода данных – 4. Передаются 8-разрядные данные Д и 8-разрядное значение порога ПОР по 4 разряда (сначала младшие разряды Д0–Д3, а затем старшие разряды Д4–Д7)</p>

Продолжение таблицы 2.3

1	2
<p>Аналоговый вход/выход</p> 	 <p>Блок вывода результата (БВЫВР). Результат выводится в аналоговом виде. В блоке вывода результата находится модуль подключения аналогового выхода ZABыx</p>
<p>Управляющий сигнал</p> <p>СТАРТ →</p> <p>Стрелка показывает направление действия управляющего сигнала. Над управляющим сигналом пишется его наименование</p>	 <p>Управляющий сигнал (например, «РАЗРЕШИТЬ ВЫВОД») подается на модуль (ZABыx) блока (БВЫВР), в котором он вызывает требуемые действия (аналоговый сигнал, например, выдается на устройство звукового оповещения)</p>

Окончание таблицы 2.3

1	2	
<p>Функция И</p> <div style="text-align: center;">  </div> <p>Показывает объединение условий, при которых осуществляется выполнение действия или формирование управляющего сигнала</p>		
<p>Функция ИЛИ</p> <div style="text-align: center;">  </div> <p>Показывает, что действие выполняется в том случае, если выполняется одно из условий или присутствует один из управляющих сигналов</p>	 <p>Для последовательного ввода 8-разрядных данных D требуется 8 управляющих сигналов ввода, каждый из которых обеспечивает ввод соответствующего разряда. Объединение их по ИЛИ позволяет упростить электрическую функциональную схему</p>	
<p>$T \neq 0$</p> <p>Признак, при котором выполняется сигнал или некоторая последовательность сигналов</p>	 <p>Сигнал $T = T - 1$ вырабатывается только в том случае, если значение $T \neq 0$</p>	

Перед разработкой схемы Э2 необходимо определить блоки, из которых будет состоять устройство, и ввести их условные обозначения. Чаще всего устройство имеет в своем составе:

- блок ввода (БВВ);
- операционный блок (ОБ);
- блок вывода (БВЫВ);
- блок индикации (БИ);
- блок управления (БУ);
- блок ввода в общем случае может обеспечивать:
 - взаимодействие с внешней шиной ввода данных в цифровом виде непосредственно на момент их ввода;
 - ввод сигнала в аналоговом виде и его преобразование в цифровой вид;
 - хранение введенных данных или цифрового значения введенного сигнала;
 - передачу хранимых данных в операционный блок, блок вывода или другие блоки при необходимости.

Операционный блок в общем случае может обеспечивать:

- прием данных с блока ввода;
- выполнение заданных действий над введенными данными или их преобразование;
- хранение результата;
- формирование признаков результата преобразования (\leq , \neq , $= 0$ и т. д.) и передачу сформированных признаков в блок управления;
- преобразование полученного результата в требуемый вид или его кодирование;
- передачу результата преобразований в блок вывода.

Блок вывода в общем случае может обеспечивать:

- преобразование выводимых данных в требуемый код (обратный, парафазный);
- взаимодействие с внешней шиной вывода результата в цифровом виде непосредственно на момент вывода;
- вывод результата в цифровом виде последовательно или параллельно;
- преобразование цифрового вида результата в аналоговый;
- выдачу сигнала в аналоговом виде.

Блок индикации в общем случае может обеспечивать:

- включение необходимого индикатора на требуемый интервал времени;
- выключение индикатора в требуемый момент времени.

Блок управления в общем случае может обеспечивать:

- прием управляющих сигналов от внешних элементов управления (кнопок, переключателей и т. д.);
- прием от операционного блока признаков результата обработки;
- организацию циклической работы;
- выработку управляющих сигналов в последовательности, определяемой алгоритмом работы устройства, в том числе и с учетом признаков;
- передачу управляющих сигналов во все блоки устройства.

Блок управления может содержать специальные модули, например, таймер, счетчик циклов.

Для работы устройства необходим блок питания (БП).

Функциональная схема, оформляемая в виде графического материала, должна быть выполнена согласно требованиям, изложенным в разделе 1.

При графическом изображении блока управления следует придерживаться следующего условия: сигналы, формируемые БУ, изображаются последовательно сверху вниз.

Пример функциональной схемы устройства контроля измеряемого параметра, внешний вид и алгоритм работы которого рассмотрены в подразделах 2.1 и 2.2 приведен на рисунке 2.5.

Устройство состоит из блока ввода (БВВ), операционного блока (ОБ), блока вывода (БВЫВ), блока индикации (БИ), блока управления (БУ).

Блок ввода содержит: модуль подключения цифрового входа (ЗЦВХ) и модуль хранения параметра (МХРП).

Операционный блок состоит из модуля хранения значения порога (МХРПОР) и модуля сравнения параметра и порога (МСРПиПОР).

Блок вывода содержит: модуль преобразования цифрового значения параметра в аналоговое (МППЦ в ПА) и модуль подключения аналогового выхода (ЗАВЫХ).

Работа блока управления (БУ) обеспечивается подачей последовательности тактовых импульсов, передаваемых генератором тактовых импульсов (ГТИ), который содержится в БУ, кроме этого в блоке управления находится таймер (МХРТ), на входы которого посредством коммутации подается двоичное значение времени T .

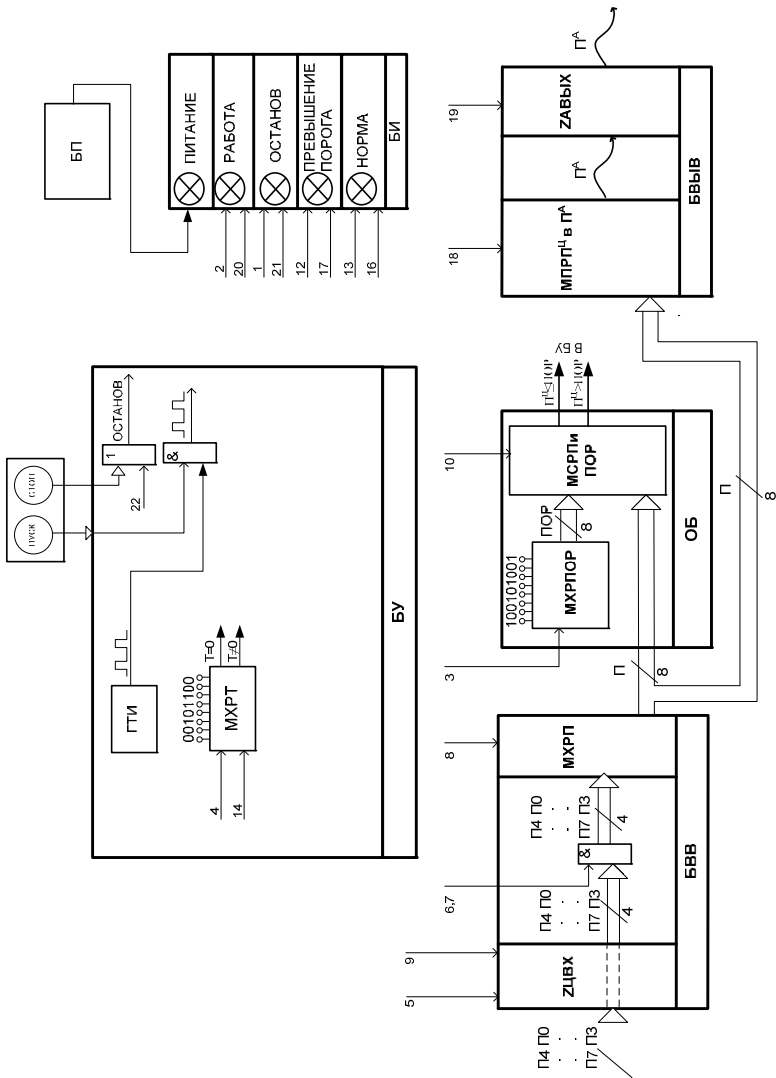


Рисунок 2.5 – Пример функциональной схемы устройства

Поступление тактовых импульсов от ГТИ разрешается только после, того как нажата кнопка «ПУСК» (функция И).

Остановка устройства возможна в результате нажатия кнопки «СТОП» или в том случае, если значение введенного параметра превышает значение заданного порога (функция ИЛИ).

Последовательность формирования сигналов в блоке управления приведена на рисунке 2.6.

Сигналы управления 12 и 13 образуются только в случае формирования в ОБ признака « $\Pi^{\text{II}} \leq \text{ПОР}$ » (функция И).

Сигналы управления 14 образуются только в случае формирования в ОБ признака « $\Pi^{\text{II}} \leq \text{ПОР}$ » и признака $T \neq 0$, создаваемого в БУ (функция И). В случае формирования в блоке управления признака $T = 0$, устройство должно обеспечивать образование управляющих сигналов начиная с сигнала 4 – восстановления значения T .

Сигналы управления 16, 17, 18, 19, 20, 21, 22 формируются только в случае формирования в ОБ признака « $\Pi^{\text{II}} > \text{ПОР}$ » (функция И).

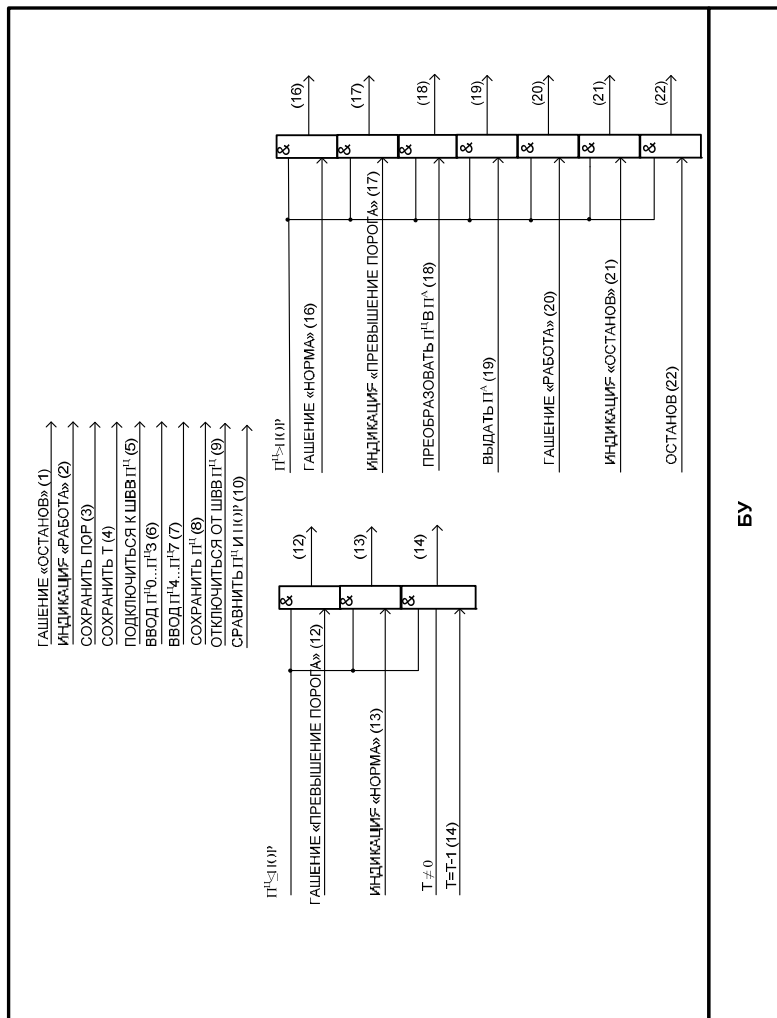


Рисунок 2.6 – Пример блока управления функциональной схемы устройства

2.4 Обоснование выбора элементной базы

В основе информационных технологий лежит обработка, вычисление и передача информации, представленной в цифровом виде. Эта информация в подавляющем большинстве случаев представлена в виде множества двоичных разрядов (битов).

В десятичной системе счисления числовые величины описываются с помощью десяти цифр: 0, 1, ..., 9. Используя при необходимости символы «+», «-» и «,» можно выразить любое число из диапазона $\pm\infty$.

С помощью чисел можно выражать также нечисловые понятия. К примеру, в коде ASCII (американский стандартный код обмена информацией, читается «Аски») символу «А» соответствует число 65, символу «В» – 66, ..., «Z» – 90, «а» – 97, «z» – 122 и т. д. Соответственно, слово «*Microcontroller*» можно закодировать в виде последовательности чисел «77, 105, 99, 114, 111, 99, 111, 110, 116, 114, 111, 108, 108, 101, 114». При условии, что нам известен контекст, т. е. какие числа описывают реальные числовые величины, а какие – текст, с их помощью можно закодировать практически любые символы.

В действительности десятичная система счисления удобна только для человека, поскольку у нас на руках 10 пальцев.

Хотя первая цифровая вычислительная машина *ENIAC* выполняла арифметические операции в десятичном виде, однако все компьютеры, появившиеся впоследствии, оперировали уже данными в двоичной системе.

Двоичная система – это универсальный способ представления данных, поскольку простейшим устройством, которое можно реализовать на одном транзисторе, является электронный ключ.

Такие ключи, имеющие только два состояния, занимают минимум пространства; способны очень быстро изменять свое состояние и потребляют незначительный ток.

Поскольку требуется различать только два состояния, двоичное представление слабо подвержено воздействию помех. Таким образом, плотность компоновки элементов на кристалле, скорости переключения этих элементов могут достигать максимальных для текущего уровня технологии значений.

Один бит может быть представлен двумя состояниями любой физической величины, например, напряжения или силы электриче-

ского тока, освещенности, давления воздуха. В большинстве цифровых устройств состоянию логического 0 соответствует напряжение 0 В (или «земля»), а состоянию лог. 1 – напряжение питания микросхемы (+ 3–5 В), хотя это правило и не универсально. Например, в последовательном порту RS-232 для представления состояния логического 0 используется напряжение +12 В, а для состояния лог. 1 – напряжение –12 В.

Однако во многих случаях информационно-измерительные системы должны обрабатывать не только цифровые, но и аналоговые сигналы.

В первую очередь это связано с тем, что большинство физических параметров, обрабатываемых измерительными преобразователями, имеет непрерывный (аналоговый) характер изменения. Непосредственно информация о значении физического параметра представлена в аналоговом виде. Современное устройство может содержать узлы для обработки и передачи сигналов различной формы.

Как и в десятичной системе счисления, большие двоичные числа выражаются с использованием приставок К (кило), М (мега) и Г (гига). В двоичной системе приставка «кило» соответствует множителю 2^{10} , например, 64 Кбайт (или КБ) памяти.

Приставка «мега» соответствует множителю $2^{20} = 1\,048\,576$.

Емкость 20 Гбайт (или ГБ) составляет $20 \cdot 2^{30} = 21\,474\,836\,480$ байт.

1-й вариант записи удобнее.

Отметим, что:

- тысяча байт и килобайт, и т. д., это разные числа;
- дискретный характер обработки информации цифровой системой связан не только с числовым представлением данных, но и с дискретным характером обработки данных во времени;
- любое действие цифровое устройство не может произвести за время меньше периода колебаний тактового генератора синхронизации.

2.4.1 Обоснование выбора элементной базы цифровой части устройства

При разработке цифрового устройства используются модели представления цифровых схем:

- логическая модель;
- модель с временными задержками;
- модель с учетом электрических эффектов (или электрическая модель).

Первая модель применима для разработки всех цифровых устройств, она не требует никаких цифровых расчетов, для нее достаточно знание алгоритма функционирования устройства.

Вторая модель учитывает задержки срабатывания логических элементов. Ее применение необходимо для всех быстродействующих устройств и для случая одновременного изменения нескольких входных сигналов. Вторая модель предполагает расчет (по сути, суммирование) временных задержек элементов на пути прохождения сигналов. В результате этого расчета может выясниться, что требуется внесение изменений в схему электрическую принципиальную устройства.

Третья модель учитывает входные и выходные токи, входные и выходные сопротивления и емкости элементов. Эту модель надо применять при объединении нескольких входов и выходов, при передаче сигналов на большие расстояния и т. п.

Проектирование цифровых устройств принципиально отличается от проектирования аналоговых, при котором обязательными являются расчеты.

Разработчик цифровых устройств имеет дело только с логикой, с логическими сигналами и с алгоритмами работы цифровых микросхем. Справочные данные на цифровые микросхемы обычно содержат большой набор параметров, каждый из которых можно отнести к одному из трех перечисленных уровней представления, т. е. к одной из трех формальных моделей.

Таблица истинности микросхемы (для простых микросхем) или описание алгоритма ее работы (для более сложных микросхем) относятся к первой, логической модели.

Величины задержек логических сигналов между входами и выходами относятся ко второй модели. Задержка при переходе выходного сигнала из единицы в нуль, как правило, отличается от задержки при переходе выходного сигнала из нуля в единицу.

Уровни входных и выходных токов, а также уровни входных и выходных напряжений относятся к третьей модели. К этой модели относятся величины внутренней емкости входов микросхемы. Так-

же такие параметры, как допустимое напряжение питания микросхемы и максимальный ток, потребляемый микросхемой.

К третьей модели относятся следующие параметры, которые содержатся в справочной литературе:

- порог срабатывания (уровень входного напряжения, выше которого сигнал воспринимается как единица, а ниже – как нуль);

- помехозащищенность (характеризует величину входного сигнала помехи, накладывающегося на входной сигнал, который еще не может изменить состояние выходных сигналов);

- коэффициент разветвления (число входов, которое может быть подключено к данному выходу без нарушения работы);

- нагрузочная способность (параметр выхода, характеризующий величину выходного тока, которую может выдать в нагрузку данный выход без нарушения работы). Чаще всего нагрузочная способность прямо связана с коэффициентом разветвления.

Таким образом, большинство справочных параметров микросхемы относятся к третьей модели (к модели с учетом электрических эффектов).

Характеристики и параметры входов и выходов цифровых интегральных микросхем определяются, прежде всего, технологией и схемотехникой их внутреннего строения.

Для разработчика цифровых устройств любая микросхема представляет собой «черный ящик» и разработчик, не всегда зная внутреннее ее строение, должен четко представлять, как поведет себя та или иная микросхема в данном конкретном включении и будет ли она правильно выполнять требуемую от нее функцию.

Интегральная микросхема (ИМС) – это микроэлектронное изделие, изготовленное методами интегральной технологии (чаще полупроводниковой), заключенное в самостоятельный корпус и выполняющее определенную функцию преобразования дискретных (цифровых) сигналов. В зависимости от технологии изготовления интегральные микросхемы подразделяются на серии (семейства), различающиеся физическими параметрами базовых элементов и их функциональным назначением.

ИМС обязательно имеет следующие выводы (рисунок 2.7):

- выводы питания: общий («земля») и напряжение питания (данные выводы на схемах обычно не показываются);

- выводы для входных сигналов («входы»), на которые поступают внешние цифровые сигналы;
- вывод или выводы для выходных сигналов («выходы»), на которые выдаются цифровые сигналы из самой микросхемы.

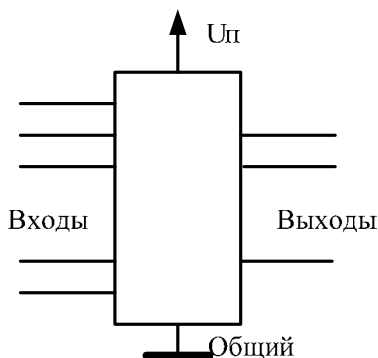


Рисунок 2.7 – Внешний вид ИМС

Каждый вывод (*pin*) имеет свой номер, например «Uп» – 14, «Общий» – 7 и т. д.

Каждая микросхема преобразует тем или иным способом последовательность входных сигналов в последовательность выходных сигналов или сигнал.

Конструктивно-технологическая реализация ИМС определяет их основные технические характеристики:

- амплитудную передаточную характеристику $U_{\text{ВЫХ}} = F(U_{\text{ВХ}})$;
- входную характеристику: $I_{\text{ВХ}} = F(U_{\text{ВХ}})$;
- выходную характеристику: $U_{\text{ВЫХ}} = F(I_{\text{ВЫХ}})$.

Основные характеристики в свою очередь определяют технические параметры:

- $U_{\text{ВЫХ}} = F(U_{\text{ВХ}})$ определяет формирующие свойства ЛЭ, его помехоустойчивость, амплитуду и уровни стандартного сигнала;
- $I_{\text{ВХ}} = F(U_{\text{ВХ}})$ определяет зависимость входного тока ЛЭ от входного напряжения определяет нагрузочную способность ЛЭ и режим работы линий связи;
- $U_{\text{ВЫХ}} = F(I_{\text{ВЫХ}})$ определяет зависимость выходного напряжения ЛЭ от выходного тока нагрузки. Эта характеристика в совокупности

с входной позволяет определить нагрузочную способность ЛЭ, режим его работы, способ согласования переходных процессов в линиях связи.

Различают статические и динамические параметры.

К динамическим параметрам относят:

– нагрузочную способность, которая определяется нагрузочными коэффициентами (F_i – входной нагрузочный коэффициент; N – коэффициент разветвления по выходу);

– помехоустойчивость, которая определяет невосприимчивость элемента(тов) ИМС к действию наложенных на входной сигнал отклонений (помех), величина которых лежит в заданных пределах.

– быстродействие, которое определяется задержками распространения сигнала при переходе выходного напряжения от «1» к «0» $t_{зд.р}^{10}$ и от «0» к «1» $t_{зд.р}^{01}$. При расчете временной задержки последовательно включенных элементов используется средняя задержка распространения сигнала ЛЭ

$$\tau_{зд.р. ср} = (t_{зд.р}^{10} + t_{зд.р}^{01})/2.$$

К основным статическим параметрам относятся:

– входные ($U_{вх}^0$, $U_{вх}^1$) и выходные ($U_{вых}^0$, $U_{вых}^1$) напряжения логического «0» и логической «1»;

– входные ($U_{вх.пор}^0$, $U_{вх.пор}^1$) и выходные ($U_{вых.пор}^0$, $U_{вых.пор}^1$) пороговые напряжения логического «0» и логической «1»;

– входные и выходные токи логического «0» и «1» ($I_{вх}^0$, $I_{вх}^1$, $I_{вых}^0$, $I_{вых}^1$);

– токи потребления в состоянии логического «0» и «1» ($I_{пот}^0$, $I_{пот}^1$);

– потребляемая мощность ($P_{пот}$).

Если потребляемая мощность зависит от выходного напряжения «0» ($P_{пот}^0$) или «1» ($P_{пот}^1$), то в качестве основного параметра используют среднюю потребляемую мощность $P_{пот}$:

$$P_{пот} = (P_{пот}^0 + P_{пот}^1)/2.$$

Для ЛЭ, потребляющих значительную мощность при переключении, средняя потребляемая мощность в технической документации задается в виде зависимости $P_{пот. ср} = f(F_{имп})$, где $F_{имп}$ – частота следования импульсов.

Чаще всего применяются две технологии изготовления ИМС:

- ТТЛ (TTL) и ТТЛШ (TTLs) – биполярная транзисторно-транзисторная логика и ТТЛ с диодами Шоттки;
- КМОП (CMOS) – комплементарные транзисторы со структурой «металл–оксид–полупроводник».

Различаются они типами используемых транзисторов и схемотехническими решениями внутренних каскадов микросхем.

Элементы, выполненные на основе одной конструктивно-технологической реализации, образуют семейство схем.

2.4.1.1 Элементы ТТЛ-логики

ТТЛ-элементы, особенно элементы ТТЛ-Шоттки, являются наиболее распространенными в интегральной схемотехнике по сравнению с другими типами биполярных элементов.

Схема простейшего ТТЛ-элемента 3-И-НЕ представлена на рисунке 2.8. В ТТЛ-элементах используется технология изготовления многоэмиттерных транзисторов (транзистор Т1 на рисунке 2.8).

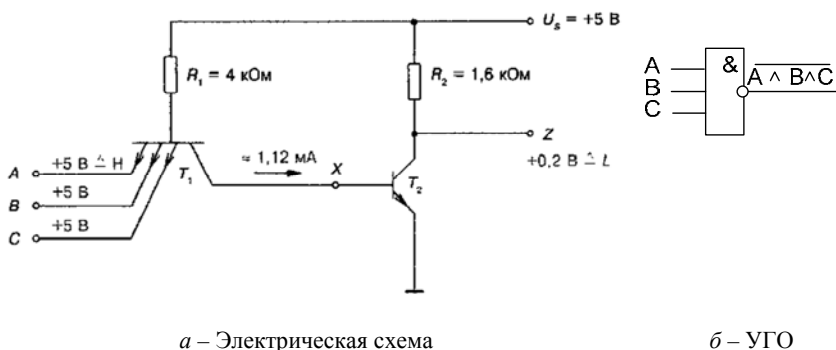


Рисунок 2.8 – Простой ТТЛ-элемент 3И-НЕ

Усовершенствованные элементы ТТЛ-логики с диодами Шоттки (ТТЛШ) обладают более высоким быстродействием и низким потреблением в сравнении с обычными ТТЛ-схемами.

Быстродействие элементов ТТЛШ в 3–5 раз выше, чем у аналогичных элементов ТТЛ. Недостатком ТТЛШ является меньшая помехоустойчивость из-за меньшего размаха выходного напряжения

$U_{\text{вых}}^1 - U_{\text{вых}}^0$. Схемы ТТЛШ работают при таких же уровнях сигналов и питающих напряжений, как и обычные ТТЛ-схемы. Многоэмиттерные транзисторы на входе заменяют диодами Шоттки. Такая логика имеет более совершенные параметры. Так, элементы серии 74F (отечественный аналог – серия 1531) имеют время задержки распространения около 3 нс, коэффициент разветвления $K_{\text{разв}} = 30$. Мощность, потребляемая элементом этой серии, равна 4 мВт.

На практике часто возникает необходимость подключения выходов нескольких логических элементов к одной нагрузке. Одним из способов объединения выходов является использование в выходных каскадах транзисторов, один из выводов которых никуда не подключен. Такой вывод называют открытым. На рис. 2.9 показана упрощенная схема ТТЛ-элемента с открытым коллектором. Свободный коллектор такой схемы является ее выходом и подключается к источнику питания через внешнее нагрузочное сопротивление. Его роль может выполнять светоизлучающий диод, обмотка реле и т. п.

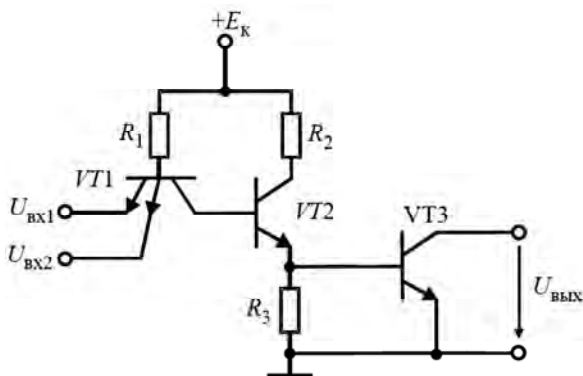


Рисунок 2.9 – Принципиальная схема ТТЛ-элемента с открытым коллектором

Открытые выходы логических элементов можно объединять. При этом обеспечивается реализация дополнительной логической функции.

У некоторых цифровых интегральных схем в дополнение к состояниям логических нуля и единицы имеется третье, называемое высокоимпедансным или Z-состоянием (ЗС).

Такой выход можно считать состоящим из двух переключателей (рисунок 2.10, а), которые могут замыкаться по очереди, давая логический ноль и логическую единицу, но могут и размыкаться одновременно.

Для перевода выхода в третье Z-состояние используется специальный управляющий вход, обозначаемый чаще всего OE (рисунок 2.10, б) (*Output Enable* – разрешение выхода) или EZ (*Enable Z-state* – запрещение выхода).

Вход EZ может быть прямым или инверсным. При $EZ = 1$ (прямой) выходные транзисторы логического элемента заперты, их выходное сопротивление велико и микросхема оказывается отключенной от нагрузки.

Выходы типа 3С можно соединять параллельно (рисунок 2.10, в) при условии, что в любой момент времени активным может быть только один из них. В этом случае отключенные выходы не мешают активному формированию сигнала в точке соединения выходов. Что позволяет применять элементы 3С в системах, где многие источники информации поочередно пользуются одной и той же линией связи.

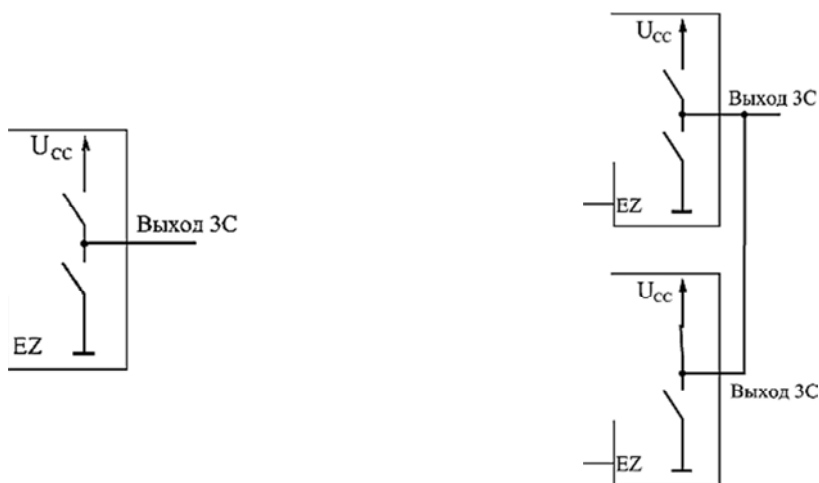


Рисунок 2.10 – Выход с тремя состояниями

2.4.1.2 Элементы КМОП-логики

Сокращение КМОП означает «комплементарные МОП-транзисторы». Также иногда используется сокращение *COSMOS*, которое обозначает «комплементарная симметричная МОП-структура». Симметричность КМОП-схем хорошо видна в схеме инвертора на комплементарной паре транзисторов (рисунок 2.11).

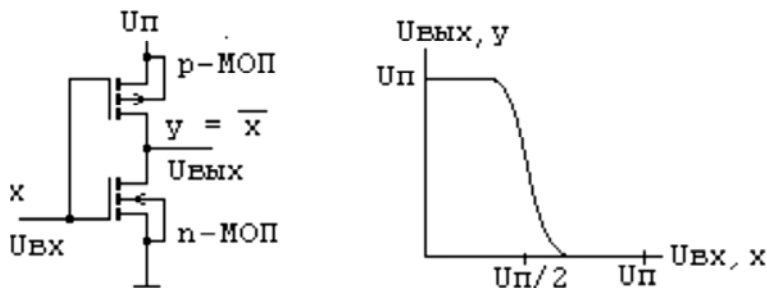


Рисунок 2.11 – Инвертор на КМОП транзисторах

Оба транзистора работают в ключевом режиме, когда входной и выходной сигналы принимают значения близкие либо к U_{Π} , либо к нулю.

При $U_{ВХ} = 0$ КМОП транзистор с n -каналом закрыт, а верхний с p -каналом, наоборот открыт, поэтому $U_{ВЫХ} = U_{\Pi}$.

Если $U_{ВХ} = U_{\Pi}$, то открыт только нижний транзистор и $U_{ВЫХ} = 0$.

В КМОП-элементе один из транзисторов всегда закрыт, и поскольку комплементарные транзисторы включены последовательно, то такой элемент практически не потребляет ток. Только во время переключения от источника питания потребляется небольшой ток, так как оба транзистора одновременно, но ненадолго открыты. Один из транзисторов переходит из открытого состояния в закрытое, а другой, наоборот, из закрытого состояния переходит в открытое состояние.

Логические элементы, изготовленные по КМОП-технологии, потребляют значительно меньшую мощность, чем логические элементы на основе биполярных транзисторов как в статическом, так и в динамическом режимах.

Потребление мощности КМОП-элементами обусловлено в основном перезарядом паразитных емкостей при переключении элемента из одного логического состояния в другое.

Поскольку входы схем образованы изолированными затворами МОП-транзисторов, то входные токи очень малы. Поэтому коэффициент разветвления по выходу очень высок.

Кроме того, КМОП-элементы имеют высокую помехозащищенность и являются высокотехнологичными, так как не содержат в своих схемах разнородных элементов, таких как резисторы, диоды и т. п. Этим элементам свойственна высокая плотность размещения элементов на единицу площади кристалла. МОП-транзистор занимает на кристалле значительно меньшую площадь, чем биполярный, кроме того отсутствует необходимость использования изолирующих областей. Современные технологии производства СБИС позволяют создавать МОП-транзисторы с длиной канала 0,018 мкм, а число элементов на одном кристалле превышает 10^7 .

Параметры логических элементов, реализуемых с помощью современных КМОП-технологий, существенно превосходят параметры ТТЛ-элементов. Время задержки распространения современных КМОП-элементов составляет около 10 нс, а мощность, потребляемая инвертором – не более 10 мкВт.

К недостаткам КМОП-элементов ИС малой и средней степени интеграции можно отнести:

- сравнительно низкое быстродействие относительно ТТЛ-элементов;

- низкая устойчивость к статическому электричеству, поэтому внутри элементов предусматриваются защитные диоды;

- паразитное влияние *p-n-p* и *n-p-n*-переходов, которые возникают в кристалле как побочные переходы в КМОП-структурах, размещаемых на одном кремниевом кристалле. Эти паразитные биполярные структуры иногда отрицательно оказываются на поведении КМОП-элементов, вызывая так называемый тиристорный (триггерный) эффект, искажающий передаточную характеристику элемента.

Для исключения триггерного эффекта питание на КМОП-ИС должно подаваться обязательно прежде подачи входных сигналов.

Цифровые КМОП микросхемы получили широкое применение в аппаратуре различного назначения. Их преимущества перед цифровыми микросхемами других технологий:

– широкий диапазон питающих напряжений (от 3 до 16 В или от 2 до 6 В), что дает возможность легко выбрать источник питания и согласовать их с ТТЛ-схемами по логическим уровням;

– малые токи потребления (обычно ток покоя определяется единицами микроампер), благодаря чему КМОП-микросхемы незаменимы в автономных устройствах;

– возможность работы не только с цифровыми, но и с аналоговыми сигналами (аналоговые коммутаторы и ключи).

В бывшем СССР и странах СНГ выпускались (и выпускаются в настоящее время) цифровые КМОП-микросхемы серий 164, 176, 561, 564, 1561. Однако вся номенклатура цифровых КМОП-микросхем, выпускаемых на Западе, не была освоена. В частности не выпускались логические микросхемы с неинвертированным выходом, целый ряд коммутаторов, мультиплексоров, счетчиков и микросхем более сложного назначения.

С появлением на рынке импортных микросхем серий 40, 44, 45 появилась возможность разрабатывать аппаратуру, используя все богатство функциональных узлов КМОП-микросхем.

Обозначение этих микросхем содержит в себе ряд элементов. Например, CD4099DCN состоит из трех частей:

– первые две буквы CD используют почти все фирмы-производители для обозначения КМОП цифровых микросхем. Исключением является только фирма *MOTOROLA* которая вместо CD ставит MS1. Эта 1 сливается с последующим номером и в результате получается, например не 40, а 140 серия;

– следующая группа цифр – серийный № микросхемы (4099);

– последняя группа букв указывает тип корпуса. Почти все западные фирмы выпускают КМОП цифровые микросхемы в корпусах *DIP* и *SOIC*.

При использовании отечественных аналогов следует иметь в виду, что параметры отечественных микросхем могут резко уступать зарубежному прототипу как по максимально допустимому напряжению, так и по быстродействию.

Примечание. Выбирая элементную базу для реализации устройства:

– не обязательно применять последние разработки в области интегральных микросхем, но при этом не допускается употреблять типы элементов, снятые с производства;

- можно пользоваться любой справочной литературой (интернетом), содержащей сведения об интегральных микросхемах;
- применять ИМС любого семейства позволяющие реализовать требования задания по курсовому проекту;
- при выборе ИМС избегать употребления ИМС разных серий. Если это неизбежно, то лучше применять микросхемы с одинаковым напряжением питания и с учетом того, что они совместимы друг с другом;
- учитывать нагрузочную способность различных элементов.

2.4.2 Обоснование выбора элементной базы аналоговой части устройства

Основным элементом при конструировании электронных узлов обработки аналоговых сигналов являются операционные усилители (ОУ). Операционным усилителем (ОУ) называют усилитель напряжения с настолько высоким коэффициентом усиления, что устройства с обратной связью на его основе применимы для выполнения аналитических операций с высокой точностью. ОУ имеет дифференциальные входы и напряжение на его входе определяется разностью входных напряжений на неинвертирующем и инвертирующем входах.

Требования к идеальному усилителю сводятся к тому, чтобы ОУ как можно ближе соответствовал идеальному источнику напряжения, управляемому напряжением с бесконечно большим коэффициентом усиления. А это значит, что входное сопротивление ОУ должно быть равно бесконечности, следовательно, входной ток равен нулю. Выходное сопротивление должно быть равно нулю, а, следовательно, нагрузка не влияет на выходное напряжение. Частотный диапазон усиливаемых сигналов должен простираться от постоянного напряжения до очень высокой частоты. Поскольку коэффициент усиления ОУ достаточно велик, то при конечном значении выходного напряжения напряжение на его входе должно быть близким к нулю. Напомним, что входное напряжение ОУ – это разность напряжений между его входами.

Входная цепь ОУ выполняется по дифференциальной схеме, а это значит, что входные сигналы можно подавать на любой из двух входов, один из которых изменяет полярность выходного напряжения и поэтому называется *инвертирующим*, а другой не изменяет полярности выходного напряжения — *неинвертирующим*.

Инвертирующий вход отмечают кружком или пишут около него знак минус (-). Неинвертирующий вход не отмечается совсем или около него пишется знак плюс (+).

Положительное и отрицательное напряжение питания обычно имеют одно и то же значение, а их общий вывод одновременно является общим выводом для входных и выходного сигналов (часто выводы питания не изображаются).

Идеальный ОУ характеризуется следующими основными свойствами:

- бесконечно большой коэффициент усиления по напряжению (реально 10^5 – 10^6);
- бесконечно большое входное сопротивление (реально от 1 МОм до 10^3 МОм – для ОУ с полевыми транзисторами);
- бесконечно широкая полоса усиливаемых частот (реально от 1 до 100 МГц);
- низкое (нулевое) выходное сопротивление (реально около 100 Ом).

Параметры реальных ОУ очень близко приближаются к свойствам идеальных устройств, обеспечивающих в схемах с обратной связью нулевую погрешность (пренебрежимо малую) выполнения аналоговых математических операций.

В большинстве случаев возможно использование ОУ широкого применения. В таблице 2.4 приведены основные параметры типичных представителей таких типов ОУ, как широкого применения (КР140УД6), прецизионный (КР140УД17), со сверхвысоким входным сопротивлением (КР544УД2), с умощненным выходом (К157УД1).

В некоторых случаях могут понадобиться и другие типы ОУ, но в 80 % случаев при курсовом проектировании достаточен выбор одного из приведенных.

При проектировании аналоговых узлов основным схемотехническим приемом проектирования является использование различных видов обратной связи.

При всем многообразии конкретных схем аналоговых узлов, все схемы с обратной связью на базе операционных усилителей сводятся к трем типам:

- схема на ОУ в неинвертирующем включении;
- схема на ОУ в инвертирующем включении;
- схема на ОУ в дифференциальном включении.

Таблица 2.4 – Основные параметры операционных усилителей

Тип ОУ	Коэффициент усиления, не менее	Напряжение смещения, не более, мВ	Входной ток, не более, нА	Граничная частота усиления, МГц	Минимальное сопротивление нагрузки, кОм	Максимальный выходной ток, мА	Примечание
K140УД6	50 000	5	50	0,8	2	10	Общего применения
K544УД2	20 000	30	0,5	0,8	2	10	Высокоомный
KP140УД17	200 000	0,1	5	15	2	10	Прецизионный
K157УД1	50 000	2	20	1,0	–	300	Средней мощности

При учете свойств реального усилителя схема замещения ОУ будет содержать источники входных токов, входное сопротивление, источник напряжения смещения нулевого уровня и выходное сопротивление. Использование этой схемы замещения позволяет учесть влияние на выходной сигнал внутренних сопротивлений источников сигнала и сопротивления нагрузки, а также смещение нулевого уровня, обусловленное наличием источников входных токов и напряжения смещения.

Схемы замещения ОУ (рисунок 2.12) можно использовать для расчета схем с ОУ в статическом режиме, однако для анализа динамических свойств ОУ они непригодны.

В интегральных ОУ для обеспечения устойчивости в широкой полосе частот используется частотная коррекция усиления, которая обеспечивает снижение усиления с ростом частоты. Обычно эта частотная коррекция представляет собой интегрирующее звено, у которого коэффициент усиления обратно пропорционален частоте.

В качестве инструмента схемотехнического проектирования можно использовать программный пакет *Multisim* фирмы *National Instruments (NI)*, являющийся развитием программы проектирования *Electronics Work Bench (EWB)*. Причем, в первом приближении в качестве операционного усилителя можно использовать модель идеального ОУ, а затем заменить его реальным.

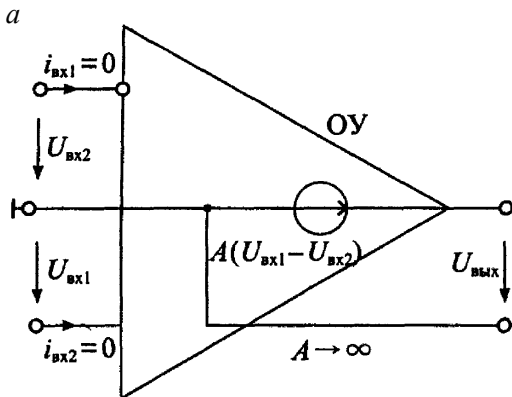


Схема замещения идеального операционного усилителя

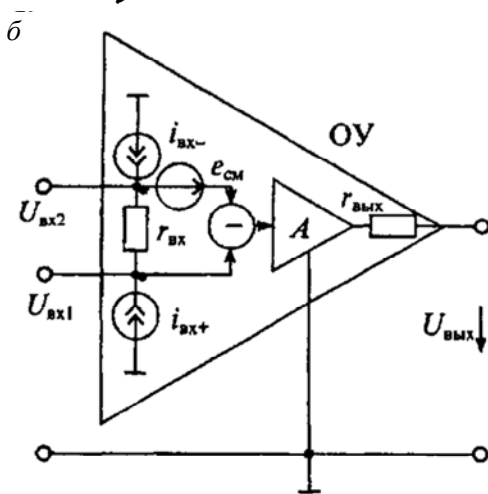


Схема замещения реального операционного усилителя

Рисунок 2.12 – Схемы замещения идеального и реального операционных усилителей

В качестве примера рассмотрим работу ОУ в инвертирующем включении (рисунок 2.13). В схеме с отрицательной обратной связью (для любого включения ОУ), поэтому коэффициент усиления напряжения ОУ стремится к бесконечности, разность потенциалов между входами усилителя должна быть пренебрежимо малой (входное дифференциальное напряжение ОУ при действующей отрицательной обратной связи равно нулю).

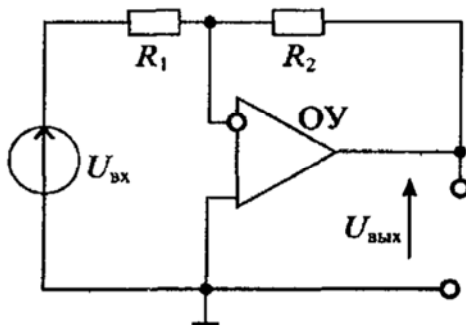


Рисунок 2.13 – Инвертирующее включение операционного усилителя

Таким образом, с точки зрения сигнала инвертирующий вход имеет тот же самый потенциал, что и неинвертирующий вход, который «заземлен». Таким образом, в схеме инвертирующего усилителя узел схемы, к которому подключен инвертирующий вход, имеет нулевой потенциал. Он характеризуется свойствами настоящей «земли» и называется «виртуальной (мнимой) землей».

Принимая во внимание, что точка подключения инвертирующего входа ОУ является «мнимой» землей, видим, что все входное напряжение оказывается приложенным ко входному резистору. Отсюда следует, что входное сопротивление равно R_1 .

Поскольку входное сопротивление ОУ бесконечно велико, то ток сигнала не может втекать в инвертирующий вход; отсюда следует, что на инвертирующий вход ОУ в этой схеме подается сигнал, определяемый суммой входного и выходного напряжений и делителем на сопротивлениях R_1 и R_2 .

В результате

$$\frac{U_{\text{вх}}}{R_1} = -\frac{U_{\text{вых}}}{R_2},$$

откуда коэффициент усиления равен

$$K_U = \frac{U_{\text{вых}}}{U_{\text{вх}}} = -\frac{R_2}{R_1}.$$

То, что коэффициент усиления определяется всего лишь отношением сопротивлений двух резисторов, делает применение инвертирующего усилителя очень гибким.

Простой инвертирующий усилитель двояко используется в аналоговых вычислениях:

– во-первых, при $R1 = R2$ он действует как устройство, изменяющее знак (инвертор) без изменения величины сигнала;

– во-вторых, когда требуется умножить переменную (сигнал) на константу k , выбирают $R2/R1$, равным k . Если константа положительна, то мы должны вслед за этим включить инвертор, чтобы скорректировать знак.

Схемы интеграторов тока и напряжения на основе инвертирующего включения ОУ приведены на рисунке 2.14.

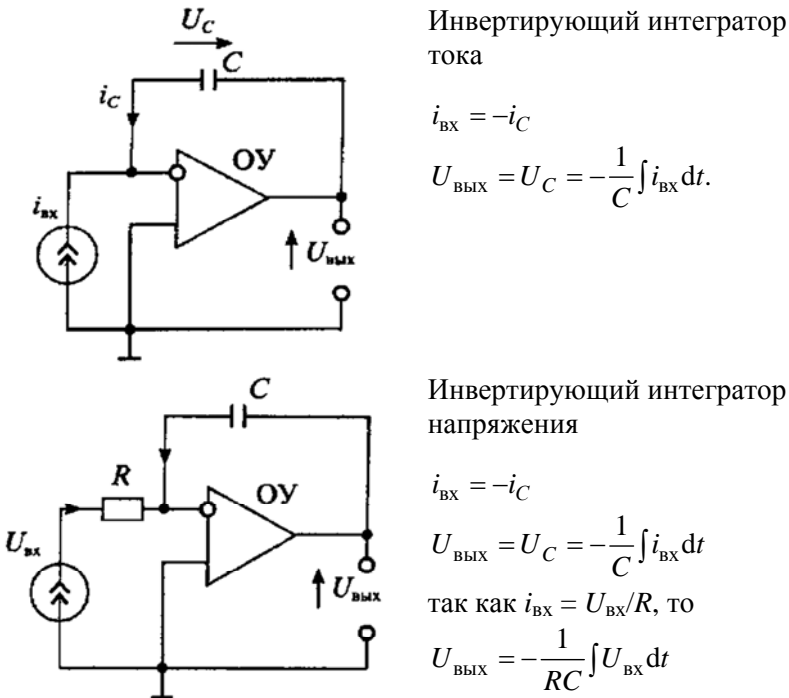
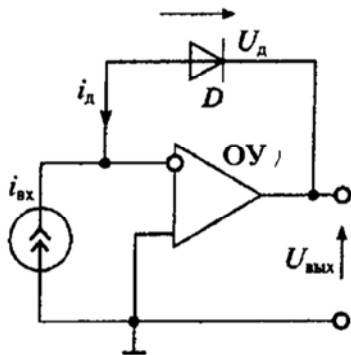


Рисунок 2.14 – Примеры применения ОУ в инвертирующем включении

Кроме линейных элементов в цепи обратной связи ОУ могут быть включены различные нелинейные элементы: диоды, стабилитроны, транзисторы и др.

Так, например, в схеме логарифматора тока (рисунок 2.15) в цепи отрицательной обратной связи включен диод D.



$$i_{\text{ВХ}} = -i_{\text{Д}}$$

$$u_{\text{ВЫХ}} = u_{\text{Д}}$$

$$i_{\text{Д}} \approx I_S e^{u_{\text{Д}}/\varphi_T}$$

$$u_{\text{ВЫХ}} = -\varphi_T \ln(i_{\text{ВХ}}/I_S)$$

Рисунок 2.15 – Пример применения ОУ с нелинейной обратной связью

2.4.3 Узлы управления исполнительными устройствами

Большинство интегральных схем, как аналоговых, так и цифровых, имеет низкую нагрузочную способность по току и способно коммутировать относительно низкие напряжения.

В то же время исполнительные устройства: электродвигатели, электромагнитные муфты, реле, нагревательные элементы, мощные источники света и т. д. – требуют для управления больших уровней тока и напряжения, и либо генерируют при переключении сами, либо подвержены импульсам электрической перегрузки, амплитуда которых может существенно превышать значения напряжений и выходных токов источников питания.

Для согласования маломощных выходов ИС и исполнительных устройств используют различные электронные компоненты: полевые и биполярные транзисторы, тиристоры и т. д.

Полупроводниковые транзисторы предназначены для усиления или коммутации электрических сигналов. При этом энергия источника питания преобразуется в энергию выходного сигнала, параметры которого пропорциональны параметрам входного сигнала. В зависимости от

принципа действия и конструктивных признаков транзисторы подразделяются на два больших класса: биполярные и полевые.

2.4.3.1 Биполярные транзисторы

Биполярными транзисторами называют полупроводниковые приборы с двумя или несколькими взаимодействующими p - n -переходами и тремя или более выводами, усилительные свойства которых обусловлены явлениями инжекции и экстракции неосновных носителей заряда. В зависимости от типа электропроводности наружных слоев различают транзисторы p - n - p и n - p - n -типов. Наружные слои транзистора называют эмиттером (Э) и коллектором (К), а внутренний – базой (Б).

В результате снижения потенциального барьера дырки из области эмиттера диффундируют через p - n -переход в область базы (инжекция дырок), а электроны – из области базы в область эмиттера. Дырки, инжектируемые в базу, создают вблизи p - n -перехода электрический заряд, который компенсируется электротоками, приходящими из внешней цепи от источника $U'_{ЭБ}$ и создающими электрический ток $I'_Б$, направленный из базы.

Из-за малой толщины базы (менее длины свободного пробега носителей заряда – условие взаимодействующих p - n -переходов) дырки, инжектированные в нее, не успевают рекомбинировать с электронами и, попав вблизи коллекторного p - n -перехода в ускоряющее поле, втягиваются (экстрагируют) в коллектор. Электроны, равные по количеству числу дырок, ушедших через коллекторный переход, уходят через базовый вывод, создавая ток $I'_Б$, направленный в базу транзистора.

Ток коллектора (I_K), вызванный инжекцией неосновных носителей заряда через эмиттерный переход

$$I_K = \alpha I_E,$$

где α – коэффициент передачи эмиттерного тока.

Транзисторы характеризуются эксплуатационными параметрами, предельные значения которых указывают на возможности их практического применения. Основными эксплуатационными параметрами являются максимально допустимые ток $I_{k \max}$ ($I_{c \max}$), напряжение $U_{k \max}$ ($U_{c \max}$) и рассеиваемая выходным электродом мощность $P_{k \max}$ ($P_{c \max}$).

Не допускается превышение эксплуатационных параметров, указанных в справочнике.

Транзисторы имеют буквенно-цифровое обозначение. Например, 2Т814Б – кремниевый биполярный мощный среднечастотный транзистор, порядковый номер разработки 4, группа Б.

По мощности транзисторы подразделяются на маломощные ($P_{\max} \leq 0,3$ Вт), средней мощности ($0,3 \text{ Вт} < P_{\max} < 1,5$ Вт) и большой мощности ($P_{\max} > 1,5$ Вт).

По частоте транзисторы бывают низкочастотные ($f \leq 3$ МГц), средней частоты ($3 \text{ МГц} \leq f \leq 30 \text{ МГц}$) и высокочастотные ($f > 30 \text{ МГц}$).

В справочнике приводятся значения параметров транзисторов для соответствующих оптимальных или предельных режимов эксплуатации. Рабочий режим транзистора в проектируемом ЭУ, часто отличается от указанного в справочнике. В таком случае необходимо по имеющимся в справочнике характеристикам и формулам, а также методом интерполяции определить значения параметров транзистора, соответствующие выбранному режиму.

Применение высокочастотных транзисторов в низкочастотных электронных устройствах нежелательно, так как они дороги и склонны к самовозбуждению и развитию вторичного пробоя, обладают меньшими эксплуатационными запасами.

Не следует применять мощные транзисторы там, где можно применить маломощные, так как при использовании мощных транзисторов в режиме малых токов их коэффициент передачи по току мал и сильно зависит как от тока, так и от температуры окружающей среды. Кроме того, ухудшаются массогабаритные и стоимостные показатели ЭУ.

Необходимо применять транзистор минимально возможный для данных конкретных условий мощности, но так, чтобы он при этом не перегревался. Лучше применить транзистор малой мощности с небольшим теплоотводом, чем большой мощности без теплоотвода. Недопустимо также одновременное достижение двух и более предельных значений режимов работы.

Если нет особых причин для применения германиевого транзистора, лучше применить кремниевый. Кремниевые транзисторы лучше работают при высоких температурах, имеют более высокие пробивные напряжения и меньшие обратные токи.

Коэффициент передачи тока зависит от тока коллектора и при некотором значении обычно имеет максимальное значение. Для хорошего усиления на низких частотах желательно выбирать это максимальное значение или близкое к нему по приводимым в справочнике графикам. В других случаях коэффициент передачи тока следует принимать равным указанному в справочнике типового значения или среднему арифметическому от минимального и максимального значения параметра. В ряде случаев необходимо использовать минимальное значение параметра.

В любом случае следует учитывать, что параметры, как транзисторов, так и других полупроводниковых элементов, в том числе интегральных схем, характеризуются большим технологическим разбросом и сильной зависимостью от температуры (включая саморазогрев), напряжения питания и токов через электроды прибора, величины сигнала (малосигнальный и сильносигнальный режимы).

В зависимости от того, какой электрод транзистора является общим и для входного и выходного сигналов (входного сигнала и нагрузки), различают три схемы включения транзистора: с общей базой (ОБ), общим эмиттером (ОЭ) и общим коллектором (ОК).

Схема с ОЭ характеризуется большими коэффициентами усиления тока и напряжения, имеет средние величины входного и выходного сопротивлений. Используется наиболее часто.

Схема ОБ обеспечивает высокую стабильность в работе, характеризуется малой емкостью обратной связи, низким входным и высоким выходным сопротивлениями, имеет высокий коэффициент усиления по напряжению и близкий к единице коэффициент передачи по току. Используется для построения усилителей высокой частоты и схем – генераторов тока.

Схема ОК обладает наиболее высоким входным и низким выходным сопротивлением. Имеет высокий коэффициент усиления по току и близкий к единице коэффициент передачи напряжения. Поэтому эта схема получила название «повторитель напряжения». Используется во входных и выходных каскадах усилителей для согласования сопротивлений, схемах стабилизаторов напряжения и источниках опорных напряжений.

Фототранзисторы, применяемые в качестве фотоприемников, можно рассматривать как комбинацию фотодиода и транзистора.

Характеристика фототранзистора аналогична фотодиоду, но соответствующие токи усилены.

2.4.3.2 Полевые транзисторы

Полупроводниковые приборы, работа которых основана на модуляции сопротивления полупроводникового материала поперечным электрическим полем, называют полевыми транзисторами. Полевые транзисторы бывают двух видов: с управляющим *p-n*-переходом и МДП-транзисторы, со структурой металл-диэлектрик-полупроводник. Частным случаем МДП транзистора, когда в качестве диэлектрика используется оксид кремния, является транзистор со структурой металл-оксид-полупроводник (МОП-транзистор). В свою очередь МДП-транзисторы бывают со встроенным и индуцированным каналом.

Транзистор с управляющим *p-n*-переходом представляет собой пластину из полупроводникового материала, имеющего электропроводность *p*- или *n*-типа, от концов которой сделаны два вывода – электроды стока (С) и истока (И). Вдоль пластины выполнен электрический переход с третьим выводом – затвором (З).

Область под электрическим переходом носит название канала, сопротивление которого зависит от напряжения на затворе. Таким образом, работа полевого транзистора с управляющим *p-n*-переходом основана на изменении сопротивления этого канала под действием приложенного к затвору обратного напряжения.

МДП-транзисторы могут быть двух типов: транзисторы со встроенными каналами, создаваемыми при изготовлении, и транзисторы с индуцированными каналами, возникающими под действием напряжения, приложенного к управляющим электродам.

У МДП-транзисторов, в отличие от транзисторов с управляющим *p-n*-переходом, металлический затвор изолирован от полупроводника слоем диэлектрика. Существенным преимуществом МДП-транзистора является его высокое входное сопротивление (до 10^{14} Ом) по сравнению с транзистором с управляющим *p-n*-переходом (около 10^8 Ом).

Основными параметрами полевых транзисторов являются:

- пороговое напряжение (напряжение отсечки);
- сопротивление сток-исток в открытом состоянии;
- начальный ток стока;
- крутизна сток-затворной характеристики;

- выходное сопротивление;
- сопротивление в закрытом состоянии и т. д.

Особый класс полевых транзисторов составляют ТТЛ-МОП-транзисторы. Они ничем не отличаются по структуре от обычных полевых транзисторов, однако их напряжение отсечки по значению меньше напряжения логической единицы ТТЛ логической схемы². Поэтому затвор такого ТТЛ-МОП транзистора может непосредственно быть подключен к выходу ТТЛ или КМОП ИС.

2.4.3.3 Тиристоры

Тиристорами называются полупроводниковые приборы с тремя (и более) p - n -переходами, предназначенными для использования в качестве электронных ключей в схемах переключения электрических токов [5]. В зависимости от конструктивных особенностей и свойств тиристоры делят на диодные и триодные. В диодных тиристорах различают тиристоры, запираемые в обратном направлении, проводящие в обратном направлении и симметричные. Триодные тиристоры позволяют осуществлять управление по аноду или катоду запирающим или проводимостью в обратном направлении, в отличие от диодных.

В отличие от транзисторов, в тиристорах отсутствует пропорциональная связь между входным и выходным сигналами. Тиристоры относят к приборам с внутренней положительной обратной связью, а их ВАХ имеет S -образный вид.

Фототиристоры используются для коммутации световым сигналом электрических сигналов большой мощности.

К основным параметрам тиристоров относятся напряжение переключения, максимальный ток во включенном состоянии, запирающее напряжение, время включения и выключения и т. д.

Существует большое число разновидностей рассмотренных приборов и множество типов полупроводниковых приборов, имеющих ограниченное или специальное применение, например, однопереходные транзисторы или транзисторы с металлической сеткой на основе GaAs и др.

² Многие полевые транзисторы имеют напряжение отсечки, существенно превышающее значение логической "1" ТТЛ ИС

Структуры на основе полупроводниковых материалов широко используются для создания чувствительных элементов датчиков. В этом случае привлекательной является возможность совмещения чувствительного элемента со схемой предварительного усиления и обработки сигнала.

2.4.3.4 Реле

Реле (рисунок 2.16) имеет две отдельные цепи: цепь управления, представленная контактами (A1, A2) и управляемая цепь, контакты (1, 2, 3). Цепи никак гальванически не связаны между собой.

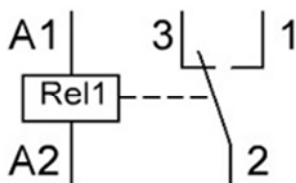


Рисунок 2.16 – Реле

Между контактами A1 и A2 установлен металлический сердечник, при протекании тока по которому к нему притягивается подвижный якорь (2). Контакты же 1 и 3 неподвижны.

Якорь подпружинен и пока через обмотку сердечника ток не пропущен, якорь будет удерживаться прижатым к контакту 3. При пропускании тока через обмотку сердечник превращается в электромагнит и притягивается к контакту 1. При обесточивании пружина снова возвращает якорь к контакту 3.

На электрических схемах положения контактов реле приводится для выключенного (исходного) состояния реле. На электрической схеме обмотка реле и его контакты могут быть изображены на разных участках чертежа без указания механической связи между обмоткой и контактами.

Для обозначения реле используется символ К, например К2 – обмотка реле 2, К2.1 – контактная группа 1 реле 2.

Для обеспечения срабатывания реле необходимо обычно подать ток через обмотку от десятков до сотен мА при напряжении от 5 до 12–15 В, т. е. для большинства ИС реле является мощной нагрузкой.

Для управления мощной нагрузкой, питающейся относительно большим напряжением или повышенным током, используются дополнительные транзисторы, включаемые между выходом ИС и нагрузкой (рисунок 2.17).

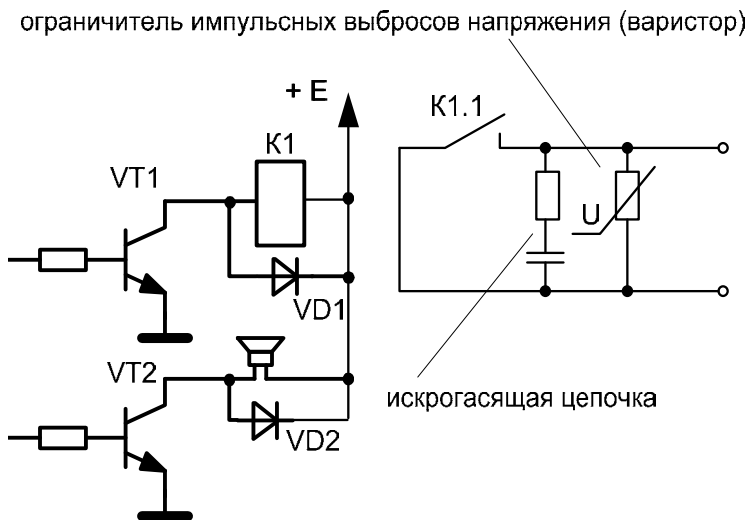


Рисунок 2.17 – Подключение мощной нагрузки к маломощным выводам ИС

Параллельно обмотке реле и сирене (индуктивные нагрузки) подключены диоды, они защищают транзисторы от перенапряжений, возникающих в индуктивных нагрузках после выключения тока, протекающего через них (ЭДС самоиндукции имеет обратную полярность и достигает нескольких сотен вольт – единиц киловольт). Диодами в обратном включении защищают транзисторы, коммутирующие любую нагрузку индуктивного характера, реле, сирены, обмотки двигателей, электромагнитов и т. д.

К транзистору предъявляются следующие основные требования:

$$U_{кэ \max} \geq 1,4(E_{\text{пит}});$$

$$I_{к} \geq 1,4 \cdot I_{\text{нагрузки}};$$

$$\beta \geq I_{\text{нагрузки}} / I_{\text{вых. ис.}}$$

2.4.3.5 Кнопка

Электромеханический контакт – кнопка, геркон, клавиатура – один из наиболее простых и распространенных устройств ввода информации.

Тактовая кнопка – простой, всем известный механизм, замыкающий цепь пока есть давление на толкатель. Кнопки с 4 контактами стоит рассматривать, как 2 пары реле, которые соединяются при нажатии (рисунок 2.18).

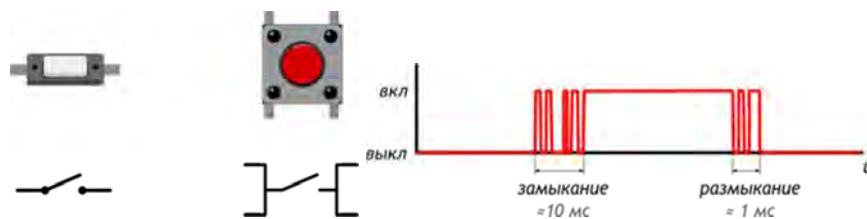


Рисунок 2.18 – Кнопки; эффект дребезга при замыкании и размыкании

При замыкании и размыкании между пластинами кнопки возникают микроколебания, провоцирующие до десятка переключений за несколько миллисекунд. Явление называется «дребезгом» (англ. *bounce*).

«Дребезг» – многократное неконтролируемое замыкание и размыкание контактов в момент их переключения происходит из-за механического резонанса в течение времени до 100 мс.

«Дребезг» нужно учитывать, если необходимо точно фиксировать «клики» – количество нажатий. Подача сигналов управления на входы большинства цифровых устройств требует специальных мер по подавлению дребезга. Без них возможно многократное срабатывание триггеров и счетчиков.

Схемотехнические способы борьбы с дребезгом контактов заключаются в использовании *RC*-цепей, одновибраторов, триггеров.

Цепь на схеме (рисунок 2.19) формирует короткий импульс отрицательной полярности (порядка 0,7 мкс на уровне 0,5) в момент первого касания контактов кнопки, в результате чего конденсатор *C1* быстро заряжается через резистор *R2*.

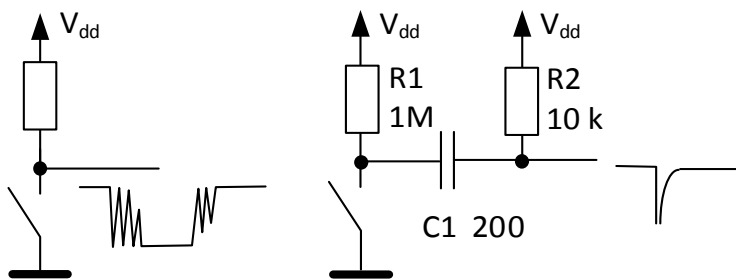


Рисунок 2.19 – Импульсы с «дребезгом» на контактах и схема борьбы с дребезгом с использованием RC -цепи

Дальнейший дребезг контактов кнопки не влияет на выходное напряжение, так как разряд конденсатора $C1$ происходит через резистор $R1$ значительно большей величины.

В схеме со стягивающим резистором (рисунок 2.20):

- есть нажатие: $V_{out} = V_{cc}$;
- нет нажатия: $V_{out} = 0$.

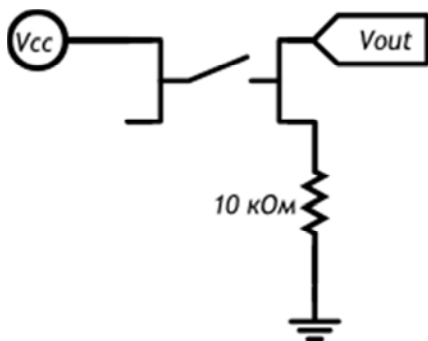


Рисунок 2.20 – Схема со стягивающим резистором

На рисунке 2.21 приведена схема с подтягивающим резистором:

- есть нажатие: $V_{out} = 0$;
- нет нажатия: $V_{out} = V_{cc}$.

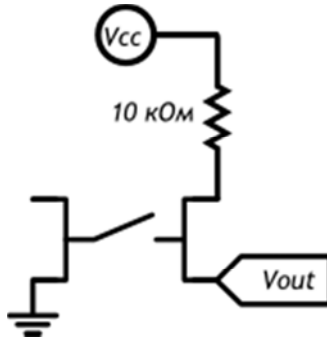
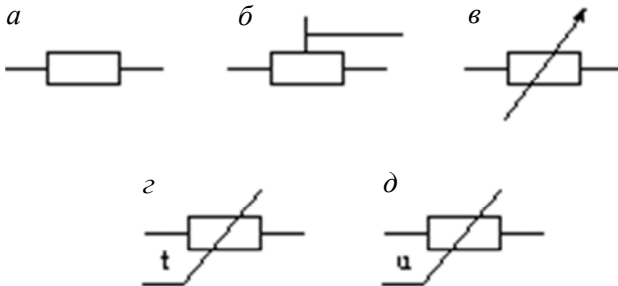


Рисунок 2.21 – Схема с подтягивающим резистором

2.4.4 Обоснование выбора пассивных компонентов

2.4.4.1 Резисторы

Резисторы R , условное обозначение которых показано на рисунке 2.22, используются в электрических цепях для обеспечения требуемого распределения токов и напряжений между отдельными участками цепи.



a – постоянные; $б$ – подстроечные; $в$ – переменные;
 $г$ – терморезисторы; $д$ – варисторы

Рисунок 2.22 – Условное обозначение резисторов

Если к резистору приложить напряжение U , то ток I , сопротивление резистора R и выделяемая на нем мощность P определяются следующими соотношениями:

$$I = \frac{U}{R}; \quad R = \frac{U}{I}; \quad U = IR; \quad P = UI.$$

Если к резистору приложено напряжение 1 В и через него протекает ток 1 А, то сопротивление резистора равно 1 Ом.

При последовательном и параллельном соединении n резисторов их общие сопротивления соответственно равны:

$$R_0 = R_1 + R_2 + \dots + R_n;$$

$$\frac{1}{R_0} = \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n}.$$

Ток через все последовательно соединённые резисторы будет одинаковый, а все приложенное к ним напряжение поделится пропорционально сопротивлениям согласно закону Ома. На всех параллельно соединённых резисторах будет одно и тоже напряжение, а вот токи через резисторы будут поделены обратно пропорционально величинам их сопротивлений, согласно все тому же закону Ома.

По постоянству значения сопротивления резисторы различают на:

- постоянные – с фиксированным сопротивлением;
- переменные – с изменяющимся сопротивлением;
- специальные – сопротивление зависит от действия внешних факторов.

К специальным резисторам относятся:

- варисторы – сопротивление зависит от напряженности электрического поля;
- терморезисторы – сопротивление зависит от температуры;
- фоторезисторы – сопротивление зависит от освещения резистора;
- магниторезисторы – сопротивление зависит от магнитного поля.

В зависимости от вида проводящего резистивного элемента резисторы бывают *проволочные* и *непроволочные*. Наибольшее применение нашли непроволочные резисторы.

Переменные резисторы (потенциометры) могут иметь корпуса не похожие друг на друга (рисунок 2.23). Хоть они и выглядят абсолютно разными, принцип работы у них одинаковый. Потенциометр имеет 3 вывода. На крайние подается напряжение, между выводами имеется резистивное вещество, по которому движется ползунок соединенный со средним выводом. Вращая ось регулятора из крайнего левого положения в крайнее правое положение мы увеличиваем

длину дорожки резистивного вещества между левым выводом и средним т. е. увеличиваем сопротивление.

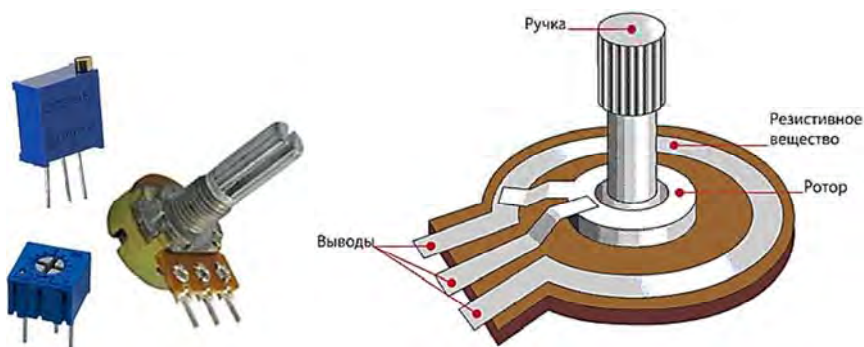


Рисунок 2.23 – Конструкция переменных резисторов

В проектах, где требуется очень точная настройка необходимо использовать подстроечный многооборотный резистор. В нем используется червячная передача (рисунок 2.24).

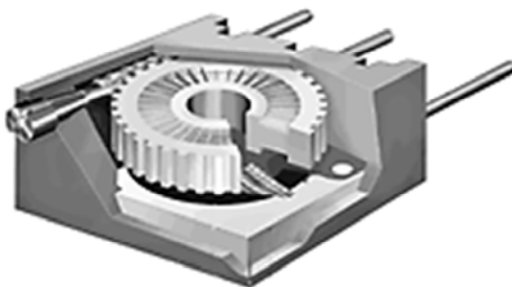


Рисунок 2.24 – Конструкция переменных резисторов

Ось привода представляет из себя червяк, а ползунок соединен с ведомой шестерней. Один оборот червяка на 360° проворачивает шестерню на один зубец. У потенциометра *PV36W* количество оборотов равно 25, и для этого резистора его разрешение при повороте оси на 1° при номинальном сопротивлении 10 кОм равно

$$10\,000\text{ Ом} / (360^\circ \cdot 25) = 1,1\text{ Ом/градус.}$$

Резисторы изготавливаются разных номиналов, которые в соответствии с рекомендациями МЭК (Международной электротехнической комиссии) стандартизованы. Согласно ГОСТ 2825–67, установлено шесть рядов номиналов сопротивлений: E6, E12, E24, E48, E96, E192. В условном обозначении указывается число номинальных значений в данном ряду. Номинальный ряд представляет собой геометрическую прогрессию. Другими словами, в логарифмическом масштабе элементы этого ряда делят отрезок от 1 до 10 на n равных частей, где n – номер ряда. Номинальные ряды с меньшим количеством элементов получаются вычёркиванием элементов из ряда с большим числом элементов через один. Номинальные ряды с большим числом элементов образуют уже абсолютно точную геометрическую прогрессию со знаменателем $10^{1/n}$, где n – число элементов ряда. Число n всегда представляет собой степень двойки, умноженную на 3. Отметим, что для конденсаторов и индуктивностей используется тот же принцип определения номинальных значений.

Каждый ряд соответствует определённому допуску в номиналах деталей. Так, детали из ряда E6 имеют допустимое отклонение от номинала $\pm 20\%$, из ряда E12 – $\pm 10\%$, из ряда E24 – $\pm 5\%$. Ряд E48 соответствует относительной погрешности $\pm 2\%$, E96 – $\pm 1\%$, E192 – $\pm 0,5\%$. Собственно, ряды построены таким образом, что следующее значение отличается от предыдущего чуть меньше, чем на двойной допуск.

Таблица 2.5 – Номинальные сопротивления по ряду E6, E12, E24

Индекс ряда	Числовые коэффициенты, умножаемые на любое число, кратное 10					
E6	1,0	1,5	2,4	3,3	4,7	6,8
E12	1,0	1,5	2,2	3,3	4,7	6,8
	1,2	1,8	2,7	3,9	5,6	8,1
E24	1,0	1,5	2,2	3,3	4,7	6,8
	1,1	1,6	2,4	3,6	5,1	7,5
	1,2	1,8	2,7	3,9	5,6	8,2
	1,3	2,0	3,0	4,3	6,2	9,1

Номинальная мощность рассеяния P_n – это наибольшая мощность, которую резистор может рассеивать при температуре окружающей среды 20 °С в течение гарантированного срока службы (наработки) при сохранении параметров в установленных пределах.

Значение P_n зависит от конструкции резистора, физических свойств материалов и температуры окружающей среды. Резистор всегда следует выбирать с запасом по рассеиваемой мощности.

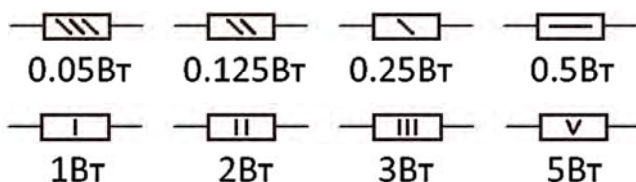


Рисунок 2.25 – Обозначения резисторов с различной допустимой мощностью рассеивания

Действительные значения сопротивлений резисторов вследствие погрешностей изготовления могут отличаться от номинальных.

Разница между номинальным и действительным сопротивлениями, выраженная в процентах по отношению к номинальному сопротивлению, называется допуском.

Допуск – максимально допустимое отклонение реальной величины сопротивления резистора от его номинального значения, выраженное в процентах. Согласно ГОСТ 9664–74, установлен ряд допусков (в процентах): $\pm 0,001$; $\pm 0,002$; $\pm 0,005$; $\pm 0,01$; $\pm 0,02$; $\pm 0,05$; $\pm 0,1$; $\pm 0,25$; $\pm 0,5$; ± 1 ; ± 2 ; ± 5 ; ± 10 ; ± 20 ; ± 30 .

Деление резисторов по величине допусков сопротивления приведено в таблице 2.6.

Условное обозначение резисторов состоит из следующих элементов:

- *первый* элемент – буква или сочетание букв, обозначающие подкласс резисторов (Р – резисторы постоянные; РП – резисторы переменные, НР – набор резисторов);

- *второй* элемент – цифра, обозначающая группу резисторов по материалу резистивного элемента (1 – непроволочные; 2 – проволочные или металлофольговые);

- *третий* элемент – регистрационный номер конкретного типа резистора.

Таблица 2.6 – Допустимые отклонения сопротивлений

Допустимое отклонение, %	± 0,001	± 0,002	± 0,005	± 0,01	± 0,02	± 0,05	± 0,1	± 0,25	± 0,5	± 1	± 2	± 5	± 10	± 20	± 50
Кодированное обозначение	E	L	R	P	U	X	B	C	D	F	G	J	K	M	N

Например, постоянные непроволочные резисторы с номером 4 и переменные непроволочные резисторы с номером 46 обозначают P1-4 и PП1-46.

Для постоянных резисторов указываются номинальная мощность рассеивания, номинальное сопротивление и буквенное обозначение единицы измерения (Ом, кОм, МОм, ГОм, ТОм), допускаемое отклонение сопротивления в процентах, группа по уровню шумов, группа по температурному коэффициенту сопротивления ТКС.

Для резисторов переменных – номинальная мощность рассеивания, номинальное сопротивление и буквенное обозначение единицы измерения (Ом, кОм, МОм), допустимое отклонение сопротивления в процентах, обозначение конца вала и длины вала.

Например: P1-4-0,5-51 кОм ± 1 % А-Б-В-ОЖО 467.157 ТУ;

РП1-46а-0,5-1 кОм ± 20 % ВС-2 ОЖО 468...ТУ.

Маркировка резисторов содержит полное или кодированное обозначение номинальных сопротивлений и их допусков.

Полное обозначение номинальных сопротивлений состоит из значения номинального сопротивления и обозначения единицы измерения (Ом, кОм, МОм, ГОм, ТОм). Например: 150 Ом, 330 кОм, 2,2 МОм, 6,8 ГОм, 1 ТОм.

Кодированное обозначение состоит из трех или четырех знаков, включающих две или три цифры и букву. Буква кода из русского или латинского (в скобках) алфавита означает множитель, составляющий сопротивление, и определяет положение запятой десятичного знака. Буквы R, K, M, G, T обозначают соответственно множители 1, 10³, 10⁶, 10⁹, 10¹² для сопротивлений, выраженных в омах. Для приведенного выше примера следует писать 150, 330 K, 2M2, 6G8, 1T0). При обозначении сопротивлений до 1 000 Ом буква может отсутствовать, т. е. 180 обозначает 180 Ом. Последний символ в обозначении указывает класс точности резистора (таблица 2.6).

Таким образом, на резисторе номиналом 1,5 кОм с допуском $\pm 10\%$ будет нанесено обозначение 1К5К.

Если корпус достаточно большой, то на нем может быть нанесена дополнительная информация – тип резистора, максимальная мощность, дата выпуска. Например, С1-4-2 – резистор типа С1-4 мощностью 2 Вт. Дата выпуска на отечественных резисторах обозначается месяцем и годом выпуска, например, 0692 – июнь 1992 года. На зарубежных элементах часто используется другой формат даты – год и неделя, например, 0347 – 47 неделя 2003 года.

Специальные резисторы. К специальным резисторам относятся варисторы, терморезисторы, фоторезисторы, магниторезисторы и т. д.

К терморезисторам относятся резисторы, сопротивление которых меняется с изменением температуры. Они выполняются или из металла, сопротивление которого линейно меняется с изменением температуры, или на основе полупроводников.

Терморезисторы используются в схемах для термостабилизации электронных цепей, компенсации температурных погрешностей, в измерителях температуры. Примерами обозначения терморезисторов являются: КМТ-1; КМТ-8; СТ9-1А; СТЗ-23; ТР-1; ТР-2; ТР-4.

Параметрами терморезисторов являются:

– номинальное сопротивление R_n – сопротивление, измеренное при комнатной температуре (20 °С) и указанное в нормативной документации;

– температурный коэффициент сопротивления ТКС указывает изменение сопротивления при изменении температуры на один градус

$$\text{ТКС} = \frac{\Delta R}{R_n} \frac{1}{\Delta T};$$

– максимальная допустимая мощность рассеяния РМАКС – наибольшая мощность, которую длительное время может рассеивать резистор, не вызывая необратимых изменений характеристик;

– коэффициент температурной чувствительности определяет характер температурной зависимости резистора, зависит от физических свойств полупроводникового материала;

– постоянная времени τ характеризует тепловую инерционность резистора. Она равна времени, в течение которого температура терморезистора изменяется в e раз (на 63 %) при переносе его из воз-

душной среды с температурой 0 °С в воздушную среду с температурой 100 °С. Значения постоянной времени изменяются в пределах от десятых долей секунды до нескольких минут.

При выборе типов элементов необходимо обеспечить коэффициент надежности не менее 20 %, т. е. номинальная мощность резистора должна не менее, чем на 20 % превышать максимальную мощность, рассеиваемую данным резистором в схеме, а номинальное напряжение конденсатора должно не менее, чем на 20 % превышать максимальное напряжение на конденсаторе.

2.4.4.2 Применение резисторов

В цифровой технике резисторы используются в основном для «подтягивания» – например, подать на вход цифровой ИС «единицу» (напряжение питания), пока кнопка не нажата (резистор тут нужен еще и для ограничения тока, когда кнопку нажмут), или «стягивания» потенциала – обеспечения нулевого напряжения на неподключенном входе ИС.

Особенно важно это для КМОП ИС, имеющих очень высокое входное сопротивление, для которых входное напряжение без «подтягивающих» или «стягивающих» резисторов будет определяться напряжением наводки, т. е. будет изменяться случайным образом. Пока соединения нет, необходимо дать резервный, слабый путь, делающий напряжение определенным (рисунок 2.26).

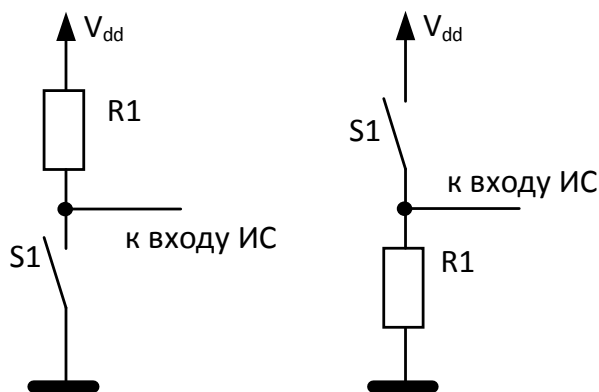


Рисунок 2.26 – Подключение кнопок к входу ИС с подтягивающим и стягивающим резистором

Подтягивающие резисторы используются также и при использовании цифровых ИС с отключаемым выходом (третьим или Z-состоянием).

Для этих целей большого разнообразия номиналов не требуется. Для подтяжки вообще не важно конкретное значение – можно смело ставить единицы-десятки кОм.

Часто резисторы используются для ограничения или задания определенной величины тока через нагрузку с нелинейной вольтамперной характеристикой, например, через светодиод, стабилитрон и т. д.

Для светодиода необязательно выбирать резистор с точностью до 10 Ом – главное, чтобы ток через светодиод был ниже максимально допустимого (см. документацию, но для индикаторных СД обычно – 20 мА) и яркость светодиода достаточна, а разница в свечении (470 Ом и 200 Ом) глазом почти не различается.

Часто резисторы применяются в делителях напряжения. С помощью этой простой схемы (рисунок 2.27), применяя постоянные резисторы, можно измерять напряжения, превышающие напряжения питания контроллера, – например, контролировать заряд батареи. А если подать на такую цепочку известное напряжение (например, стабилизированное напряжение питания) можно будет измерить сопротивление резистивного датчика, например терморезистора.

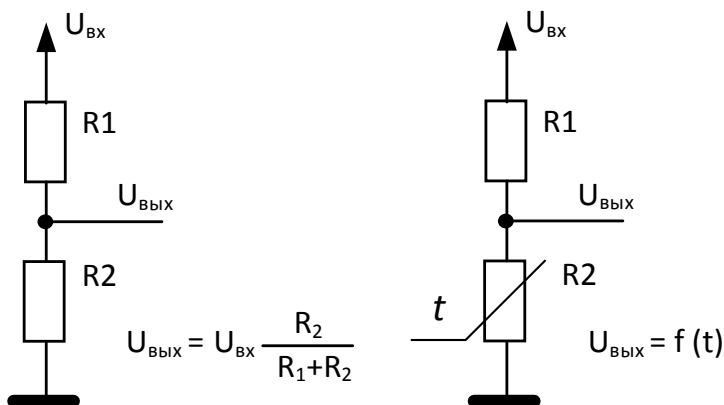


Рисунок 2.27 – Применение резисторов в делителях напряжения

На резисторе падает напряжение пропорциональное его сопротивлению, но так же зависит это напряжение и от тока, текущего че-

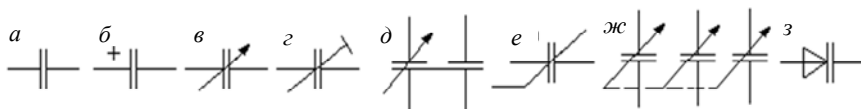
рез этот резистор. А значит, зная сопротивление резистора и измерив напряжение на нем, можно измерить ток. Например, выяснить какой ток у нас потребляет двигатель, и использовать значение этого падения напряжения в системе с обратной связью для регулировки тока через обмотку двигателя.

2.4.4.2 Конденсаторы

Конструктивно конденсатор представляет собой две обкладки, между которыми находится диэлектрик. Конденсатор емкостью C обладает свойством накопления энергии электрического поля. Электрические характеристики и область применения конденсаторов зависят от типа диэлектрика между обкладками.

Конденсаторы бывают как постоянной, так и переменной емкости. По способу изменения емкости конденсаторы бывают с механически и электрически управляемой емкостью.

Условные обозначения конденсаторов показаны на рисунке 2.28.



a – постоянной емкости; $б$ – электролитический полярный; $в$ – переменной емкости; $г$ – подстроечный; $д$ – вариконд; $е$ – дифференциальный; $ж$ – многосекционный; $з$ – варикап

Рисунок 2.28 – Условное обозначение конденсаторов различных типов

При последовательном и параллельном соединении n конденсаторов их общие емкости определяются выражениями соответственно:

$$\frac{1}{C_0} = \frac{1}{C_1} + \frac{1}{C_2} + \dots + \frac{1}{C_n},$$

$$C_0 = C_1 + C_2 + \dots + C_n.$$

По точности и отклонению емкости от номинального значения конденсаторы разделяются на классы (таблице 2.7).

Таблица 2.7 – Деление конденсаторов на классы

Класс	0,01	0,02	0,05	00	0	1	2	3	4	5	6
Допуск, %	± 0,1	± 0,2	± 0,5	± 1	± 2	± 5	± 10	± 20	-10... +20	-20... +30	-20... +50

Изменение емкости в зависимости от температуры характеризуется температурным коэффициентом емкости (ТКЕ)

$$\alpha_C = \text{ТКЕ} = \frac{1}{C_{\text{от}}} \frac{dC}{dT},$$

где T – температура;

$C_{\text{от}}$ – значение емкости при номинальной температуре.

ТКЕ может быть отрицательным, нулевым и положительным.

Для обеспечения нулевого ТКЕ используют последовательное и параллельное соединения нескольких конденсаторов с разным знаком ТКЕ.

Стабильность конденсаторов во времени характеризуется коэффициентом старения

$$\beta_C = \frac{1}{C_0} \frac{dC}{dt},$$

где t – время;

C_0 – значение емкости непосредственно после изготовления

Условное обозначение конденсаторов может быть сокращенным и полным. Сокращенное условное обозначение состоит из букв и цифр. Первый элемент (буква или сочетание букв) обозначает подкласс конденсатора: К – постоянной емкости; КТ – подстроечные; КП – переменной ёмкости; КС – конденсаторные сборки. Второй элемент – цифры, характеризующие тип диэлектрика и его группу. Третий элемент пишется через дефис и соответствует порядковому номеру разработки. Например, К10-48.

Полное обозначение включает сокращенное, после которого указываются номинальная емкость с единицами измерения (пФ, мкФ, Ф), допусковое отклонение номинальной емкости, группа по темпера-

турной стабильности, шумы, климатическое исполнение и обозначение документации на поставку.

Например: К10-48-360 пФ $\pm 10\%$ М47-НМ-В ОЖО 460.106 ТУ.

Кодированное обозначение номинальных емкостей состоит из трех или четырех знаков, включающих две или три цифры и букву. Буква русского или латинского алфавита означает множитель, соответствующий значению емкости, выраженной в фарадах. Буквы п (*p*), н (*n*), м (*μ*), и (*m*), ф (*Ф*) соответствуют множителям 10^{-12} , 10^{-9} , 10^{-6} , 10^{-3} , 1 для значений емкости, выраженной в фарадах.

Обычно конденсаторы имеют малые габариты и полное обозначение параметров конденсатора на корпус не помещаются. В этом случае применяют различные виды кодирования номинала (рисунок 2.29). Номинал в пФ записан на корпусе.



Рисунок 2.29 – Кодирование номинала конденсатора на корпусе

Например, первые 2 цифры – основание, 3-я – множитель:

- $103 = 10 \cdot 10^3 \text{ пФ} = 10\,000 \text{ пФ} = 10 \text{ нФ}$;
- $104 = 10 \cdot 10^4 \text{ пФ} = 100\,000 \text{ пФ} = 100 \text{ нФ}$;
- $220 = 22 \cdot 10^0 \text{ пФ} = 22 \text{ пФ}$;
- $471 = 47 \cdot 10^1 \text{ пФ} = 470 \text{ пФ}$.

2.4.5 Выбор полупроводниковых светодиодных индикаторов

Полупроводниковые светодиодные индикаторы выполняются на основе светоизлучающих диодов. Различают точечные, цифровые, буквенно-цифровые, шкальные, мозаичные и другие светоизлучающие индикаторы.

Используя разнообразный материал, можно получить индикаторы с различным цветом свечения: от инфракрасного для датчиков и систем управления до ультрафиолетовых. При этом цвет свечения

светодиода связан с прямым падением напряжения на светодиоде (рисунок 2.30).

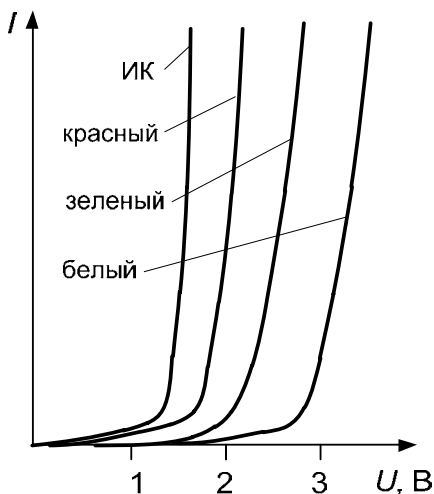


Рисунок 2.30 – Вольтамперные характеристики светодиодов

Светодиоды применяются в качестве световых индикаторов, а ИК-диоды в качестве источников излучения в оптоэлектронных приборах и первичных преобразователей информации.

Существуют два принципа управления работой индикаторов: статический и динамический.

В первом случае каждый индикатор управляется своей схемой. Во втором случае каждая цифра подключается поочередно с частотой более 30 Гц. При этом, из-за инерционности глаза, изображение выглядит неподвижно. При динамическом управлении и большом количестве разрядов значительно уменьшается количество выводов с индикаторного табло.

Обычно при количестве разрядов, меньше четырех используется статический принцип управления, а если больше четырех – динамический.

При подключении светодиода необходимыми для расчетов характеристиками будут прямой ток и прямое напряжение.

Возьмем светодиод с параметрами $U = 2,2$ В (среднее для стандартного желтого светодиода), $I = 20$ мА (0,02 А). Данные параметры озна-

чают, что к источнику питания с такими характеристиками можно подключать светодиод напрямую. Но в реальной жизни такой источник найти крайне сложно. Поэтому в большинстве случаев, светодиод «запитывается» от более мощного источника через токоограничительный резистор. Резистор должен погасить избыточное напряжение ($U_{\text{входное}} - U_{\text{светодиода}}$) и ограничить ток до нужного значения.

В каком месте стоит сопротивление, до или после светодиода, не важно (рисунок 2.31).



Рисунок 2.31 – Схемы расположения резистора для ограничения тока

Для примера возьмем источник питания с напряжением 5 вольт:

$$R = (U_{\text{входное}} - U_{\text{светодиода}}) / I = (5 - 2,2) / 0,02 \text{ А} = 140 \text{ Ом.}$$

Получаем значение в 140 Ом. При данном сопротивлении резистора, светодиод работает в номинальном режиме.

Сопротивление менее 140 Ом будет пропускать больше тока, светодиод будет «гореть» ярче, будет греться и в итоге «сгорит», чем меньше будет сопротивление – тем быстрее.

Сопротивление более 140 Ом будет пропускать меньше тока, светодиод будет «гореть» тусклее, будет меньше греться и срок его службы увеличится, но если величина сопротивления будет очень велика, то свечение светодиода будет незаметно.

2.4.6 Жидкокристаллические индикаторы

В отличие от светодиодных индикаторов, обеспечивающих единичную, квазилинейную или сегментную индикацию, жидкокристаллические индикаторы (ЖКИ) конструктивно легко можно выполнить в виде матрицы.

Каждое знакоместо матрицы представляет собой прямоугольник, образованный матрицей из 5×8 точек (рисунок 2.32).

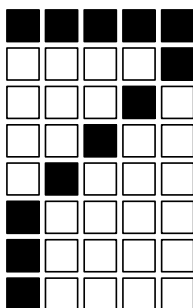


Рисунок 2.32 – Знакоместо матрицы

Матричные ЖКИ обеспечивают вывод разнообразной информации с более высоким разрешением, чем семисегментные светодиодные индикаторы; характеризуются низким энергопотреблением, но требуют более сложных алгоритмов управления, чем светодиодные. Поэтому многие фирмы (*Optrex Corporation, Powertip, Seiko Instruments, Batron* и др.) выпускают жидкокристаллические индикаторы со встроенными контроллерами, облегчающими реализацию последовательного интерфейса ЖКИ и микропроцессора. Однако применение таких индикаторов с микросхемами средней степени интеграции затруднено.

С управляющим микроконтроллером ЖКИ обменивается информацией при помощи 14-контактного разъема. Микроконтроллер (МК) посылает в ЖКИ команды, управляющие режимами его работы, и ASCII-коды выводимых символов. В свою очередь, ЖКИ может посылать микроконтроллеру по его запросу информацию о своем состоянии и данные из внутренних блоков памяти.

На рисунке 2.33 приведена схема подключения матричного алфавитно-цифрового индикатора со встроенным контроллером HD44780 (ЖКИ 2 строки по 16 символов).

Для регулирования контраста изображения используется регулировка амплитуды переменного напряжения, управляющего ЖКИ. ЖК-индикаторы являются пассивными приборами, поэтому их контрастность резко уменьшается с падением освещенности. Для возмож-

ности наблюдения символов на экране ЖКИ при малой освещенности используется внутренняя подсветка. Наиболее часто используется светодиодная, но применяется также и электролюминесцентная (требуется меньший ток, но высокое напряжение – около 100 В).

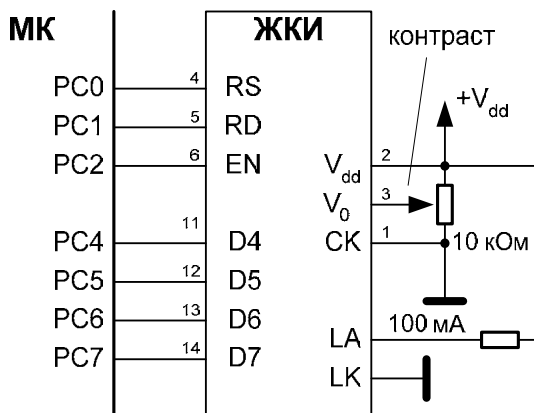


Рисунок 2.33 – Схема подключения ЖКИ со встроенным контроллером к микропроцессору

Потребление по цепи питания (+5 В) – около 0,5 мА (макс.). ЖКИ, рассчитанные на работу в расширенном температурном диапазоне (от -20 до $+70$ °С), требуют отрицательного напряжения питания для драйверов индикатора. При его отсутствии (вывод N3 соединен с N1) либо будет отсутствовать изображение, либо оно будет недостаточно контрастным.

2.5 Дополнительные узлы электронных систем

Кроме основных узлов обработки информации электронная система сбора и обработки информации содержит ряд дополнительных узлов, непосредственно не участвующих в обработке данных, но необходимых для обеспечения работоспособности устройства. К таким дополнительным узлам можно отнести узлы источников питания, тактовые генераторы (устройства синхронизации) и т. д.

2.5.1 Узлы питания

Питание устройств обработки информации делится на цифровую (V_{dd}) и аналоговую (V_{ad}) часть. Их напряжения могут совпадать и обычно их можно смело объединить, но в случаях повышенных требований к помехозащищенности и прецизионности устройства цепи питания аналоговой и цифровой частей разделяют и питают от различных стабилизаторов, даже если они имеют одинаковые значения по напряжению.

В любом случае для фильтрации ВЧ помех рекомендуется устанавливать безиндуктивный конденсатор емкостью около 0,1 мкФ на каждый корпус ИС между питанием контроллера и землей непосредственно вблизи корпуса ИС (не далее 3–5 см).

Если к параметрам источника питания не предъявляется особых требований, то схема стабилизированного источника питания может быть построена на основе трехвыводной ИС стабилизатора типа 7805 (аналог – КР142ЕН). Эти микросхемы выпускаются на широкий диапазон номинальных напряжений стабилизации (от 3,3 до 24 В), имеют защиту от перегрева и короткого замыкания. При рассеиваемой мощности до 1 Вт могут использоваться без радиатора. Типовая схема включения приведена на рисунке 2.34.

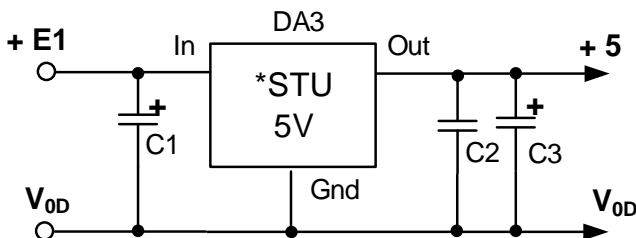


Рисунок 2.34 – Типовая схема включения ИС стабилизатора напряжения КР142ЕН5

Существуют ИС стабилизаторов напряжения отрицательной полярности и регулируемых стабилизаторов.

На рисунке 2.35 приведена схема вторичного двухполярного источника питания со стабилизацией выходных напряжений.

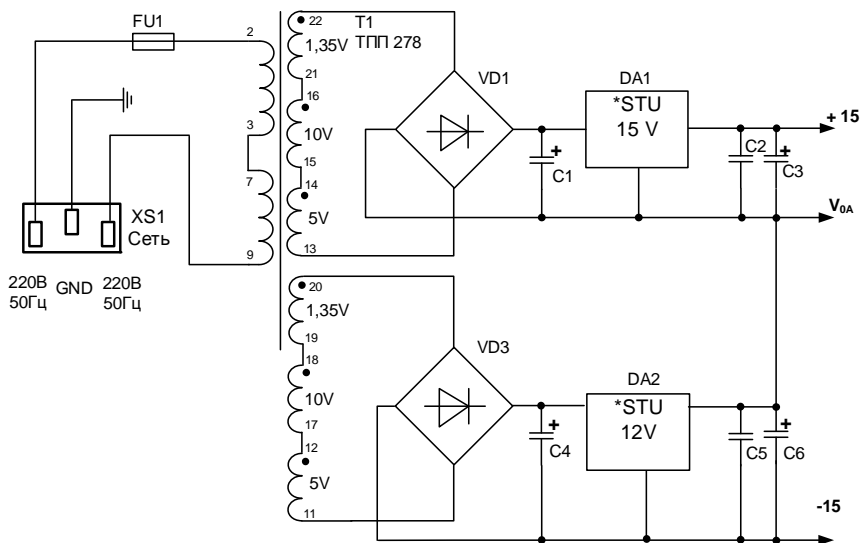


Рисунок 2.35 – Двухполярный источник питания

При необходимости получения источника питания противоположной полярности, например, источника отрицательной полярности из напряжения источника положительного напряжения, напряжения питания с более высоким значением на выходе, чем на входе, например, 12 В при питании от источника 6 В, или источника питания с очень высоким КПД, используют схемы импульсных источников питания.

2.5.2 Тактовый генератор

В зависимости от требований к абсолютному значению частоты синхронизации и ее стабильности обычно используют либо простые схемы на базе RC-мультивибраторов, либо схемы с кварцевой стабилизацией частоты.

Для отладки систем используют схему синхронизации нулевой тактовой частотой. При этом тактирование производится от кнопки со схемой подавления дребезга.

В качестве генератора тактирования удобно использовать ИС аналогового таймера типа NE555 (К1006ВИ1), которая может работать в широком диапазоне питающих напряжений. На рисунке 2.36 приведена схема включения ИС таймера для генерации тактовых

импульсов с частотой 1 кГц, а на рисунке 2.37 результаты моделирования работы этого узла в программе *Multisim 11*.

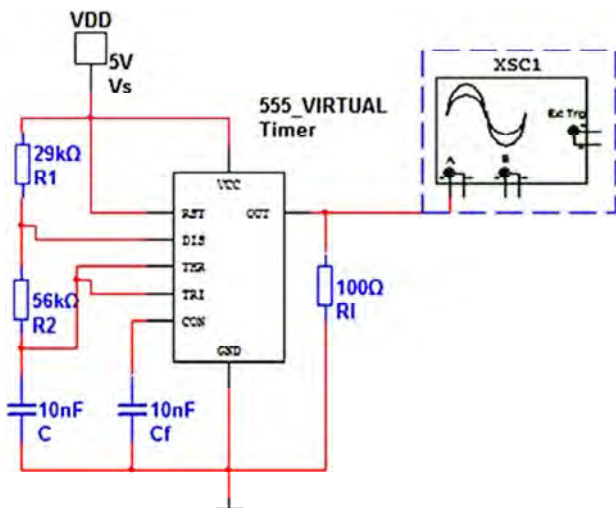


Рисунок 2.36 – Схема генератора тактовых импульсов на ИС NE555



Рисунок 2.37 – Результат моделирования генератора на ИС NE555 в программе *Multisim*

На рисунке 2.38 приведена схема тактового генератора на ИС мультивибратора K531ГГ1. На верхней части схемы построен генератор RC-типа (вывод 10 ИС), на нижней – с кварцевой стабилизацией частоты (вывод 7 ИС). В отличие от схемы на ИС типа K1006ВИ1 мультивибратор K531ГГ1 (ИС типа ТТЛ) работоспособен только при напряжении питания 5 В. Существуют также ИС мультивибраторов на базе КМОП схемотехники.

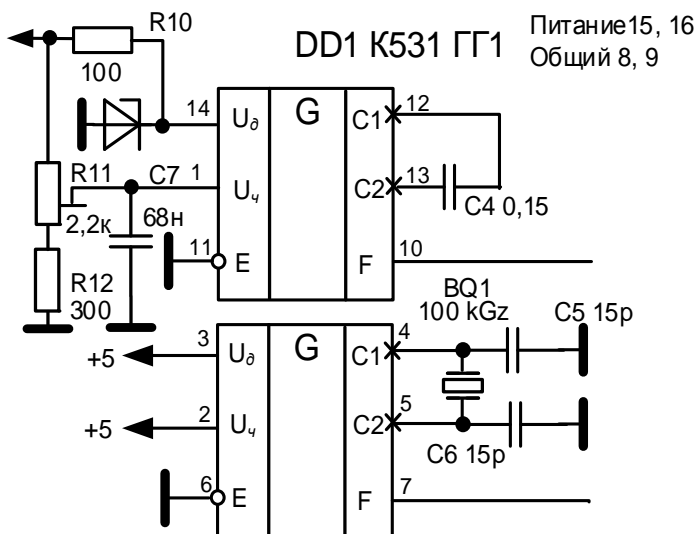


Рисунок 2.38 – Схема тактового генератора на ИС мультивибратора K531ГГ1

2.6 Узлы преобразования аналоговых сигналов в цифровые и наоборот

Цифро-аналоговые преобразователи (ЦАП, DAC — «*Digital-to-Analog Converter*») и аналого-цифровые преобразователи (АЦП, ADC — «*Analog-to-Digital Converter*») главным образом применяются для сопряжения цифровых устройств и систем с внешними аналоговыми сигналами, с реальным миром. При этом АЦП преобразует аналоговые сигналы во входные цифровые сигналы, поступающие на цифровые устройства для дальнейшей обработки или хранения, а ЦАП преобразует выходные цифровые сигналы цифровых устройств в аналоговые сигналы.

ЦАП и АЦП применяются в измерительной технике, в бытовой аппаратуре, в компьютерной технике, в медицинской технике, в радиолокационных устройствах, в телефонии и во многих других областях.

В качестве ЦАП и АЦП обычно применяются специализированные микросхемы, выпускаемые многими отечественными и зарубежными фирмами.

Микросхемы ЦАП и АЦП относятся к аналого-цифровым, поэтому они требуют также знания аналоговой схемотехники, существенно отличающейся от цифровой. Практическое применение ЦАП и АЦП требует расчета аналоговых цепей, учета многочисленных погрешностей преобразования (как статических, так и динамических), знания характеристик и особенностей аналоговых микросхем (в первую очередь, операционных усилителей) и многого другого, что далеко выходит за рамки этого пособия.

2.6.1 Цифро-аналоговые преобразователи

В общем случае микросхему ЦАП можно представить в виде блока (рисунок 2.39), имеющего несколько цифровых входов и один аналоговый вход, а также аналоговый выход.

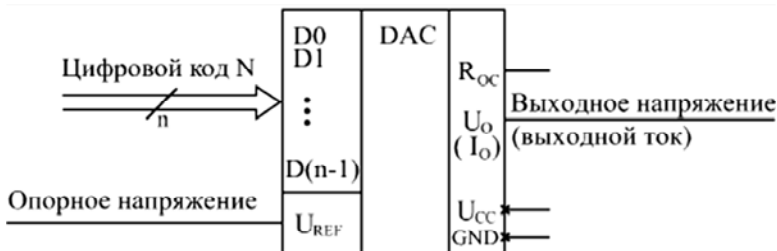


Рисунок 2.39 – Микросхема ЦАП

На цифровые входы ЦАП подается n -разрядный код N , на аналоговый вход – опорное напряжение $U_{оп}$ (другое распространенное обозначение – U_{REF}).

Выходным сигналом является напряжение $U_{вых}$ (другое обозначение – U_O) или ток $I_{вых}$ (другое обозначение – I_O). При этом выходной ток или выходное напряжение пропорциональны входному коду

и опорному напряжению. Для некоторых микросхем опорное напряжение должно иметь строго заданный уровень, для других допускается менять его значение в широких пределах, в том числе и изменять его полярность (положительную на отрицательную и наоборот). ЦАП с большим диапазоном изменения опорного напряжения называется умножающим ЦАП, так как его можно легко использовать для умножения входного кода на любое опорное напряжение.

Кроме информационных сигналов, микросхемы ЦАП требуют также подключения одного или двух источников питания и общего провода. Обычно цифровые входы ЦАП обеспечивают совместимость со стандартными выходами микросхем ТТЛ.

Чаще всего в случае, если ЦАП имеет токовый выход, его выходной ток преобразуется в выходное напряжение с помощью внешнего операционного усилителя и встроенного в ЦАП резистора R_{oc} , один из выводов которого выведен на внешний вывод микросхемы (рисунок 2.40). Поэтому, если не оговорено иное, считается, что выходной сигнал ЦАП – напряжение U_o .

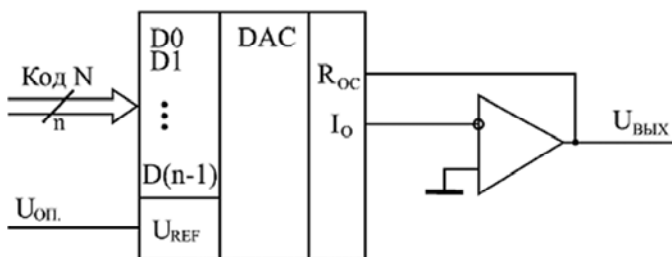


Рисунок 2.40 – Преобразование выходного тока ЦАП в выходное напряжение

Суть преобразования входного цифрового кода в выходной аналоговый сигнал довольно проста. Она состоит в суммировании нескольких токов (по числу разрядов входного кода), каждый последующий из которых вдвое больше предыдущего. Для получения этих токов используются или транзисторные источники тока, или резистивные матрицы, коммутируемые транзисторными ключами.

В качестве примера на рис. 2.41 показано 4-разрядное ($n = 4$) цифро-аналоговое преобразование на основе резистивной матрицы $R-2R$ и ключей (в реальности используются ключи на основе тран-

зисторов). Правому положению ключа соответствует единица в данном разряде входного кода N (разряды $D_0 \dots D_3$). Операционный усилитель может быть как встроенным (в случае ЦАП с выходом по напряжению), так и внешним (в случае ЦАП с выходом по току).

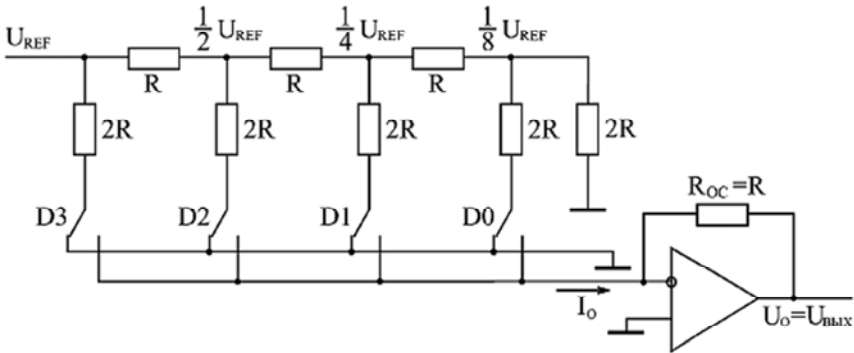


Рисунок 2.41 – 4-разрядное цифро-аналоговое преобразование

Первым (левым по рисунку) ключом коммутируется ток величины $U_{REF}/2R$, вторым ключом – ток $U_{REF}/4R$, третьим – ток $U_{REF}/8R$, четвертым – ток $U_{REF}/16R$. То есть токи, коммутируемые соседними ключами, различаются вдвое, как и веса разрядов двоичного кода. Токи, коммутируемые всеми ключами, суммируются и преобразуются в выходное напряжение с помощью операционного усилителя с сопротивлением $R_{OC} = R$ в цепи отрицательной обратной связи.

При правом положении каждого ключа (единица в соответствующем разряде входного кода ЦАП) ток, коммутируемый этим ключом, поступает на суммирование. При левом положении ключа (ноль в соответствующем разряде входного кода ЦАП) ток, коммутируемый этим ключом, на суммирование не поступает.

Суммарный ток I_O от всех ключей создает на выходе операционного усилителя напряжение $U_O = I_O R_{OC} = I_O R$. То есть вклад первого ключа (старшего разряда кода) в выходное напряжение составляет $U_{REF}/2$, второго – $U_{REF}/4$, третьего – $U_{REF}/8$, четвертого – $U_{REF}/16$.

Таким образом, при входном коде $N = 0000$ выходное напряжение схемы будет нулевым, а при входном коде $N = 1111$ оно будет равно $-15U_{REF}/16$.

В общем случае выходное напряжение ЦАП при $R_{OC} = R$ будет связано со входным кодом N и опорным напряжением U_{REF} простой формулой

$$U_{\text{вых}} = -NU_{REF} 2^{-n},$$

где n – количество разрядов входного кода.

Знак «минус» получается из-за инверсии сигнала операционным усилителем.

Микросхемы ЦАП, имеющиеся на рынке, различаются количеством разрядов (от 8 до 24), величиной задержки преобразования (от единиц наносекунд до единиц микросекунд), допустимой величиной опорного напряжения (обычно – единицы вольт), величинами погрешностей преобразования и другими параметрами. Различаются они также технологией изготовления и особенностями внутренней структуры, что нередко накладывает ограничения на их использование. Поэтому выбирать микросхему ЦАП для конкретного применения необходимо с использованием подробной справочной информации, предоставляемой фирмами-изготовителями. Мы же будем говорить только об общих принципах включения ЦАП в цифровые схемы без учета их частных особенностей.

Иногда бывает необходимо уменьшить количество разрядов ЦАП. Для этого нужно подать сигналы логического нуля на нужное число младших разрядов ЦАП (но никак не старших разрядов).

На рисунке 2.42 показано, как из 10-разрядного ЦАП можно сделать 8-разрядный, подав нули на два младших разряда.

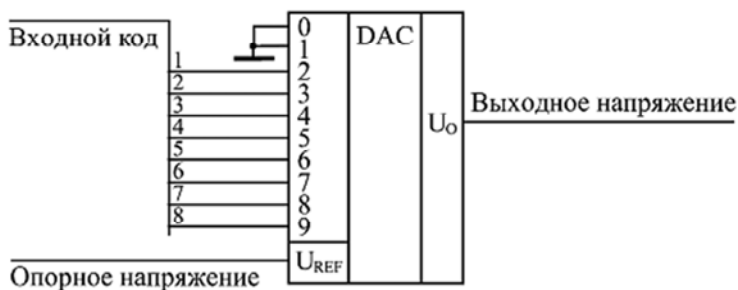


Рисунок 2.42 – Уменьшение разрядности ЦАП

Увеличение количества разрядов ЦАП представляет собой более трудную задачу, требующую построения сложных аналоговых схем, поэтому оно встречается довольно редко. Значительно проще подобрать микросхему с нужным или с большим, чем нужно, количеством разрядов.

Основное применение микросхем ЦАП состоит в получении аналогового сигнала из последовательности цифровых кодов (рисунок 2.43).

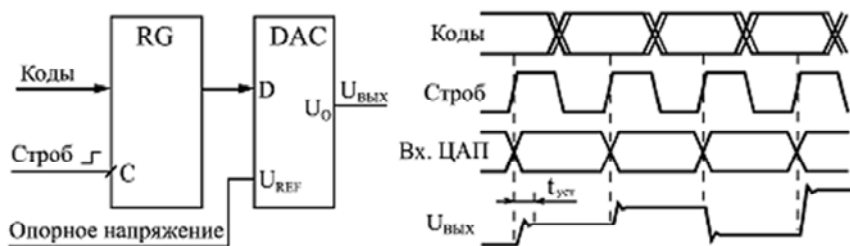


Рисунок 2.43 – Преобразование последовательности кодов в выходное напряжение

Как правило, коды подаются на входы ЦАП через параллельный регистр, что позволяет обеспечить одновременность изменения всех разрядов входного кода ЦАП. При неодновременном изменении разрядов входного кода на выходе ЦАП появляются большие короткие импульсы напряжения, уровни которых не соответствуют ни одному из кодов.

Однако, даже при одновременном изменении всех разрядов входного кода ЦАП, уровень напряжения, соответствующий поданному коду, устанавливается не сразу. За время установления ЦАП $t_{уст}$, что связано с неидеальностью внутренних элементов ЦАП, выходной ток ЦАП, как правило, устанавливается значительно быстрее выходного напряжения, так как он не зависит от инерционности операционного усилителя.

Условие правильной работы ЦАП состоит в том, чтобы длительность сохранения входного кода была больше, чем время установления ЦАП $t_{уст}$, иначе выходной сигнал не успеет принять значение, соответствующее входному коду.

Если подавать коды на вход ЦАП редко, то приведенная на рисунке 2.43 схема может использоваться, например, в управляемом источнике питания, выходное напряжение которого задается входным кодом. Правда, при этом необходимо еще обеспечить большой выходной ток источника питания, применив внешний усилитель тока.

ЦАП выпускаются в виде ИС, обычно с внешним источником $U_{оп}$ и ОУ. На рисунке 2.44 изображены ИС ЦАП серии К572. Микросхема К572ПА1 представляет собой резистивную матрицу на 10 разрядов и токовые ключи. Входы ОУ подключаются к выходным шинам $J1$, $J2$, а выход ОУ к входу Y . Сопротивление обратной связи $R_{оос} = R$ находится внутри кристалла, что увеличивает стабильность работы ЦАП.

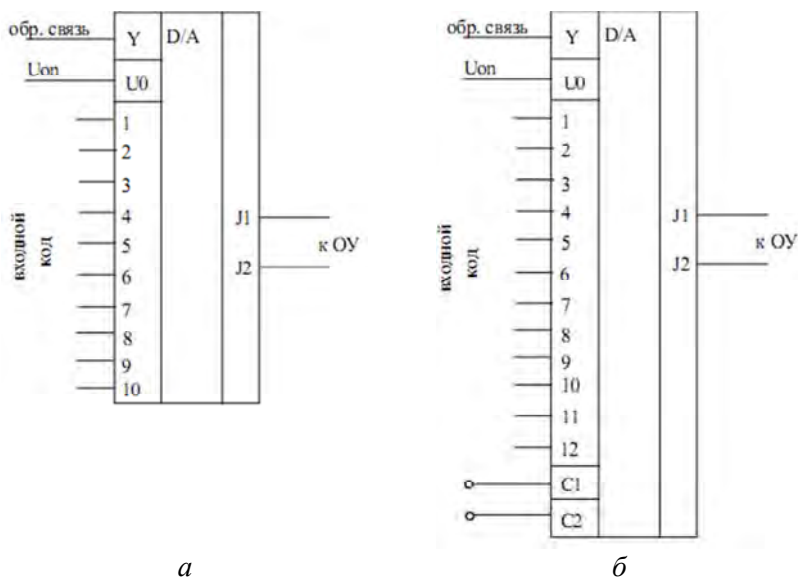


Рисунок 2.44 – ИС ЦАП серии К572ПА1 (а) и К572ПА2 (б)

Микросхема К572ПА2 имеет разрядность –12 и содержит два дополнительных 12-разрядных регистров для хранения входной информации. Прием в регистры производится подачей сигнала 1 на входы $C1$ и $C2$. Существуют другие серии ИС с повышенным быстродействием, например, К1108ПА1, К1118ПА1 и др.

2.6.2 Аналого-цифровые преобразователи

Аналого-цифровой преобразователь – это устройство, предназначенное для преобразования непрерывно изменяющейся во времени физической величины в эквивалентные ей значения цифровых кодов. В качестве аналоговой величины может быть напряжение, ток, угловое перемещение, давление газа и т. д.

Процесс аналого-цифрового преобразования предполагает последовательное выполнение следующих операций (рисунок 2.45):

- выборку значений исходной аналоговой величины в некоторые заданные моменты времени, т. е. дискретизация сигнала во времени;
- квантование (округление преобразуемой величины до некоторых известных величин) полученной в дискретные моменты времени значения аналоговой величины по уровню;
- кодирование – замена найденных квантовых значений некоторыми числовыми кодами.

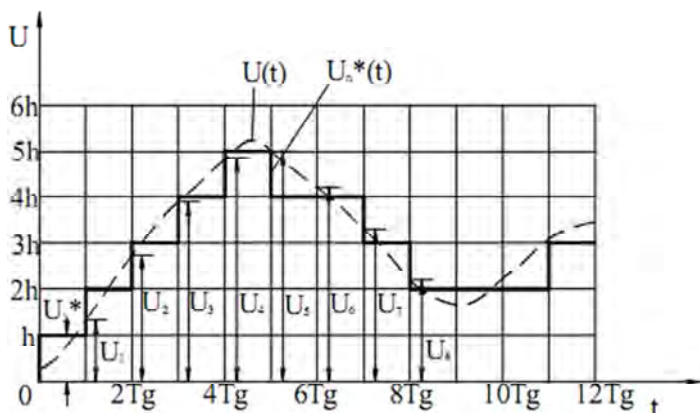


Рисунок 2.45 – Принцип аналого-цифрового преобразования

Операция квантования по уровню функции $U(t)$ заключается в замене бесконечного множества ее значений на некоторое конечное множество значений $U_n(t)$, называемых уровнями квантования. Для выполнения этой операции весь диапазон изменения функции $D = U(t)_{\max} - U(t)_{\min}$ разбивают на некоторое число уровней N и производят округление каждого значения функции $U(t)$ до ближайшего уровня квантования $U_n(t)$.

Величина $h = D/N$ носит название шага квантования. В результате процесса аналого-цифрового преобразования аналоговая функция $U(t)$ заменяется дискретной функцией $U_n(t)$. В аналитической форме процесс аналого-цифрового преобразования может быть представлен выражением

$$K_{n_i} = \frac{U(t)_i}{h} \pm \delta_{k_i},$$

где $U(t)_i$ – значение функции $U(t)$ в i -м шаге;

h – шаг квантования;

δ_{k_i} – погрешность преобразования на i -м шаге.

Основные параметры АЦП делятся на статистические и динамические.

К статистическим относятся:

– вид преобразуемой величины: напряжение, ток, угловое перемещение и т. д.;

– диапазон изменения входных величин;

– разрядность;

– абсолютная разрешающая способность;

– абсолютная погрешность преобразования в конечной точке шкалы $\delta_{шк}$;

– нелинейность преобразования δL .

К динамическим параметрам относится максимальная частота преобразования $f_{пр}$.

В зависимости от принципа действия АЦП делятся на АЦП параллельного преобразования, АЦП поразрядного взвешивания, следящие АЦП, интегрирующие АЦП и др.

В общем случае микросхему АЦП можно представить в виде блока, имеющего один аналоговый вход, один или два входа для подачи опорного (образцового) напряжения, а также цифровые выходы для выдачи кода, соответствующего текущему значению аналогового сигнала (рисунок 2.46).

Часто микросхема АЦП имеет также вход для подачи тактового сигнала CLK , сигнал разрешения работы CS и сигнал, говорящий о готовности выходного цифрового кода RDY . На микросхему подается одно или два питающих напряжения и общий провод.

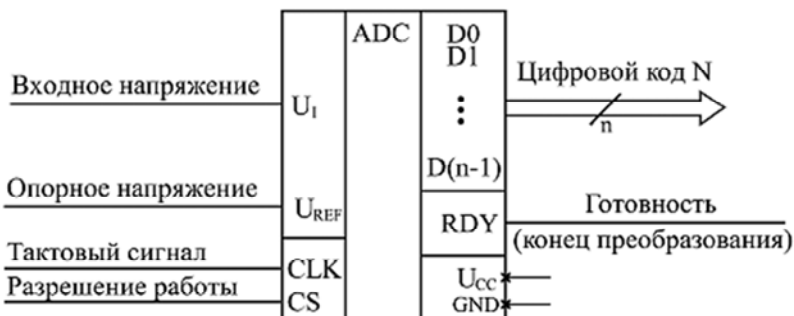


Рисунок 2.46 – Микросхема АЦП

В целом микросхемы АЦП сложнее, чем микросхемы ЦАП, их разнообразие заметно больше, и поэтому сформулировать для них общие принципы применения сложнее.

Опорное напряжение АЦП задает диапазон входного напряжения, в котором производится преобразование. Оно может быть постоянным или же допускать изменение в некоторых пределах. Иногда предусматривается подача на АЦП двух опорных напряжений с разными знаками, тогда АЦП способен работать как с положительными, так и с отрицательными входными напряжениями.

Выходной цифровой код N (n -разрядный) однозначно соответствует уровню входного напряжения. Код может принимать 2^n значений, т. е. АЦП может различать 2^n уровней входного напряжения. Количество разрядов выходного кода n представляет собой важнейшую характеристику АЦП. В момент готовности выходного кода выдается сигнал окончания преобразования RDY , по которому внешнее устройство может читать код N .

Управляется работа АЦП тактовым сигналом CLK , который задает частоту преобразования, то есть частоту выдачи выходных кодов. Предельная тактовая частота – второй важнейший параметр АЦП.

В некоторых микросхемах имеется встроенный генератор тактовых сигналов, поэтому к их выводам подключается кварцевый генератор или конденсатор, задающий частоту преобразования. Сигнал CS разрешает работу микросхемы.

В качестве базового элемента любого АЦП используется компаратор напряжения (рисунок 2.47), который сравнивает два входных

аналоговых напряжения и, в зависимости от результата сравнения, выдает выходной цифровой сигнал – нуль или единицу.

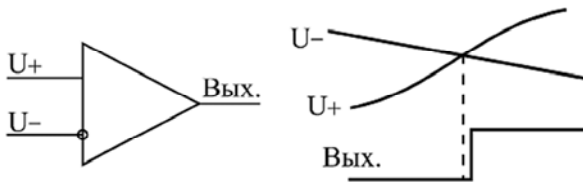


Рисунок 2.47 – Компаратор напряжения

Компаратор работает с большим диапазоном входных напряжений и имеет высокое быстродействие (задержка порядка единиц наносекунд).

Существует два основных принципа построения АЦП: последовательный и параллельный.

В последовательном АЦП входное напряжение последовательно сравнивается одним единственным компаратором с несколькими эталонными уровнями напряжения, и в зависимости от результатов этого сравнения формируется выходной код. Наибольшее распространение получили АЦП на основе так называемого регистра последовательных приближений (рисунок 2.48).

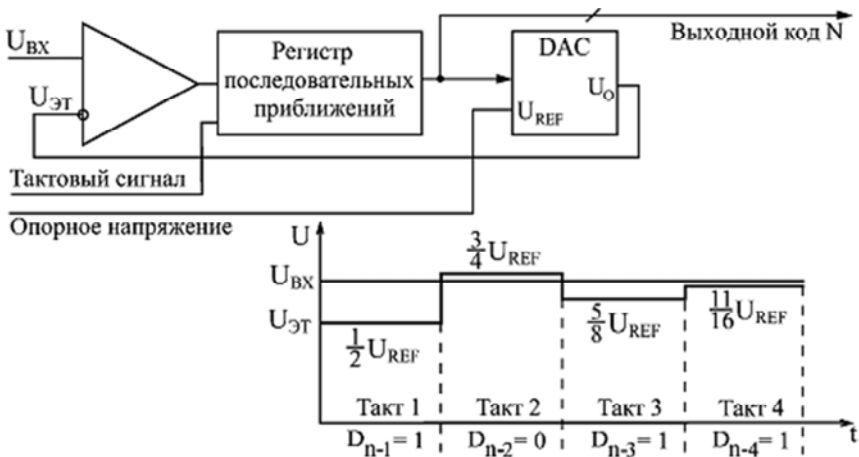


Рисунок 2.48 – АЦП последовательного типа

Входное напряжение подается на вход компаратора, на другой вход которого подается эталонное напряжение, ступенчато изменяющееся во времени. Выходной сигнал компаратора подается на вход регистра последовательных приближений, тактируемого внешним тактовым сигналом. Выходной код регистра последовательных приближений поступает на ЦАП, которое из опорного напряжения формирует меняющееся эталонное напряжение.

Регистр последовательных приближений работает так, что в зависимости от результата предыдущего сравнения выбирается уровень эталонного напряжения по следующему алгоритму:

- в первом такте входной сигнал сравнивается с половиной опорного напряжения;

- если входной сигнал меньше половины опорного напряжения, то на следующем такте он сравнивается с четвертью опорного напряжения (то есть половина опорного напряжения уменьшается на четверть). Одновременно в регистр последовательных приближений записывается старший разряд выходного кода, равный нулю;

- если же входной сигнал больше половины опорного напряжения, то на втором такте он сравнивается с $3/4$ опорного напряжения (то есть половина увеличивается на четверть). Одновременно в регистр последовательных приближений записывается старший разряд выходного кода, равный единице;

- затем эта последовательность сравнений повторяется нужное число раз с уменьшением на каждом такте вдвое ступени изменения эталонного напряжения (на третьем такте – $1/8$ опорного напряжения, на четвертом – $1/16$ и т. д.). В результате опорное напряжение в каждом такте приближается к входному напряжению. Всего преобразование занимает n тактов. В последнем такте вычисляется младший разряд.

Понятно, что процесс этот довольно медленный, требует нескольких тактов, причем в течение каждого такта должны успеть сработать компаратор, регистр последовательных приближений и ЦАП с выходом по напряжению. Поэтому последовательные АЦП довольно медленные, имеют сравнительно большое время преобразования и малую частоту преобразования.

АЦП поразрядного взвешивания нашли широкое применение при разработке ИС ввиду своей простоты и достаточно хорошего быстродействия.

Такие ИС могут иметь в своем составе генератор тактовых импульсов и источник эталонного напряжения или не иметь их.

В качестве примера рассмотрим АЦП, выполненный на ИС К1113ПВ1 (рисунок 2.49).

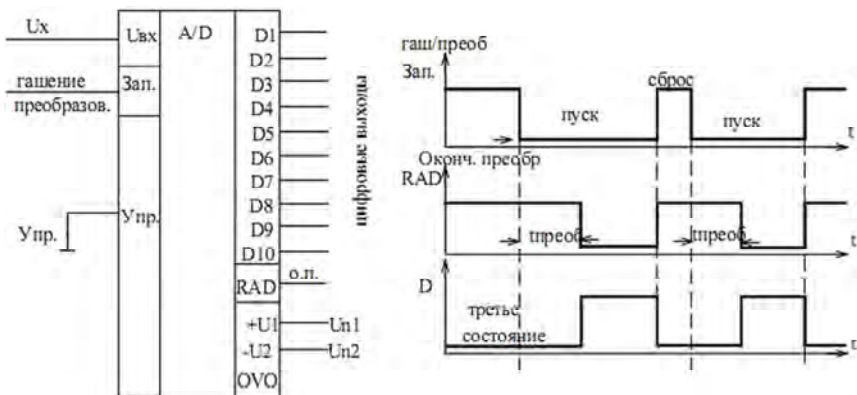


Рисунок 2.49 – ИС К1113ПВ1 (а) и временная диаграмма ее работы (б)

ИС предназначена для преобразования однополярного или биполярного аналогового напряжения ($U_{вх} = 0 \dots 10 \text{ В}$ или $U_{вх} = -5 \text{ В} \dots +5 \text{ В}$) в 10-разрядный двоичный код. Нелинейность преобразования $\pm 0,1 \%$, время преобразования 30 мкс. Для работы ИС требуется два источника питания +5 В и -15 В. В микросхему встроен внутренний источник опорного напряжения и генератор тактовых импульсов.

Второй тип АЦП – АЦП параллельного типа – работает по более простому принципу. Все разряды выходного кода вычисляются в них одновременно (параллельно), поэтому они гораздо быстрее, чем последовательные АЦП. Правда, они требуют применения большого количества компараторов ($2n - 1$), что вызывает чисто технологические трудности при большом количестве разрядов (например, при 12-разрядном АЦП требуется 4 095 компараторов).

Схема такого АЦП (рисунок 2.50) включает в себя резистивный делитель из $2n$ одинаковых резисторов, который делит опорное напряжение на $(2n - 1)$ уровней.

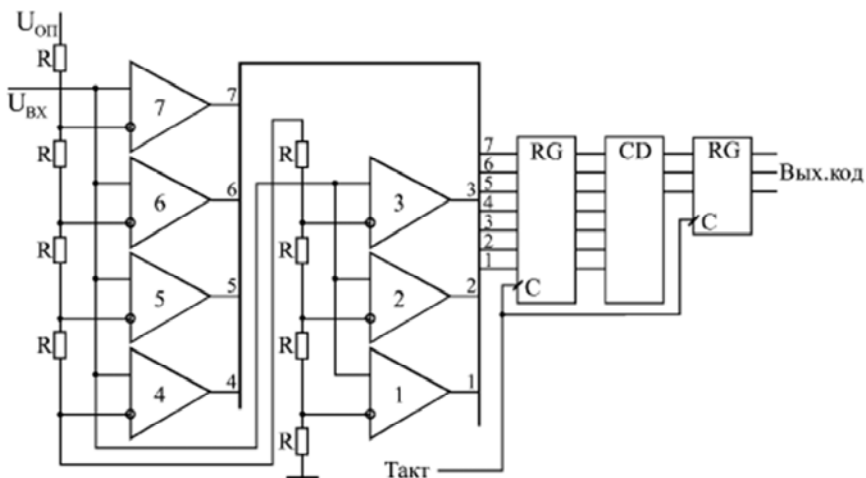


Рисунок 2.50 – 3-разрядный АЦП параллельного типа

Входное напряжение сравнивается с помощью компараторов с уровнями, формируемыми делителем напряжения. Выходные сигналы компараторов с помощью шифратора преобразуются в n -разрядный двоичный код. Шифратор выдает на выход номер последнего из сработавших (то есть выдавших сигнал логической единицы) компараторов. Например, в случае 3-разрядного АЦП (рисунок 2.50) при величине входного напряжения от 0 до $1/8$ опорного напряжения выходной код будет 000, при входном напряжении от $1/8$ до $2/8$ опорного напряжения сработает первый компаратор, что даст выходной код 001, при входном напряжении от $2/8$ до $3/8$ опорного напряжения сработают компараторы 1 и 2, что даст выходной код 010, и т. д. Процесс преобразования происходит в параллельном АЦП очень быстро, поэтому частота преобразования может достигать сотен мегагерц.

Громоздкость структуры параллельного АЦП приводит к тому, что в некоторых АЦП применяется смешанный параллельно-последовательный принцип. Это несколько снижает быстродействие подобного АЦП по сравнению с обычным параллельным АЦП, но зато позволяет получить большое число разрядов, не увеличивая количество компараторов до $(2n - 1)$.

Для того чтобы АЦП любого типа работал с использованием всех своих возможностей, необходимо обеспечить согласование диапазона

изменения входного аналогового сигнала с допустимым диапазоном (динамическим диапазоном) входного напряжения АЦП.

Иногда бывает необходимо уменьшить количество разрядов АЦП. В этом случае нужное количество младших разрядов выходного кода микросхемы просто не используется. На рисунке 2.51 показано использование 10-разрядного АЦП в качестве 8-разрядного.

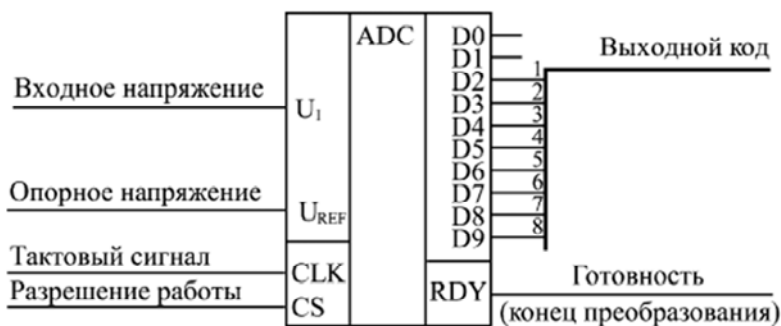


Рисунок 2.51 – Уменьшение количества разрядов выходного кода АЦП

Обратная задача – увеличение разрядности АЦП – встречается чаще. Существует ряд типичных схемотехнических решений по объединению нескольких микросхем АЦП для увеличения количества разрядов выходного кода, но большинство этих решений требует сложных расчетов результирующих погрешностей преобразования и применения аналоговых узлов. В данном пособии эти расчеты не рассматриваются. Отметим, что при возникновении задачи увеличения разрядности надо, прежде всего, попытаться найти микросхему с нужным количеством разрядов, и только потом рассматривать возможности объединения нескольких микросхем АЦП.

Рассмотрим несколько типичных схем включения АЦП, используемых в аналого-цифровых системах.

Первая схема (рисунок 2.52) предназначена для фиксации момента превышения входным аналоговым сигналом заданного порогового напряжения. Схема вырабатывает выходной сигнал (положительный фронт) тогда, когда входной аналоговый сигнал становится больше установленного уровня, причем уровень этот задается цифровым кодом порога. Код порога сравнивается с выходными кодами АЦП

с помощью микросхемы компаратора кодов. Выходной сигнал компаратора кодов записывается в триггер по сигналу *RDY* с АЦП, что позволяет исключить влияние коротких импульсов, возникающих на выходе компаратора в момент изменения входных кодов. Применение этого триггера задерживает выходной сигнал на один такт.

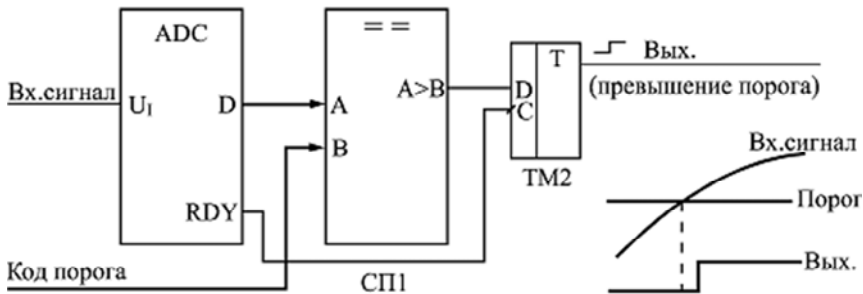


Рисунок 2.52 – Фиксатор превышения входным сигналом установленного порога

Может показаться, что применение АЦП в данном случае не оправданно, избыточно. Но надо учитывать, что в аналого-цифровых системах АЦП, преобразующий входной сигнал в последовательность кодов, как правило, уже есть, поэтому дополнительного АЦП не требуется, достаточно только включить компаратор кодов и триггер.

АЦП также применяется в схемах вычисления амплитуды входного аналогового сигнала (рисунок 2.53).

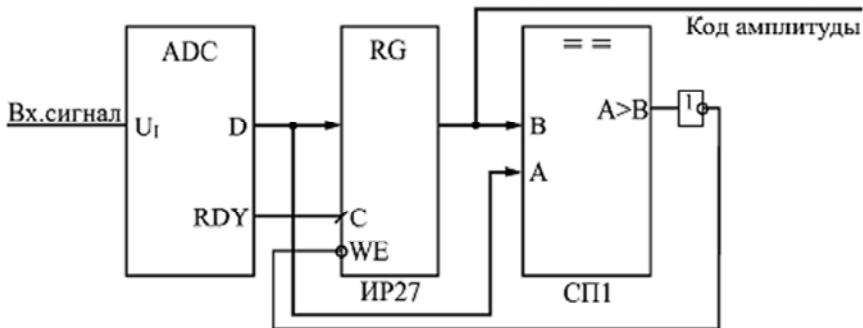


Рисунок 2.53 – Вычислитель амплитуды аналогового сигнала

В регистр со входом разрешения записи записывается код с выхода АЦП по сигналу *RDY* в том случае, если текущее значение кода больше значения кода, записанного ранее в регистр. В результате уже после одного периода входного сигнала в регистре будет код амплитуды входного сигнала. За период преобразования АЦП должны успеть сработать компаратор кодов и регистр.

2.7 Критерии выбора элементной базы

Критериями выбора элементной базы для реализации устройства являются:

- внешняя среда эксплуатации;
- критерий выбора семейства интегральных схем.

В зависимости от внешней среды эксплуатации выпускаются семейства интегральных схем для применения:

- в военной промышленности;
- автомобильной промышленности;
- общего назначения.

К критериям выбора семейства интегральных схем относятся:

- функциональность;
- быстродействие;
- потребляемая мощность.

2.7.1 Содержание раздела пояснительной записки «Обоснование выбора элементной базы»

Раздел пояснительной записки «Обоснование выбора элементной базы» должен включать в себя:

1. Определение среды эксплуатации устройства, если она не задана по условиям курсового проекта.
2. Обоснование критерия выбора семейства интегральных схем (функциональность, потребляемая мощность, быстродействие), если критерий не задан условием курсового проекта.
3. Краткое описание вида конструктивно-технологического исполнения (базовая схема, ее работа, основные параметры). Данные сведения приводятся из справочной литературы.
4. Обоснование выбора конкретных ИМС, определение количества ИМС для реализации модулей блоков устройства. УГО ИМС, таблицы истинности, параметры. Описание требуемого режима ра-

боты выбранной ИМС в составе блока и коммутации обеспечивающей этот режим.

Рассмотрим пример выбора элементной базы для реализации операционного блока устройства контроля значения параметра, функциональная схема которого приведена на рисунке 2.5.

Критерием выбора семейства интегральных микросхем выбран «потребляемая мощность». В зависимости от внешней среды эксплуатации выпускаются семейства интегральных схем общего применения.

В соответствии с этими критериями для реализации устройства будут использованы КМОП ИС.

Операционный блок (рисунок 2.5) обеспечивает:

- прием параметра (П) с блока ввода;
- хранение заданного значения порога (ПОР);
- сравнение параметра и порога;
- формирование признаков результата сравнения ($P_{ц} \leq \text{ПОР}$, $P_{ц} > \text{ПОР}$) и передачу сформированных признаков в блок управления.

Разрядность обрабатываемых операционным блоком данных – 8.

Для реализации модуля хранения заданного значения порога (МХРПОР) используется 4-разрядный статический параллельно-последовательный регистр CD4035 (отечественный аналог K561 IP9) [2]. УГО микросхемы CD4035 представлено на рисунке 2.54.

1	Q1/ $\overline{Q1}$	RG	VDD	16
2	TRUE/ COMP		Q2/ $\overline{Q2}$	15
3	\overline{K}		Q3/ $\overline{Q3}$	14
4	J		Q4/ $\overline{Q4}$	13
5	RESET		PI-4	12
6	CLOCK		PI-3	11
7	P/S		PI-2	10
8	VSS		PI-1	9







8 – общий; 16 – питание

Рисунок 2.54 – УГО микросхемы CD4035 [2]

Предельные значения параметров:

Напряжение питания, В	– +3...+20
Входное напряжение, В	– +2,5...+20,5
Выходной ток, мА	– 10
Мощность рассеяния на 1 корпус, мВт	– 500
Рабочая температура, °С	– –55...+125

Таблица 2.8 – Таблица истинности регистра CD4035

CLOCK ₁₀	t_{n-1} (ВХОД)				t_n (ВЫХОД)
	J	K	R	Q_{n-1}	Q_n
	0	X	0	0	0
	1	X	0	0	1
	X	0	0	1	0
	1	0	0	Q_{n-1}	Q_{n-1}
	X	1	0	1	1
	X	X	0	Q_{n-1}	Q_{n-1}
X	X	X	1	X	0

Примечание. X – состояние безразлично.

По входам P/S и T/C различают режимы:

- параллельная запись $P/S = 1$ положительным перепадом по входу CLOCK;
- последовательная запись $P/S = 0$ информация поступает на входы J и K ;
- параллельное считывание;
- последовательное считывание.

При параллельном и последовательном считывании при $T/C = 1$ выходы в прямом коде, $T/C = 0$ выходы в инверсном коде.

Таблица 2.9 – Временные характеристики при $U_{\text{п}} = 5 \text{ В}$

Параметр	min	max
Время задержки фронта импульса, нс	–	500
Максимальная частота тактовых импульсов, нс	2,0	–

Таблица 2.10 – Электрические параметры регистра CD4035 [2]

Параметр		-55 °С	+25 °С	+125 °С
Выходное напряжение «0», В	$U_{\text{п}} = +5 \text{ В}$	0,05	0,05	0,05
	$U_{\text{п}} = +10 \text{ В}$	0,05	0,05	0,05
	$U_{\text{п}} = +15 \text{ В}$	0,05	0,05	0,05
Выходное напряжение «1», В	$U_{\text{п}} = +5 \text{ В}$	4,95	4,95	4,95
	$U_{\text{п}} = +10 \text{ В}$	9,95	9,95	9,95
	$U_{\text{п}} = +15 \text{ В}$	14,95	14,95	14,95
Входной ток, мкА	$U_{\text{п}} = +20 \text{ В}$	$\pm 0,1$	$\pm 0,1$	$\pm 0,1$
Ток потребления (макс) в состоянии покоя, мкА	$U_{\text{п}} = +20 \text{ В}$	10	10	1000
Выходной ток, мА	$U_{\text{п}} = +5 \text{ В}$	–	0,53	–
	$U_{\text{п}} = +10 \text{ В}$	–	1,4	–
	$U_{\text{п}} = +15 \text{ В}$	–	3,5	–

Регистр CD4035 – 4-разрядный. Для реализации модуля хранения порога (МХРПОР) требуется 2 ИМС.

Согласно функциональной схеме (рисунок 2.5) регистры должны работать в режиме параллельной записи порога ПОР, т. е. входы P/S двух ИМС должны быть объединены и на них необходимо подать постоянный уровень логической 1.

Согласно заданию по курсовому проектированию допустимая верхняя граница (ПОР) изменения вводимого параметра задана жестко путем внешней коммутации и соответствует 101100102. Таким образом на входы $Q1-Q4$ ИМС необходимо подать постоянные уровни логической 1 и логического 0 с учетом веса разряда значения ПОР и веса разряда входов Q_i ИМС.

Для обеспечения синхронной работа двух выбранных ИМС в режиме параллельной записи порога входы *CLOCK* необходимо объединить и подать на них управляющий сигнал «СОХРАНИТЬ ПОР» (блок 3 алгоритма работы устройства см. на рисунке 2.4). Управляющий сигнал «СОХРАНИТЬ ПОР» должен иметь положительный уровень, поэтому запись осуществляется по положительному перепаду по входу *CLOCK*.

Входы ИМС *RESET* (обнуление) можно не использовать, так как при параллельной записи данные, которые были записаны в регистр ранее, заменяются на вновь вводимые. Входы *RESET* – прямые, то на них необходимо подать постоянный неактивный уровень логического 0.

Для реализации модуля сравнения параметра и порога (МСРПИ-ПОР) используется 4-разрядный компаратор CD4585 (отечественный аналог К561 ИП2) [2].

УГО микросхемы CD4035 [Партала О.Н. Цифровые КМОП микросхемы: справочник / О.Н. Партала. – СПб: Наука и техника, 2001] представлено на рисунке 2.55, значения истинности приведены в таблице 2.11.

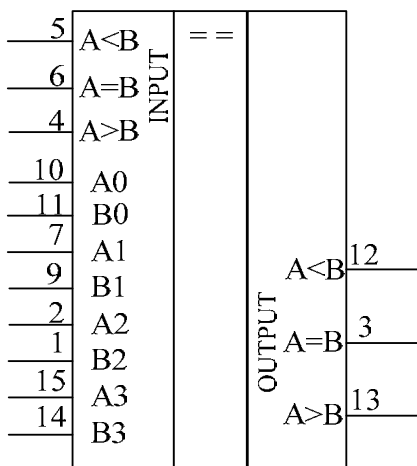


Рисунок 2.55 – УГО микросхемы CD4585

Выходной сигнал микросхемы появляется на одном из трех выходов (*OUTPUT*) $A > B$, $A = B$ и $A < B$.

Предельные значения параметров:

Напряжение питания, В	– +3...+18
Входное напряжение, В	– +2,5...+18,5
Мощность рассеяния на 1 корпус, мВт	500
Рабочая температура, °С	– –55...+125

Таблица 2.11 – Таблица истинности компаратора CD4585

Входы							Выходы		
A3, B3	A2, B2	A1, B1	A0, B0	A < B	A = B	A > B	A < B	A = B	A > B
A3 > B3	X	X	X	X	X	X	0	0	1
A3 = B3	A2 > B2	X	X	X	X	X	0	0	1
A3 = B3	A2 = B2	A1 > B1	X	X	X	X	0	0	1
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	0	0	1
A3 = B3	A2 = B2	A1 = B1	A0 = B0	0	0	X	0	0	1
A3 = B3	A2 = B2	A1 = B1	A0 = B0	0	1	X	0	1	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	1	0	X	1	0	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	1	1	X	1	1	0
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	1	0	0
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	1	0	0
A3 = B3	A2 < B2	X	X	X	X	X	1	0	0
A3 < B3	X	X	X	X	X	X	1	0	0

Примечание. X – состояние безразлично.

В таблице 2.12 приведены электрические параметры компаратора CD4585, в таблице 2.13 – временные характеристики при $U_{\pi} = 5$ В.

Компаратор CD4585 – 4-разрядный. Так как модуль сравнения П и ПОР операционного блока (см. рисунок 2.3) обеспечивает сравнение 8-разрядных значений порога (ПОР) и параметра (П), то для его реализации необходимо две ИМС CD4585.

Таблица 2.12 – Электрические параметры компаратора CD4585

Параметр		-55 °C	+25 °C	+125 °C
Выходное напряжение «0», В	$U_n = +5$ В	0,05	0,05	0,05
	$U_n = +10$ В	0,05	0,05	0,05
	$U_n = +15$ В	0,05	0,05	0,05
Выходное напряжение «1», В	$U_n = +5$ В	4,95	4,95	4,95
	$U_n = +10$ В	9,95	9,95	9,95
	$U_n = +15$ В	14,95	14,95	14,95
Входной ток, мкА	$U_n = +15$ В	0,1	0,1	0,1
Ток потребления в состоянии покоя, мкА	$U_n = +5$ В	5	5	150
	$U_n = +10$ В	10	10	300
	$U_n = +15$ В	20	20	600
Выходной ток, мА	$U_n = +5$ В	–	0,88	–
	$U_n = +10$ В	–	2,25	–
	$U_n = +20$ В	–	8,8	–

Таблица 2.13 – Временные характеристики при $U_n = 5$ В

Параметр	min	max
Время задержки фронта импульса вход-выход, нс	–	500
Длительность фронта и спада импульса, нс	2,0	–

Два компаратора, согласно рекомендации справочной литературы [Партала, О.Н. Цифровые КМОП микросхемы, справочник / О.Н. Партала. – СПб. : Наука и техника, 2001], должны быть включены каскадно (рисунок 2.56).

На входы А и В ИМС компараторов (DD1 и DD2) необходимо подать значения Пц и ПОР соответственно с учетом веса разряда входов А и В ИМС и выходов ИМС регистров хранения параметра (Пц) и порога (ПОР).

На входы 4 и 5 компаратора DD1 осуществляющего сравнение младших 4 разрядов значений Пц и ПОР подается значение V_{ss} (общий), а на вход 6 значение V_{dd} – (питание). Выходы 12, 3, 13 ком-

паратора DD1 соединяются соответственно со входами 5, 6, 4 компаратора DD2.

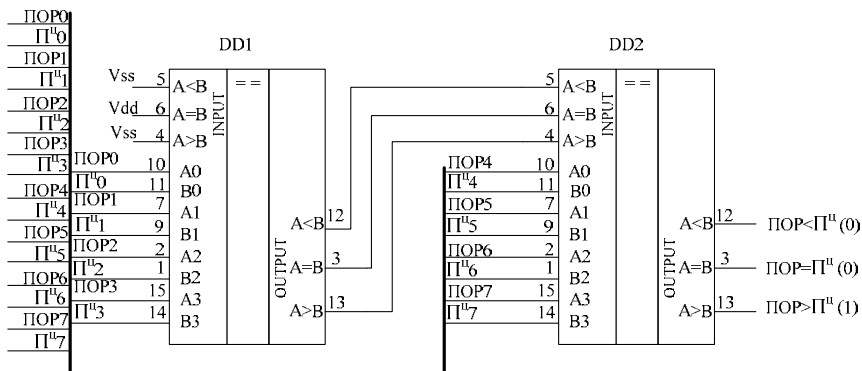


Рисунок 2.56 – Каскадное включение микросхем CD4585

На рисунке показан случай, когда в результате сравнения значение $POR > \Gamma^u$. На выходе $A > B$ логическая 1, а на выходах $A < B$ и $A = B$ компаратора DD2 логический 0.

Примечание. При курсовом проектировании на этапах разработки алгоритма работы устройства, схем Э3 и Э2, выбора элементной базы, студент пользуется логической моделью. При выполнении раздела пояснительной записки «Расчетная часть» студент применяет вторую и третью модели и если в результате расчетов требуется внести изменения в схему Э3 – вносит эти изменения.

2.8 Обоснование схмотехнических решений и описание работы схемы электрической принципиальной

Разработка схемы электрической принципиальной (Э3) осуществляется в соответствии с разработанной ранее схемой электрической функциональной (Э2) и выбранной элементной базой (набором ИМС).

При реализации схемы Э3 возможна ситуация когда выбранные ИМС могут не обеспечивать некоторые схмотехнические решения, требуется инверсия некоторых сигналов, возможно упростить схмотехническое решение с помощью других ИМС или ряд элементов (входов) ИМС останутся неиспользуемыми и т. д.

Данный раздел должен содержать:

- схемотехнические решения позволяющие реализовать конкретные блоки (модули боков) устройства и их описание;
- диаграммы работы отдельных блоков устройства или всего устройства в целом с учетом последовательности формирования управляющих сигналов блоком управления и их логических уровней;
- описание работы принципиальной схемы со ссылками на позиционные обозначения и оси диаграммы работы устройства;
- схемотехнические решения типовых ситуаций, которые возникли при реализации блоков (модулей блоков) схемы на базе выбранной технологии.

2.8.1 Схемотехнические решения отдельных модулей

Схемотехнические решения рассматриваются отдельно для каждого блока и показывают решения, связанные с использованием конкретных микросхем.

Пример описания схемотехнических решений приведен на базе фрагмента схемы электрической принципиальной модуля хранения параметра (блок ввода) и операционного блока (рисунок 2.57).

Примечание: модуль подключения цифрового входа (ЗЦВХ) блока ввода (БВВ) на фрагменте схемы электрической принципиальной приведенной на рисунке 2.57 не показан.

Модуль хранения параметра (МХПП) блока ввода (БВВ) реализован на ИМС DD1 и DD2.

На входы PI1 – PI4 ИМС DD1 и DD2 подается значение порога (10110010₂): на входы PI1, PI3, PI4 (выводы 9, 11,12) ИМС DD1 и вход PI3 (вывод 11) ИМС DD2 подается логический 0 (они коммутируются на «общий»), а на вход PI2 (вывод 10) ИМС DD1 и на входы PI1, PI2, PI4 (выводы 9, 10, 12) DD2 подается логическая 1 (они коммутируются на «Up»).

Входы *K* (инверсный), *J*, *RESET* (выводы 3, 4, 5 соответственно) не используются, поэтому на них подан постоянный уровень логического 0 (они коммутируются на «общий»).

Так как регистры должны работать в режиме параллельной записи, то входы *P/S* (вывод 7) ИМС DD1 и DD2 объединены и на них подается постоянный уровень логической 1(они коммутируются на «Up»).

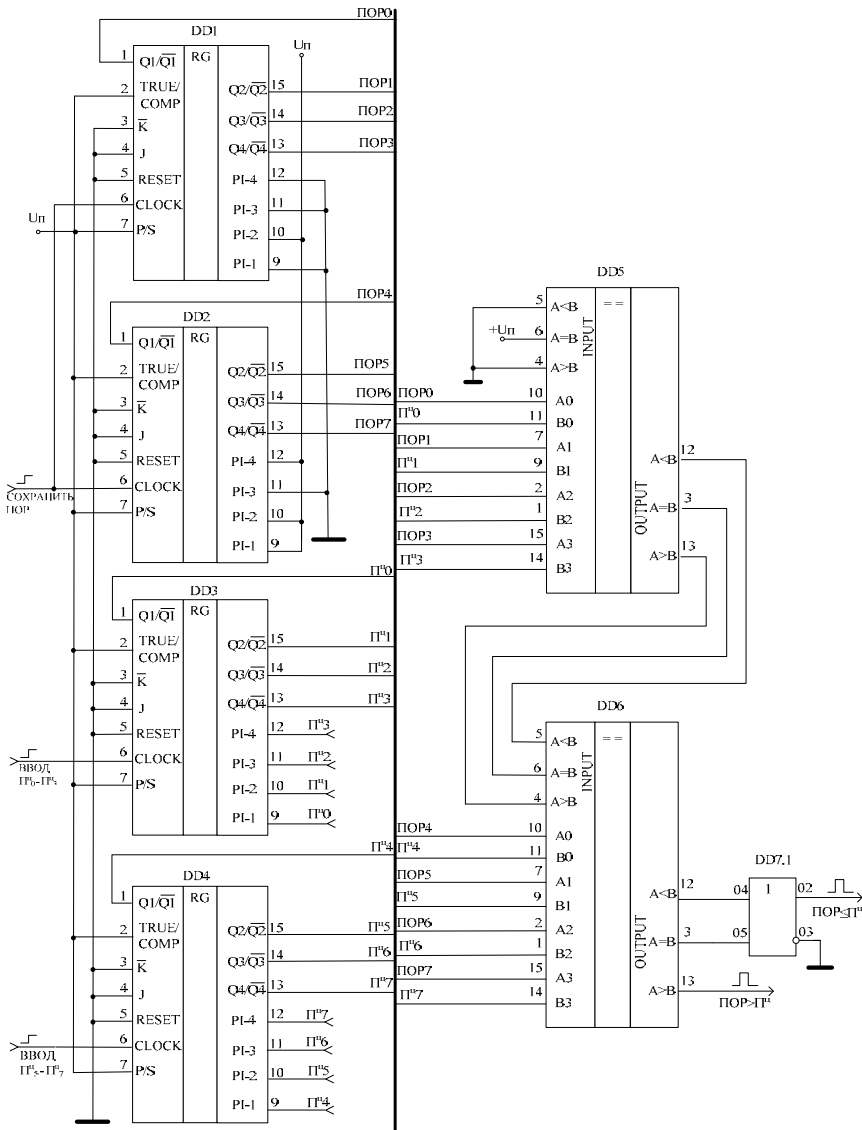


Рисунок 2.57 – Фрагмент схемы электрической принципиальной

Считывание значения порога (ПОР0...ПОР7) с регистров DD1 и DD2 осуществляется в прямом коде, поэтому входы *TRUE/COMP*

ИМС (вывод 2) объединяются и на них подается постоянный уровень логической 1 (они коммутируются на « U_n »).

Запись в регистры DD1 и DD2 значения ПОР осуществляется положительным перепадом управляющего сигнала «СОХРАНИТЬ ПОР», который подается на входы *CLOCK* (вывод 6) ИМС DD1 и DD2.

Операционный блок (ОБ) включает в себя модуль хранения порога (МХРПОР) и модуль сравнения параметра и порога (МСРПиПОР).

Модуль хранения порога реализован на ИМС DD3 и DD4. На входы P1 – P4 ИМС DD3 и DD4 (выводы 9, 10, 11, 12) подается значение параметра (Пц0...Пц7) с модуля подключения цифрового входа (ЗЦВХ) в соответствии с весом разряда. ЗЦВХ обеспечивает сопряжение с внешней 4-разрядной шиной в соответствии с алгоритмом работы устройства ввод значения параметра осуществляется по 4 разряда управляющими сигналами «ВВОД Пц0-Пц3» и «ВВОД Пц4-Пц7» (положительный перепад), которые подаются на входы *CLOCK* (вывод 6) ИМС DD3 и DD4 соответственно.

Данные регистры должны обеспечивать режим параллельной записи и считывание значения параметра в прямом коде, поэтому коммутация входов *P/S* и *TRUE/COMP* соответствует коммутации входов *P/S* и *TRUE/COMP* регистров DD1 и DD2.

Модуль сравнения параметра и порога (МСРПиПОР) операционного блока (ОБ) реализован на ИМС DD5, DD6, DD7.1.

На входы ИМС DD5, DD6 A0...A3 с выходов Q1...Q4 ИМС DD1, DD2 подается значение порога (ПОР0...ПОР7) согласно веса разряда.

На входы ИМС DD5, DD6 B0...B3 с выходов Q1...Q4 ИМС DD2, DD3 подается значение параметра (П^ц0...П^ц7) согласно веса разряда.

На входы $A > B$ и $A < B$ (выводы 4 и 5) ИМС DD5 подается уровень логического 0 (коммутируются на «общий»), на вход $A = B$ (вывод 6) подается уровень логической 1 (коммутируются на « U_n »).

Выход $A < B$ (вывод 12) ИМС DD5 соединяется со входом $A < B$ (вывод 5) ИМС DD6.

Выход $A = B$ (вывод 3) ИМС DD5 соединяется со входом $A = B$ (вывод 6) ИМС DD6.

Выход $A > B$ (вывод 13) ИМС DD5 соединяется со входом $A > B$ (вывод 4) ИМС DD6.

Данная коммутация обеспечивает каскадное включение компараторов. Элемент DD7.1 обеспечивает формирование признака

« $POP \leq \Pi^n$ »: выходы 12 ($A < B$) и 3 ($A = B$) DD7 соединяется с входами 04 и 05 элемента DD7.1.

2.8.2 Описание работы схемы электрической принципиальной

Перед описанием работы схемы электрической принципиальной необходимо разработать диаграмму работы устройства. Диаграмма должна отражать два состояния устройства:

- состояние «ОСТАНОВ» – после окончания монтажных работ (устройство установлено на место его расположения, к разъему подсоединена шина ввода параметра, подсоединен аналоговый выход, подано питание), на панели индикации устройства включены индикаторы «ПИТАНИЕ» и «ОСТАНОВ»;

- состояние «РАБОТА» – устройство запущено (нажата кнопка «ПУСК»), и работа осуществляется в соответствии с алгоритмом его работы.

В состоянии «РАБОТА» диаграмма должна отражать:

- все управляющие сигналы, формируемые БУ и присутствующие на схеме ЭЗ в последовательности соответствующей алгоритму работы устройства;

- все триггера, присутствующие на схеме ЭЗ, и изменение их состояния, вызываемое управляющими сигналами;

- элементы принципиальной схемы, которые обеспечивают согласование уровней управляющих сигналов;

- элементы, обеспечивающие формирование признаков;

- элементы, которые с точки зрения студента поясняют работу устройства в некоторой ситуации, например, обработка ситуации «ПРЕВЫШЕНИЕ ПОРОГА» и выход в режим «ОСТАНОВ».

Рассмотрим пример описания работы схемы электрической принципиальной, фрагмент которой представлен на рисунке 2.57, согласно диаграмме, представленной на рисунке 2.58.

В состоянии «ОСТАНОВ» (ось диаграммы «ОСТАНОВ/РАБОТА» момент времени «ОСТАНОВ») состояние регистров DD1, DD2, DD3, DD4 неизвестно (оси диаграммы DD1, DD2, DD3, DD4); тактовые импульсы, вырабатываемые ГТИ, не поступают в блок управления устройства (ось «от ГТИ»); допустим, что признак $POP \leq \Pi^n$ равен 0.

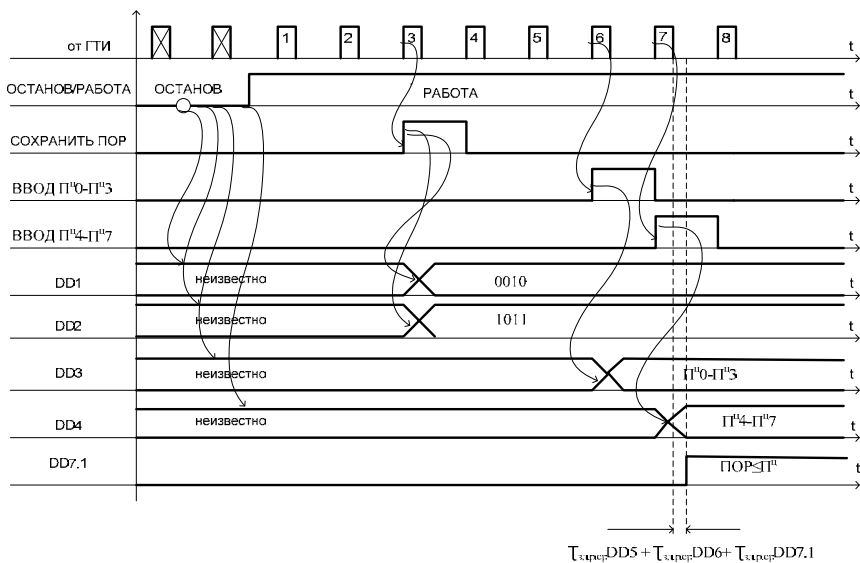


Рисунок 2.58 – Диаграмма работы фрагмента схемы ЭЗ

В соответствии с алгоритмом работы устройства (см. рисунок 2.4) при запуске устройства (нажата кнопка «ПУСК») первыми управляющими сигналами являются сигналы «ГАЗЕНИЕ ОСТАНОВ» и «ИНДИКАЦИЯ РАБОТА», которые отсутствуют на приведенном фрагменте схемы ЭЗ. Поэтому управляющие сигналы соответствующие тактовым импульсам 1 и 2 на диаграмме отсутствуют.

Тактовый импульс 3 обеспечивает формирование управляющего сигнала «СОХРАНИТЬ ПОР» уровня логической 1 (ось диаграммы «СОХРАНИТЬ ПОР»), поступающего на входы 6 DD1 и DD2. В результате этого в регистры DD1, DD2 записывается значение порога (оси диаграммы DD1, DD2).

Описание работы принципиальной схемы производится последовательно от действия к действию, начиная с внешних управляющих сигналов.

Управляющие сигналы «СОХРАНИТЬ Т» и «ПОДКЛЮЧИТЬСЯ к ШВВ Пц», соответствующие тактовым импульсам 4 и 5, на диаграмме отсутствуют.

Тактовый импульс 6 обеспечивает формирование управляющего сигнала «ВВОД П⁰-П³» уровня логической 1 (ось диаграммы

«ВВОД Π^0 - Π^3 »), поступающего на вход 6 DD3. В результате этого в регистр DD3 записывается значение 4-х младших разрядов параметра (Π^0 ... Π^3), принимаемого с внешней шины (ось диаграммы DD3).

Тактовый импульс 7 обеспечивает формирование управляющего сигнала «ВВОД Π^4 - Π^7 » уровня логической 1 (ось диаграммы «ВВОД Π^4 - Π^7 »), поступающего на вход 6 DD4. В результате этого в регистр DD4 записывается значение 4-х старших разрядов параметра (Π^4 ... Π^7), принимаемого с внешней шины (ось диаграммы DD4).

Компараторы DD5, DD6 относятся к потенциальным устройствам, поэтому управляющий сигнал «СРАВНИТЬ Π^i и ПОР» на диаграмме отсутствует и признак $\text{ПОР} \leq \Pi^i$ будет сформирован через время задержки на компараторах DD5, DD6 и на логическом элементе DD7.1 ($\tau_{\text{зд. р. ср}}^{\text{DD5}} + \tau_{\text{зд. р. ср}}^{\text{DD6}} + \tau_{\text{зд. р. ср}}^{\text{DD7.1}}$).

2.8.3 Типовые ошибки проектирования при реализации конкретного блока и их решение

Типовые ситуации, приводящие к ошибкам:

1. Наличие у используемых «элементов» «лишних» (неиспользуемых в данном схмотехническом решении) входов. Примером такой ситуации может быть ситуация, когда, например, D-триггер использован в режим работы по установочным входам, а входы D и C не используются.

2. Наличие в корпусах ИМС лишних «элементов». Примером такой ситуации может быть не только ситуация, когда ИМС содержит 4 ЛЭ 2-И, а в схмотехнических решениях используются только 2 ЛЭ, но и, например, ситуация, когда используется ИМС содержащая 2 триггера, а используется только 1.

3. Нехватка у имеющихся элементов необходимого числа входов. Такая ситуация может возникнуть при схмотехническом решении блока управления, когда необходимо обеспечить объединение, например, 16 управляющих сигналов последовательного ввода данных.

4. Нехватка у имеющихся элементов нагрузочной способности.

Вопрос о режиме «лишних» входов решается с учетом конкретного типа используемой схмотехнологии.

Принципиально возможно поступить следующим образом:

– не обращать внимание на «лишние» входы (т. е. оставить их разомкнутыми);

- подсоединить их к задействованным входам;
- подать на «лишние» входы некоторые константы.

С точки зрения логических операций все три возможности правомерны (рисунок 2.59).

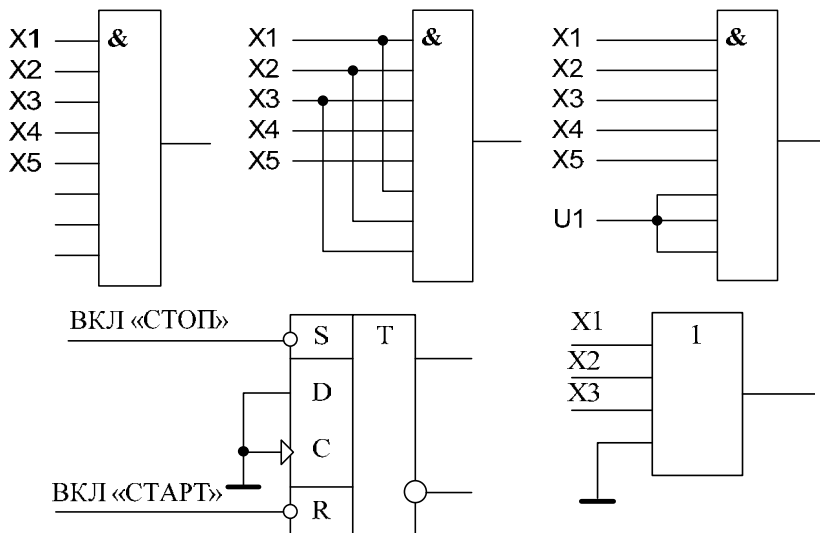


Рисунок 2.59 – Возможные режимы неиспользуемых входов «элементов»

Если учитывать особенности той или иной микросхемотехники, то выбор варианта действий становится определенным.

Для КМОП и ТТЛ(Ш) неиспользуемые входы разомкнутыми не оставляют.

Для КМОП это строгая рекомендация, так как у них очень велики входные сопротивления и, следовательно, на разомкнутые входы легко наводятся паразитные потенциалы, которые могут изменять работу схемы.

Для ТТЛ(Ш) строгого запрета на оставление разомкнутых входов нет, но делать это незачем, из-за этого пострадают параметры быстродействия элемента.

Подсоединение «лишних» входов к задействованным для КМОП и ТТЛ(Ш) принципиально возможно, но нежелательно, так как оно приводит к увеличению нагрузки на источник сигнала, что также сопровождается уменьшением быстродействия источника сигнала.

Таким образом для КМОП и ТТЛ(Ш) режим неиспользуемых входов – подсоединение их к константам (логическим единицам или нулям), не изменяющим работу схемы для задействованных входов.

При этом уровни напряжения U_1 и U_0 для КМОП совпадают с уровнями U_p (напряжение питания) и «общий» соответственно, к которым и подключаются неиспользуемые входы.

У элементов ТТЛ(Ш) уровень U_1 на 1,5–2 В ниже U_p , поэтому для предотвращения пробоев неиспользуемые входы подключают к источнику питания U_p через резистор R . Величина резистора R определяется как $R = U_p / I_{вх}$.

Примеры, иллюстрирующие перечисленные способы подключения неиспользуемых выводов ИМС показаны на рисунке 2.60.

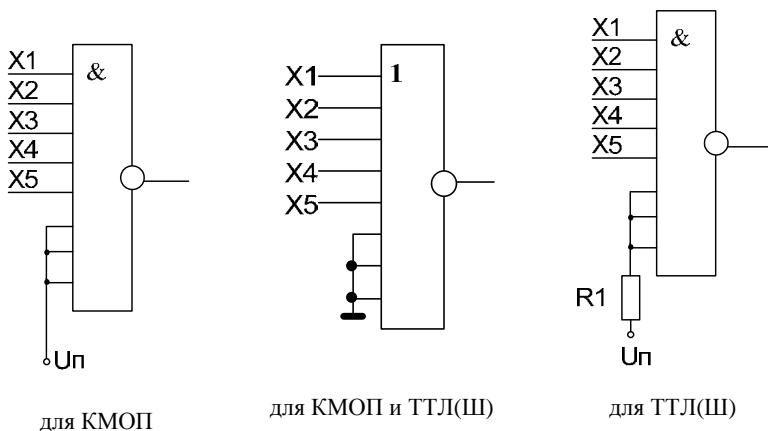


Рисунок 2.60 – Способы подключения неиспользуемых входов «элементов»

Сигнал логической 1 может быть получен от элемента с инверсным выходом (выход 2С). При схемотехническом решении не обязательно выбирать по справочной литературе дополнительно ИМС, достаточно проанализировать всю схему ЭЗ и вполне возможно, что в используемых ИМС окажется лишний «элемент» имеющий инверсный выход (рисунок 2.61).

Если для формирования уровня логической 1 используется мощный элемент, то он может иметь коэффициент разветвления до 30.

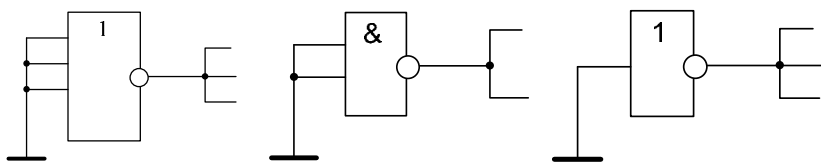


Рисунок 2.61 – Способы формирования логической 1 с помощью элемента с инверсным выходом

Если корпус ИМС использован при реализации схемы ЭЗ устройства, то все «элементы», имеющиеся в корпусе, подключены к напряжению питания, которое является общим для всего корпуса.

Если же мощности, потребляемые «элементами» в состоянии нуля ($P^0_{\text{пот}}$) и единицы ($P^1_{\text{пот}}$), не равны (определяются по справочной литературе), то неиспользуемый «элемент» необходимо вывести в состояние минимальной потребляемой мощности, подав на входы соответствующие константы (рисунок 2.62), которые обеспечивают требуемый логический уровень (0 или 1) на выходе элемента.

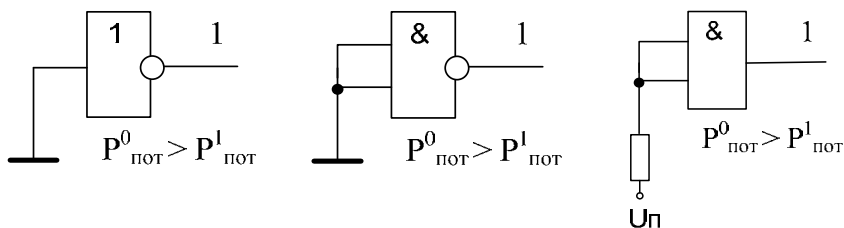


Рисунок 2.62 – Способы вывода «элементов» в состояние наименьшей потребляемой мощности

«Нехватка» у имеющихся элементов необходимого числа входов решается следующим образом:

– для элементов И (рисунок 2.63) и ИЛИ (рисунок 2.64) для получения нужного числа входов берется несколько элементов, выходы которых объединяются далее элементом того же типа;

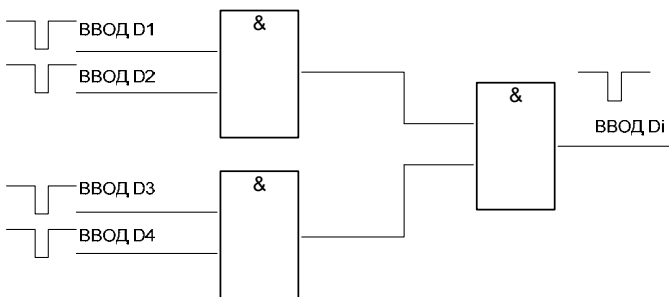


Рисунок 2.63 – Нарращивание входов элементов И

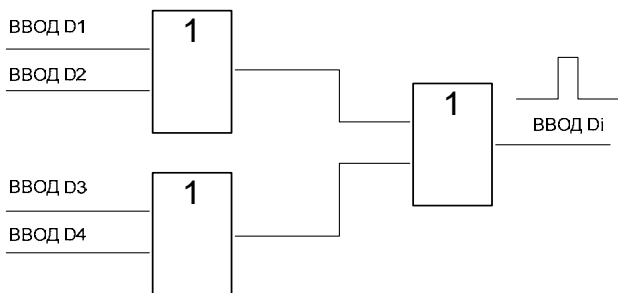


Рисунок 2.64 – Нарращивание входов элементов ИЛИ

– для элементов И-НЕ и ИЛИ-НЕ, «наращивание» производится аналогичным методом, но в схеме появляются дополнительные инверторы (рисунок 2.65).

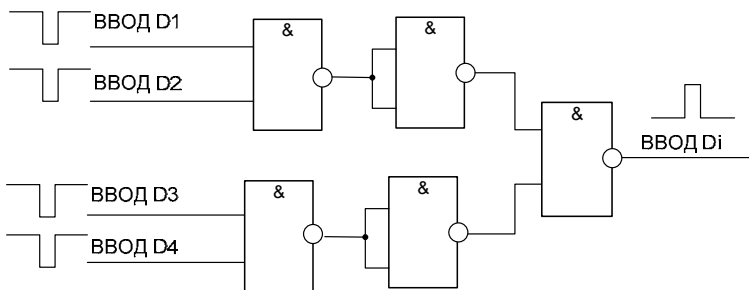


Рисунок 2.65 – наращивание входов элементов И-НЕ

2.9 Расчетная часть

Расчетная часть должна содержать:

- расчеты номиналов всех резисторов (в том числе токоограничивающих в цепях светоизлучающих диодов), которые были использованы в принципиальной схеме;
- расчет мощности потребляемой каждым блоком устройства и устройством в целом;
- расчет быстродействия отдельных блоков устройства и устройства в целом;
- расчет требуемой максимальной длительности тактовых импульсов формируемых ГТИ.

2.9.1 Расчет номиналов резисторов

Расчет токоограничивающих сопротивлений в цепях светоизлучающих диодов (рисунок 2.66) осуществляется по формуле 1.

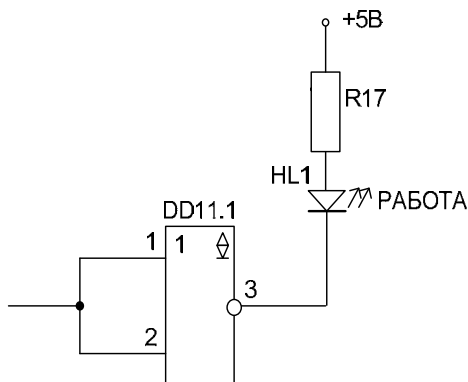


Рисунок 2.66 – Токоограничивающий резистор в цепи светоизлучающего диода

$$R_N = \Delta U / I, \quad (1)$$

где R_N – позиционное обозначение резистора (R_1 , R_2 и т. д.);

ΔU – падение напряжения на резисторе;

I – постоянный прямой ток светоизлучающего диода, определяемый по справочной литературе.

$$\Delta U = U_{\text{ип}} - U_{\text{св}} - U_0, \quad (2)$$

где $U_{\text{ип}}$ – напряжение питания;

$U_{\text{св}}$ – постоянное прямое напряжение светоизлучающего диода определяемое по справочной литературе;

U_0 – выходное напряжение логического нуля микросхемы DD11 при токе нагрузки I (допускается при расчете использовать максимально допустимое значение U_0).

Следовательно

$$R = \Delta U / I = (U_{\text{ип}} - U_{\text{св}} - U_0) / I. \quad (3)$$

Номиналы резисторов, включаемых на входах логических элементов с целью формирования уровня логической единицы (рисунок 2.67) рассчитываются по формуле (4).

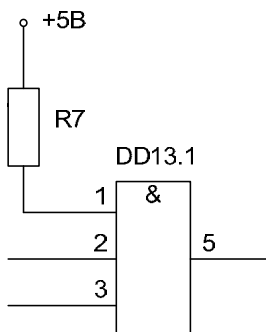


Рисунок 2.67 – Формирование уровня логической 1 на входе ЛЭ

$$R_N = U_{\text{ип}} / I_{\text{вх}}^1, \quad (4)$$

где R_N – позиционное обозначение резистора;

$U_{\text{ип}}$ – величина напряжения питания выбранного семейства интегральных схем (определяется по справочной литературе);

$I_{\text{вх}}^1$ – входной ток уровня логической 1 (определяется по справочной литературе).

Номиналы резисторов, включаемых на выходах логических элементов с открытым коллектором (стоком) с целью формирования уровня логической единицы (рисунок 2.68) рассчитываются по формуле (5).

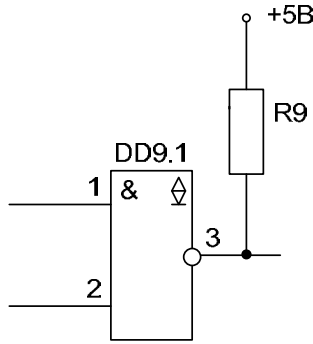


Рисунок 2.68 – Формирование уровня логической 1 на выходе ЛЭ

$$R_N = U_{\text{ип}} / I_{\text{вых}}^1, \quad (5)$$

где R_N – позиционное обозначение резистора;

$U_{\text{ип}}$ – величина напряжения питания выбранного семейства интегральных схем (определяется по справочной литературе);

$I_{\text{вых}}^1$ – выходной ток уровня логической 1 (определяется по справочной литературе).

Номиналы резисторов, включаемых на установочных инверсных входах триггеров с целью формирования уровня логического нуля (рисунок 2.69) рассчитываются по формуле (6).

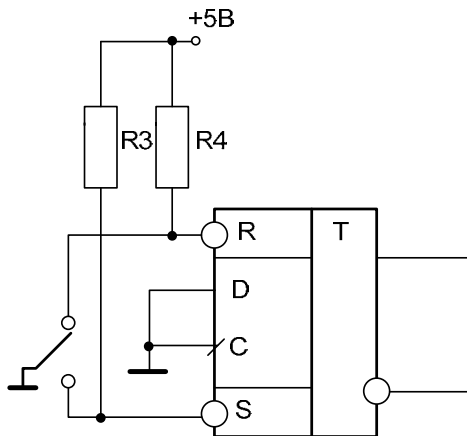


Рисунок 2.69 – Формирование уровня логического 0

$$R_N = U_{\text{ип}} / I_{\text{вх}}^0, \quad (6)$$

где R_N – позиционное обозначение резистора;

$U_{\text{ип}}$ – величина напряжения питания выбранного семейства интегральных схем (определяется по справочной литературе);

$I_{\text{вх}}^0$ – входной ток уровня логического 0 (определяется по справочной литературе).

После расчета величины резистора конкретный резистор выбирается по справочной литературе из значений номинального ряда, соответствующего допустимой погрешности номинала. Характеристики всех выбранных резисторов должны быть приведены в таблице, вид которой соответствует таблице 2.14.

Таблица 2.14 – Основные характеристики резисторов

Позиционное обозначение резистора	Номинальная мощность, Вт	Диапазон номинальных сопротивлений, Ом	Размеры, мм				Масса, г	ТКС, $10^{-6}/^{\circ}\text{C}$	
			D	L	l	d		от -60 до +20	от +20 до +315
$R1, R5$	0,125	$100 \dots 1 \cdot 10^6$	2,2	6,0	20	0,5	0,2	± 1200	± 700
$R2, R3, R4$	0,25	$100 \dots 2 \cdot 10^6$	3,0	7,0	20	0,6	0,3	± 1600	± 1000

Если в результате выполнения курсового проекта на принципиальном уровне разрабатываются не все блоки устройства, то расчет потребляемой мощности осуществляется только для разрабатываемых блоков.

2.9.2 Расчет мощности потребляемой устройством

Мощность, потребляемая устройством ($P_{\text{пот}}^y$), складывается из мощностей, потребляемых всеми блоками устройства.

$$P_{\text{пот}}^y = P_{\text{пот}}^{\text{БВВ}} + P_{\text{пот}}^{\text{ОБ}} + P_{\text{пот}}^{\text{БИ}} + P_{\text{пот}}^{\text{БВЫВ}} + P_{\text{пот}}^{\text{БУ}}, \quad (7)$$

где $P_{\text{пот}}^{\text{БВВ}}$ – мощность потребляемая блоком ввода (БВВ);

$P_{\text{пот}}^{\text{ОБ}}$ – мощность потребляемая операционным блоком (ОБ);

$P_{\text{пот}}^{\text{БИ}}$ – мощность потребляемая блоком индикации (БИ);

$P_{\text{пот}}^{\text{БВЫВ}}$ – мощность потребляемая блоком вывода (БВЫВ);

$P_{\text{пот}}^{\text{БУ}}$ – мощность потребляемая блоком управления (БУ).

Мощность, потребляемая конкретным блоком, состоит из суммы мощностей потребляемой всеми составными элементами блока (рассмотрим, например, блок индикации).

$$P_{\text{пот}}^{\text{Би}} = \sum_1^k P_{\text{пот}}^{\text{ИС}} + \sum_1^n P_{\text{пот}}^{\text{HL}}, \quad (8)$$

где $P_{\text{пот}}^{\text{Би}}$ – мощность потребляемая блоком индикации (БИ);

$P_{\text{пот}}^{\text{ИС}}$ – мощность, потребляемая конкретной интегральной схемой, входящей в БИ;

k – количество корпусов ИС, входящих в БИ;

$P_{\text{пот}}^{\text{HL}}$ – мощность, потребляемая светоизлучающими диодами, входящими в БИ;

n – количество светоизлучающих диодов, входящих в БИ.

Мощность, потребляемая конкретной ИС входящей в блок, определяется следующим образом:

$$P_{\text{пот}}^{\text{ИС}} = mP_{\text{пот}}^{\text{Эисп}} + nP_{\text{пот}}^{\text{Энисп}}, \quad (9)$$

где $P_{\text{пот}}^{\text{ИС}}$ – мощность, потребляемая конкретной интегральной схемой блока;

$P_{\text{пот}}^{\text{Эисп}}$ – мощность, потребляемая используемыми элементами данной ИС;

m – количество используемых элементов ИС;

$P_{\text{пот}}^{\text{Энисп}}$ – мощность, потребляемая неиспользуемыми элементами данной ИС (к неиспользуемым элементам относятся элементы входящие в ИС, но не задействованными в схеме электрической принципиальной);

n – количество неиспользуемых элементов ИС.

$$P_{\text{пот}}^{\text{Эисп}} = N(P_{\text{пот}}^0 + P_{\text{пот}}^1) / 2, \quad (10)$$

где $P_{\text{пот}}^0$ – мощность, потребляемая используемым элементом в состоянии логического 0 (определяется по справочной литературе);

N – количество используемых элементов конкретной ИС;

$P_{\text{пот}}^1$ – мощность, потребляемая одним используемым элементом ИС в состоянии логического 1 (определяется по справочной литературе);

$P_{\text{пот}}^1$ – мощность, потребляемая одним используемым элементом ИС в состоянии логической 1 (определяется по справочной литературе).

Если $P_{\text{пот}}^0$ и $P_{\text{пот}}^1$ в справочной литературе не указаны, а содержатся данные о токах потребления ($I_{\text{пот}}^0$ и $I_{\text{пот}}^1$) элемента в состоянии логического 0 и логической 1, то расчет мощности потребляемой используемыми элементами ИС осуществляется по формуле

$$P_{\text{пот}}^{\text{Энсп}} = N(I_{\text{пот}}^0 + I_{\text{пот}}^1) / 2U_{\text{пит}}, \quad (11)$$

где N – количество используемых элементов конкретной ИС;

$I_{\text{пот}}^0$ – ток потребляемый одним элементом ИС в состоянии логического 0 (определяется по справочной литературе);

$I_{\text{пот}}^1$ – ток потребляемый одним элементом ИС в состоянии логической 1 (определяется по справочной литературе);

$U_{\text{пит}}$ – напряжение питания.

Мощность, потребляемая неиспользуемыми элементами конкретной ИС определяется по формуле

$$P_{\text{пот}}^{\text{Энсп}} = KP_{\text{пот мин}}, \quad (12)$$

где $P_{\text{пот мин}}$ – минимальная мощность потребляемая одним элементом ИС в состоянии логического 0 или логической 1 (определяется по справочной литературе путем сравнения $P_{\text{пот}}^0$ с $P_{\text{пот}}^1$);

K – количество неиспользуемых элементов в данной ИС.

Если $P_{\text{пот}}^0$ и $P_{\text{пот}}^1$ в справочной литературе не заданы, а содержатся данные о токах потребления ($I_{\text{пот}}^0$ и $I_{\text{пот}}^1$), то расчет мощности потребляемой неиспользуемыми элементами конкретной ИС осуществляется по формуле

$$P_{\text{пот}}^{\text{Энсп}} = KI_{\text{пот мин}} U_{\text{пит}}, \quad (13)$$

где K – количество неиспользуемых элементов в данной ИС;

$I_{\text{пот мин}}$ – минимальный ток потребления одним элементом данной ИС в состоянии логического 0 или в состоянии логической 1 (определяется по справочной литературе путем сравнения $I_{\text{пот}}^0$ и $I_{\text{пот}}^1$);

$U_{\text{пит}}$ – напряжение питания.

Мощность, потребляемая светоизлучающими диодами (HL) определяется по формуле

$$P_{\text{пот}}^{\text{HL}} = NI_{\text{св}}U_{\text{св}}, \quad (14)$$

где N – количество одинаковых светоизлучающих диодов;

$I_{\text{св}}$ – постоянный прямой ток светоизлучающего диода (определяется по справочной литературе путем сравнения $I_{\text{пот}}^0$ и $I_{\text{пот}}^1$);

$U_{\text{св}}$ – постоянное прямое напряжение светоизлучающего диода (определяется по справочной литературе).

Для корректного расчета мощности потребляемой блоками устройства и всем устройством в целом рекомендуется составить таблицу вида 2.15.

Таблица 2.15 – Сводная таблица значений для расчета потребляемой мощности

№ пп	Позиционные обозначения одинаковых ИС	Кол-во ИС	Кол-во элем. в корпусе	Всего исп-польз. элементов для расчета	Всего неис-польз. элементов для расчета	$I_{\text{пот}}^0$, мА	$I_{\text{пот}}^1$, мА	$I_{\text{пот. ср}}$, мА	$P_{\text{пот}}^{\text{Энсп}}$, мВт	$P_{\text{пот}}^{\text{Энсп}}$, мВт
Блок ввода (БВВ)										
Операционный блок (ОБ)										
ИТОГО $P_{\text{пот}}^{\text{сх}} =$ _____										

2.9.3 Расчет среднего времени задержки распространения сигнала по схеме

На данном этапе курсового проектирования используется модель с временными задержками (рисунок 2.70), которая учитывает задержки срабатывания ЛЭ. Ее применение необходимо для схемотехнической разработки всех быстродействующих устройств и для проверки случая одновременного изменения нескольких входных сигналов.

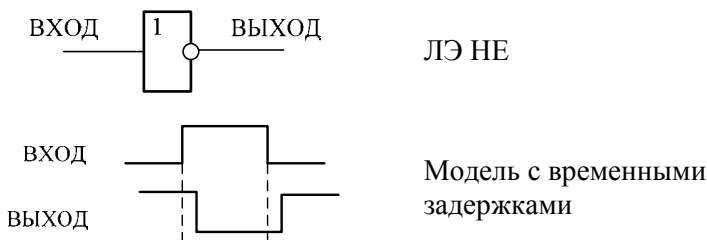


Рисунок 2.70 – Модель с временными задержками

В простейшем случае динамические свойства элемента отражаются введением в его выходную цепь элемента задержки сигнала на фиксированное время t_3 (рисунок 2.71).

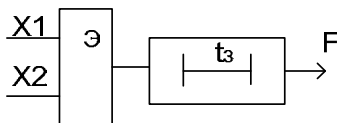


Рисунок 2.71 – Простейшая модель динамических свойств элемента

В силу простоты такая модель находит применение на практике, несмотря на то, что она является грубой и не учитывает ряд существенных факторов:

- технологического разброса задержек элементов;
- зависимости их от направления переключения элемента (из 0 в 1 или из 1 в 0);
- зависимости их от емкостной нагрузки, которая может быть резко выраженной, например, для элементов КМОП задержка пропорциональна емкости нагрузки.

Простейшая модель не учитывает также фильтрующих свойств реальных элементов, благодаря которым короткие входные импульсы, обладающие малой энергией, не способны вызвать переключение элемента.

Основными динамическими параметрами элемента являются задержка распространения сигнала $t_{зд.р}$ при переключении и длительность положительного (нарастающего) и отрицательного (спадающего) фронтов t_f выходного сигнала.

Задержка распространения сигнала при переходе выходного напряжения от «1» к «0» $t_{зд.р}^{10}$ определяется как интервал времени между фронтами входного и выходного сигналов ЛЭ, измеренного по заданному уровню.

Задержка распространения сигнала при переходе выходного напряжения от «0» к «1» $t_{зд.р}^{01}$ определяется как интервал времени между фронтами входного и выходного сигналов ЛЭ, измеренного по заданному уровню.

Задержки распространения ($t_{зд.р}^{10}$, $t_{зд.р}^{01}$) измеряются, как правило, по уровню $0,5 (U_{вых пор}^B, U_{вых пор}^H)$.

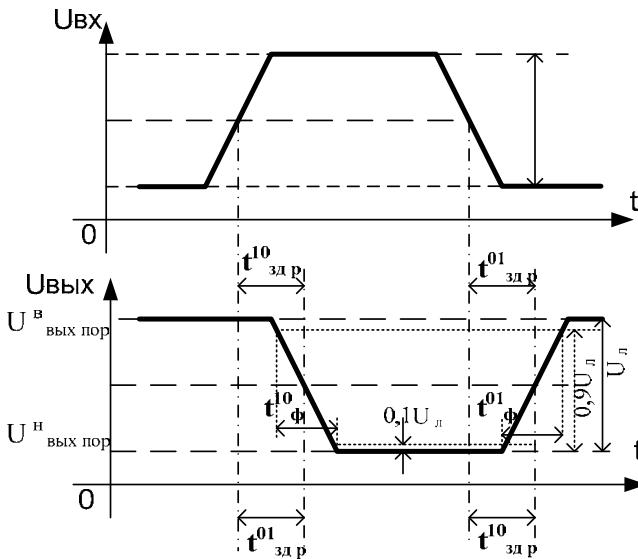


Рис. 2.72 – Входной и выходной сигналы неинвертирующего элемента

При расчете временной задержки последовательно включенных логических элементов используется средняя задержка распространения сигнала ЛЭ: $\tau_{зд.р. ср} = (t_{зд.р}^{10} + t_{зд.р}^{01}) / 2$.

Модель с временными задержками предполагает расчет временных задержек элементов на пути прохождения сигналов. В результате этого расчета может выясниться, что требуется внесение изменений в схему.

Рассмотрим простейшую схему, состоящую из одинаковых ЛЭ, изображенную на рисунке 2.73.

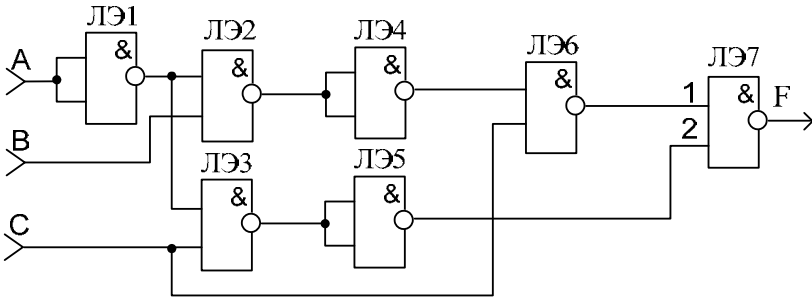


Рисунок 2.73 – Простейшая схема, состоящая из одинаковых ЛЭ

Схема включает в себя одинаковые ЛЭ. Это означает, что они будут иметь одинаковые задержки распространения ($t_{\text{зд. п.}}^{10}$, $t_{\text{зд. п.}}^{01}$).

При расчете временной задержки последовательно включенных логических элементов используется средняя задержка распространения сигнала ЛЭ

$$\tau_{\text{зд. п. ср}}^{\text{ЛЭ}} = (t_{\text{зд. п.}}^{10} + t_{\text{зд. п.}}^{01}) / 2. \quad (15)$$

Пусть, простейшая схема реализована на ЛЭ К155ЛА8 (ТТЛ). Пользуясь справочной литературой необходимо определить время задержки переключения элемента из состояния логической 1 в состояние логического 0 $t_{\text{зд. п.}}^{10}$ (не более 18 нс) и $t_{\text{зд. п.}}^{01}$ время задержки переключения элемента из состояния логического 0 в состояние логической 1 (не более 60 нс).

Тогда средняя задержка распространения сигнала одного ЛЭ

$$\tau_{\text{зд. п. ср}}^{\text{ЛЭ}} = (t_{\text{зд. п.}}^{10} + t_{\text{зд. п.}}^{01}) / 2 = (18 + 60) / 2 = 39 \text{ нс.}$$

Рассмотрим цепочки ЛЭ последовательно включенных в схеме, которые определяют сигнал на выходе схемы (F).

На вход 1 ЛЭ7 поступает сигнал, который формируется последовательно включенными ЛЭ1, ЛЭ2, ЛЭ4, ЛЭ6.

На вход 2 ЛЭ7 поступает сигнал, который формируется последовательно включенными ЛЭ3, ЛЭ5.

Следовательно основную задержку в схему вносит цепочка последовательно включенных элементов ко входу 1 ЛЭ7.

$$\tau_{\text{зд. р. ср. общ}}^{\text{сх}} = \tau_{\text{зд. р. ср}} \text{ЛЭ1} + \tau_{\text{зд. р. ср}} \text{ЛЭ2} + \tau_{\text{зд. р. ср}} \text{ЛЭ4} + \tau_{\text{зд. р. ср}} \text{ЛЭ6} + \\ + \tau_{\text{зд. р. ср}} \text{ЛЭ7} = 5 \tau_{\text{зд. р. ср}} \text{ЛЭ} = 5 \cdot 39 \text{ нс} = 195 \text{ нс}.$$

Для схемы изображенной на рисунке 2.74 основную задержку в схему будет вносить цепочка следующих ЛЭ: ЛЭ1 (НЕ), ЛЭ4 (ЛЭ И на 3 входа), ЛЭ5 (ЛЭ НЕ), ЛЭ6 (ЛЭ ИЛИ на 2 входа).

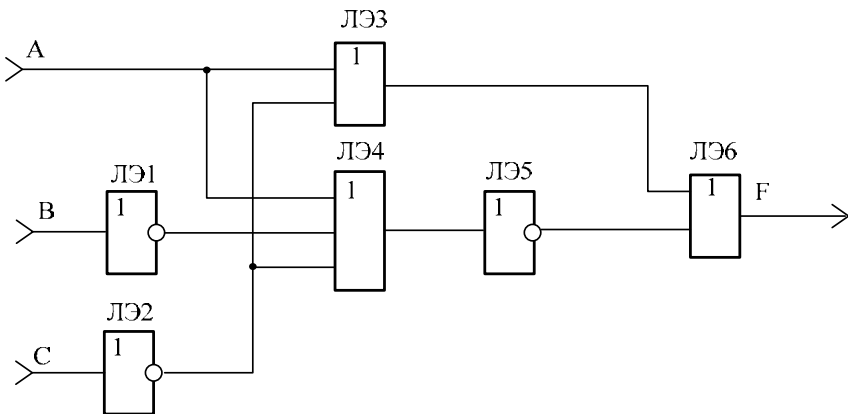


Рисунок 2.74 – Простейшая схема, состоящая из разных ЛЭ

$$\tau_{\text{зд. р. ср. общ}}^{\text{сх}} = \tau_{\text{зд. р. ср}} \text{ЛЭ1} + \tau_{\text{зд. р. ср}} \text{ЛЭ4} + \tau_{\text{зд. р. ср}} \text{ЛЭ5} + \tau_{\text{зд. р. ср}} \text{ЛЭ6}$$

или

$$\tau_{\text{зд. р. ср. общ}}^{\text{сх}} = 2 \tau_{\text{зд. р. ср}} \text{ЛЭ1} + \tau_{\text{зд. р. ср}} \text{ЛЭ4} + \tau_{\text{зд. р. ср}} \text{ЛЭ6}.$$

Для корректной работы разрабатываемого устройства необходимо, чтобы импульсы, поступающие от генератора тактовых импульсов, имели длительность больше, чем средняя задержка распространения сигнала по схеме ($\tau_{\text{зд. р. ср. сх}}$).

Для этого необходимо определить самую длинную цепочку последовательных элементов схемы, т. е. совокупность элементов схемы, через которые последовательно проходят информационные сигналы, обрабатываемые схемой, после формирования конкретного управляющего сигнала.

Самая длинная цепочка определяется путем анализа работы схемы устройства между двумя управляющим сигналами поданными последовательно.

Если на уровне схемы ЭЗ разрабатывались не все блоки устройства, то анализ работы осуществляется только для представленных блоков.

При разработке схемы ЭЗ устройства может оказаться, что некоторые управляющие сигналы алгоритма отсутствуют на схеме. Например, алгоритм содержит сигнал «ВВОД Д» и сигнал «СОХРАНИТЬ Д», но используемая интегральная схема регистра обеспечивает сохранение данных сразу при вводе в регистр, поэтому сигнал «СОХРАНИТЬ Д» является лишним.

Анализ работы схемы осуществляется в следующей последовательности:

- определяется первый управляющий сигнал алгоритма присутствующий на схеме ЭЗ (обозначим как «сигнал 1»);
- определяется следующий управляющий сигнал по алгоритму присутствующий на схеме ЭЗ (обозначим как «сигнал 2»);
- определяется цепочка элементов (Ц1) стоящих между этими управляющими сигналами «сигнал 1» и «сигнал 2»;
- определяется средняя задержка распространения сигнала по цепочке элементов Ц1 ($\tau_{зд. п. ср ц1}$);
- по алгоритму определяется следующий сигнал (обозначим как «сигнал 3»), присутствующий на схеме ЭЗ;
- определяется цепочка элементов (Ц2) расположенных между управляющими сигналами 2 и 3;
- определяется средняя задержка распространения сигнала по цепочке элементов Ц2 ($\tau_{зд. п. ср ц2}$).

Данный анализ осуществляется для совокупности всех сигналов присутствующих на ЭЗ в последовательности их формирования в соответствии с алгоритмом работы устройства.

Далее осуществляется сравнение полученных значений $\tau_{\text{зд. п. ср цN}}$, наибольшее значение и является $\tau_{\text{зд. п. ср сx}}$.

Расчет среднего времени задержки распространения сигнала через последовательно расположенные элементы конкретной цепочки ($\tau_{\text{зд. п. ср ц}}$) осуществляется по формуле

$$\tau_{\text{зд. п. ср ц}} = \sum \tau_{\text{зд. п. ср ц}}^{\text{эц}}, \quad (16)$$

где N – количество последовательно расположенных элементов конкретной цепочки элементов схемы;

$\tau_{\text{зд. п. ср}}^{\text{эц}}$ – среднее время задержки распространения сигнала конкретным элементом цепочки схемы.

Расчет $\tau_{\text{зд. п. ср}}^{\text{эц}}$ осуществляется по формуле (16).

2.10 Оценка показателей надежности электронного устройства

2.10.1 Приближенный расчет показателей надежности ЭУ

Ориентировочный расчет показателей надежности электронного устройства³ выполняется, когда еще не известны эксплуатационные характеристики элементов и отсутствуют результаты расчетов теплового режима, виброзащищенности и т. п.

Исходными данными при ориентировочном расчете являются: электрическая схема ЭУ (принципиальная, а для цифровых ЭУ в ряде случаев достаточна функциональная), заданное время работы t , условия эксплуатации или вид ЭУ. Ориентировочный расчет выполняют для периода нормальной эксплуатации ЭУ, т. е. для периода, когда общая интенсивность отказа устройства примерно постоянна во времени. В этом случае для определения интенсивности отказов ЭУ пользуются значениями интенсивностей отказов элементов. Общая интенсивность отказов ЭУ определяется путем простого суммирования последних.

³ Уточненный расчет приведен в [Боровиков С.М. Теоретические основы конструирования, технологии и надежности. – Мн.: Дизайн ПРО, 1998. – с. 162–175].

При ориентировочном расчете пользуются следующими допущениями:

- а) отказы элементов случайны и независимы;
- б) для элементов ЭУ справедлив экспоненциальный закон надежности;
- в) принимаются во внимание только внезапные отказы;
- г) учитываются только элементы электрической схемы, а также монтажные соединения, если вид соединений заранее определен;
- д) учет электрического режима и условий эксплуатации элементов выполняется приближенно.

2.10.1.1 Последовательность ориентировочного расчета надежности

Ориентировочный расчет надежности ЭУ включает следующие этапы:

1. *На основе анализа электрической схемы ЭУ формируются группы однотипных элементов.*

Признаком объединения элементов в одну группу является функциональное назначение элемента и, затем, эксплуатационная электрическая характеристика. Например, маломощные транзисторы объединяют в одну группу, мощные – в другую и т. д.

Монтажные соединения составляют отдельную группу. Если вид монтажа (печатный, объемный) определен заранее, то отдельную группу составляют также несущие конструкции (печатная плата и т. д.). Отдельную группу – точки паек (в дальнейшем – пайки).

2. *Для элементов каждой группы по справочникам (ТУ, каталогам и т. п.) определяют среднегрупповое значение интенсивности отказов.* Если группу образуют элементы одного типа, то необходимость усреднять значения интенсивностей отказов отпадает.

3. *Подсчитывают значение суммарной интенсивности отказов элементов устройства, используя выражение:*

$$\lambda_{\Sigma} = \sum_{j=1}^k \lambda_{0j} n_j,$$

где λ_{0j} – среднегрупповое значение интенсивности отказов элементов j -й группы, найденное по справочникам;

n_j – количество элементов в j -й группе,

k – число сформированных групп однотипных элементов.

Типичные значения интенсивности отказов наиболее распространенных изделий электронной техники и электрических соединений приведены в таблице 2.16.

Для повышения точности расчета значения интенсивность отказов конкретных элементов необходимо брать из справочных данных (в подробных справочниках (*DataSheet*) приводят и параметры надежности элемента).

Таблица 2.16 – Интенсивности отказов изделий электронной техники и электрических соединений

Наименование изделий и типов соединений	Интенсивность отказов, $\lambda \cdot 10^{-6} 1/\text{ч}$
Микросхемы в пластмассовом корпусе	0,1
Микросхемы в керамическом корпусе	0,01
Маломощные транзисторы	0,05
Мощные транзисторы	0,5
Маломощные диоды	0,02
Мощные диоды	0,2
Углеродистые резисторы	0,01
Проволочные резисторы	0,5
Регулируемые резисторы	2
Конденсаторы танталовые	0,02
Конденсаторы электролитические	0,2
Кристалл кварца	0,05
Переключатели	0,2
Реле	0,5
Трансформаторы	0,5
Пайка ручным способом	0,2
Пайка автоматическим способом	0,002
Разъемный контакт	0,05
Соединение «под винт»	0,08
Соединение накруткой	0,0012
Соединение сваркой	0,0006
Соединение обжимкой	0,006

4. С использованием обобщенного эксплуатационного коэффициента выполняют приближенный учет электрического режима и условий эксплуатации элементов.

Суммарную интенсивность отказов элементов ЭУ с учетом электрического режима и условий эксплуатации определяют как

$$\lambda = \lambda_{\Sigma} K_{\Sigma},$$

где K_{Σ} – обобщенный эксплуатационный коэффициент, выбираемый в зависимости от вида ЭУ или условий его эксплуатации (таблица 2.17). В таблице в скобках указаны значения K_{Σ} , рекомендуемые для использования в расчетах, если условия эксплуатации устройства точно не известны.

Таблица 2.17 – Значения обобщенного эксплуатационного коэффициента K_{Σ}

Условия эксплуатации	Значение K_{Σ}	
Лабораторные условия	1,0	
Наземные стационарные условия	2...4,7	(2,5)
Наземные возимые РЭУ ⁴	4...7	(5,0)
Наземные подвижные (переносимые) РЭУ	7...15	(7,0)
Морские защищенные условия	7...12	(7,6)
Морские незащищенные условия	7...15	(10,0)
Бортовые самолетные РЭУ	5...10	(7,0)
Запуск ракеты	10...44	(20,0)
Космос (на орбите)	1,5	

5. С использованием гипотезы об экспоненциальном законе распределения параметров надежности подсчитывают другие показатели надежности.

Наработка на отказ

$$T_o = \frac{1}{\lambda_{\Sigma}(V)}.$$

⁴ Подчеркнуты условия эксплуатации характерные для электронных узлов автомобильных систем.

Вероятность безотказной работы за заданное время

$$P_{\Sigma}(t_{\text{зад}}) = e^{-t_{\text{зад}} \lambda_{\Sigma}(V)} = e^{-\frac{t_{\text{зад}}}{T_0}}.$$

Среднее время безотказной работы устройства (средняя наработка до отказа)

$$T_{\text{ср}} = T_0.$$

Гамма-процентная наработка до отказа определяется, как

$$P(T_{\gamma}) = \frac{\gamma}{100},$$

$$T_{\gamma} = -T_0 \ln\left(\frac{\gamma}{100}\right).$$

Пример. Требуется оценить показатели безотказности усилительного каскада (рисунок 2.75), функционирующего в составе РЭУ и предназначенного для эксплуатации в наземных стационарных условиях. Каскад изготовлен с использованием печатного монтажа. Заданное время работы $t_3 = 1\,000$ ч.

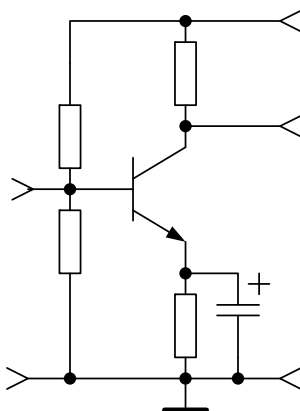


Рисунок 2.75 – Пример схемы для расчета надежности

Решение. Выполним ориентировочный расчет показателей надежности этого каскада.

1. Сформируем группы однотипных элементов и для каждой группы по справочникам (ориентировочные значения приведены в приложении А) определим значение интенсивностей отказов, соответствующее в среднем элементам каждой группы. Для оксидных конденсаторов это значение равно $0,4 \cdot 10^{-6}$ 1/ч. Для резисторов выбираем значение интенсивности отказов, соответствующее мощности рассеивания менее 0,5 Вт при постоянном токе, поскольку электрический каскад является маломощным, и энергетическая нагрузка элементов в основном определяется режимом по постоянному току. Аналогично выбираются значения интенсивностей отказов для остальных элементов. Информация о значениях интенсивностей отказов представлена в таблице 2.18.

Таблица 2.18 – Значения интенсивностей отказов по группам элементов

Группа элементов	Количество элементов в j -й группе n_j	Интенсивность отказов элементов j -й группы $\lambda_{0j} \cdot 10^{-6} \text{ ч}^{-1}$	Произведение $\lambda_{0j} n_j \cdot 10^{-6} \text{ ч}^{-1}$
Транзистор	1	0,40	0,40
Резистор, маломощный	4	0,05	0,20
Конденсатор	1	0,40	0,40
Печатная плата	1	0,20	0,20
Пайка	18	0,04	0,72
Σ	—	—	1,92

Число паек определено как суммарное число выводов элементов и внешних выводов каскада. В данном случае пайки рассматриваются как элементы.

$$\lambda_{\Sigma} = 1,92 \cdot 10^{-6} \text{ 1/ч.}$$

2. С помощью обобщенного эксплуатационного коэффициента ($K_{\Sigma} = 3,0$), найденного по справочной таблице для наземных стационарных условий, скорректируем величину λ_{Σ} , тем самым приближенно учтя электрический режим и условия работы элементов каскада.

Тогда

$$\lambda_{\Sigma} = 1,92 \cdot 10^{-6} \cdot 3,0 = 5,8 \cdot 10^{-6} \text{ 1/ч.}$$

3. По формулам для экспоненциального закона надежности подсчитываем другие показатели надежности:

а) наработка каскада на отказ

$$T_O = \frac{1}{\lambda_{\Sigma}(V)} = \frac{1}{5,8 \cdot 10^{-6}} \approx 172 \text{ 400 ч;}$$

б) вероятность безотказной работы за время t_3

$$P(t_3) = y^{-t_3 \lambda(V)} = e^{-1000 \cdot 5,8 \cdot 10^{-6}} \approx 0,994;$$

в) гамма-процентная наработка до отказа (при $\gamma = 99 \%$)

$$T_{\gamma} = \frac{\ln\left(\frac{\gamma}{100}\right)}{\lambda_{\Sigma}(V)} = -\frac{\ln 0,99}{5,8 \cdot 10^{-6}} \approx 1733 \text{ ч.}$$

2.10.1.2 Учет влияния электрических режимов и условий эксплуатации

Справочные значения интенсивности отказов приводятся для коэффициента нагрузки $K_H = 1$ и нормальных условий эксплуатации. Коэффициент нагрузки K_H определяется отношением действительного значения параметра (напряжения, тока, мощности и др.) к типовому или предельному паспортному значению соответствующего параметра.

На практике для повышения надежности коэффициенты нагрузки выбирают меньше 1, а условия эксплуатации оказываются жестче нормальных. Поэтому возникает задача пересчета справочных

значений интенсивностей отказов на конкретный электрический режим и условия эксплуатации.

В общем случае для пересчета пользуются выражением

$$\lambda(V) = \lambda_0 y(x_1, \dots, x_m),$$

где $\lambda(V)$ – значение интенсивности отказов с учетом электрического режима и условий эксплуатации (символ V);

λ_0 – справочное значение интенсивности отказов;

$y(x_1, \dots, x_m)$ – пересчетная функция;

(x_1, \dots, x_m) – факторы, принимаемые во внимание (коэффициент нагрузки, параметры окружающей среды и т. д.);

m – количество факторов.

В настоящее время для пересчетной функции наиболее часто используют выражение

$$y(x_1, \dots, x_m) = \prod_{i=1}^m \alpha(x_i),$$

где $\alpha(x_i)$ – поправочный коэффициент, учитывающий влияние фактора x_i .

В качестве влияющих факторов x_i могут рассматриваться коэффициент нагрузки, температура, давление, характер электрического режима, номинальное значение параметра элемента, его разброс и т. д.

В инженерной практике часто учитывают влияние двух факторов – коэффициента электрической нагрузки и температуры. Для определения произведения поправочных коэффициентов для различных элементов можно пользоваться номограммами (семейством кривых), построенными по результатам экспериментальных исследований⁵.

Общий поправочный коэффициент в этом случае есть произведение двух коэффициентов

$$\alpha_{\Sigma} = \alpha(K_n) \alpha(t^0),$$

⁵ Боровиков С.М. Теоретические основы конструирования, технологии и надежности. – Мн.: Дизайн ПРО, 1998. – с.311-315 (Приложение 3).

где $\alpha(K_H)$ – поправочный коэффициент, учитывающий влияние коэффициента нагрузки;

$\alpha(t^\circ)$ – поправочный коэффициент, учитывающий влияние температуры.

Для учета влияния на надежность элементов только коэффициента электрической нагрузки можно пользоваться примерным соотношением

$$\lambda(V) \approx K_H^b \lambda_0,$$

где b – показатель степени, зависящий от вида и типа элементов (например, для конденсаторов $b = 3 \dots 5$, для транзисторов и ИС – $b = 1$, для резисторов и остальных элементов $b = 2$).

Например, если для транзистора $\lambda_0 = 0,8 \cdot 10^{-6} \text{ ч}^{-1}$, то при коэффициенте нагрузки этого элемента $K_H = 0,5$ при $b = 1$, получим $\lambda(V) = 0,5 \cdot 0,8 \cdot 10^{-6} = 4 \cdot 10^{-7} \text{ ч}^{-1}$.

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Стандарт предприятия. Курсовое проектирование: СТП БНТУ 3.01–2003. – Введ. 14.01.2003. – Минск: БНТУ, 2003. – 15 с.
2. Методическая инструкция Белорусского национального технического университета. Единая система стандартизации БНТУ. Дипломное проектирование: утв. МИ БНТУ 3.001–2003. – Введ. 27.01.2004. – Минск: БНТУ, 2004. – 41 с.
3. Система стандартов по информации, библиотечному и издательскому делу. Отчет о научно-исследовательской работе. Структура и правила оформления: ГОСТ 7.32–2001. – Введ. 01.01.2003.
4. Условные графические обозначения элементов цифровой техники: ГОСТ 2.743–82 ЕСКД.
5. Структурные схемы. Функциональные схемы: ГОСТ 2.708–81 ЕСКД.
6. Правила выполнения схем. Виды и типы, общие требования к выполнению: ГОСТ 2-701–84 ЕСКД.
7. Богданович, М. И. Цифровые интегральные схемы: справочник / М. И. Богданович. – Минск: Беларусь, 1991.
8. Новиков, Ю. В. Введение в цифровую схемотехнику / Ю. В. Новиков. – М.: БИНОМ. Лаборатория знаний, Интернет-университет информационных технологий–ИНТУИТ.ру, 2006.
9. Партала, О. Н. Цифровые КМОП микросхемы: справочник / О. Н. Партала. – СПб.: Наука и техника, 2001.

Форма Задания на курсовой проект

БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

Факультет _____

Утверждаю
Заведующий кафедрой _____
(подпись) (фамилия, инициалы)

« ____ » _____ 201 ____ г.

Задание на курсовой проект

Обучающемуся _____
(фамилия, имя собственное, отчество)

группа

1. Тема курсового проекта _____

2. Сроки сдачи законченного проекта _____

3. Исходные данные к курсовому проекту _____

4. Содержание пояснительной записки (перечень вопросов, которые подлежат разработке) _____

5. Перечень графического материала (с точным указанием обязательных чертежей и графиков _____

6. Дата выдачи задания _____

7. Примерный календарный график выполнения курсового проекта с указанием сроков выполнения и трудоемкости отдельных этапов _____

Руководитель курсового проекта _____
(подпись) (фамилия, инициалы)

Подпись обучающегося _____

(подпись) (фамилия, инициалы)

Дата _____

Внимание: Задание на курсовой проект печатается на двух сторонах одного листа

Приложение Б

Пример журнала учета выданных заданий на курсовой проект

ЖУРНАЛ УЧЕТА ВЫДАННЫХ ЗАДАНИЙ НА КУРСОВОЙ ПРОЕКТ ПО ДИСЦИПЛИНЕ «ЭЛЕКТРОНИКА» СТУДЕНТАМ ГРУППЫ _____

№ п/п	Фамилия, имя, отчество студента	Дата получения задания	Роспись студента получившего задание
1			
2			
3			

Приложение В

Пример формуляра замечаний руководителя курсового проекта

ФОРМУЛЯР ЗАМЕЧАНИЙ РУКОВОДИТЕЛЯ ПО КУРСОВОМУ ПРОЕКТУ ПО ДИСЦИПЛИНЕ «ЭЛЕКТРОНИКА» СТУДЕНТА ГРУППЫ _____

(фамилия, имя, отчество студента)

Проверка результатов 1 этапа курсового проектирования

№ п/п	Формулировка замечания

Срок устранения замечаний: _____ (дата) _____ (роспись руководителя проекта)

Замечания понятны _____ (дата) _____ (роспись обучающегося)

Проверка готовности курсового проекта к защите

№ п/п	Формулировка замечания

Срок устранения замечаний: _____
(дата) (роспись руководителя проекта)

Замечания понятны _____
(дата) (роспись обучающегося)

Примечание: В случае если замечания по курсовому проекту на любом этапе не устранены или устранены некорректно, студент добавляет в формуляр замечаний соответствующую дополнительную страницу.

Приложение Г

Форма титульного листа пояснительной записки

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ
БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

Факультет приборостроительный
Кафедра «Информационно-измерительная техника
и технологии»

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА КУРСОВОГО ПРОЕКТА

« _____ »
название темы

Специальность _____ « _____ »
шифр наименование специальности

Специализация _____ « _____ »
шифр наименование специализации

Студент
группы _____
_____ И.О. Фамилия
подпись, дата

Руководитель
_____ И.О. Фамилия, уч. степень, звание
подпись, дата

Ответственный за нормо-
контроль _____ И.О. Фамилия, уч. степень, звание
подпись, дата

Объем курсового проекта:
пояснительная записка – _____ страниц
графическая часть – _____ листов

Минск 201_

Приложение Ж

Журнал учета курсовых проектов сданных на проверку

ЖУРНАЛ УЧЕТА КУРСОВЫХ ПРОЕКТОВ ПО ДИСЦИПЛИНЕ
«ЭЛЕКТРОНИКА» СДАННЫХ НА ПРОВЕРКУ СТУДЕНТАМИ
ГРУППЫ _____

№ п/п	Фамилия, имя, отчество, студента сдавшего КП на проверку	Дата сдачи КП, роспись студента	Дата проверки КП, роспись преподавателя	Дата получения КП студентом после проверки, роспись студента

Пример оформления реферата

РЕФЕРАТ

Пояснительная записка 28 с., 15 рис., 5 табл., 6 источников, 2 прил.

БЛОК ВВОДА, ОПЕРАЦИОННЫЙ БЛОК, БЛОК ВЫВОДА, БЛОК УПРАВЛЕНИЯ, БЛОК ИНДИКАЦИИ, ПАРАМЕТР, ПОРОГ, РАЗЪЕМ, АНАЛОГОВЫЙ ВЫХОД, ШИНА ВВОДА ПАРАМЕТРА, ЭЛЕМЕНТ УПРАВЛЕНИЯ, ПРЕВЫШЕНИЕ ПОРОГА

Целью курсового проекта является разработка устройства контроля значения параметра в соответствии с заданными параметрами.

Разрабатываемое устройство применяется в цифровых устройствах предварительной обработки информации.

В процессе проектирования разработаны функциональная и принципиальная схемы устройства; выполнено описание его работы с помощью диаграмм; расчет мощности, потребляемой устройством, осуществлен выбор элементной базы, представлены основные сведения об интегральных микросхемах, выбранных для реализации устройства.

Операционный блок устройства выполнен на КМОП микросхемах средней степени интеграции и обеспечивает

***Примечание:** Текст реферата должен отражать: объект исследования или разработки; цель разработки; результаты работы; основные конструктивные, технологические и технико-эксплуатационные характеристики; область применения устройства*

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	3
1 ОБЩИЕ ТРЕБОВАНИЯ ПО ВЫПОЛНЕНИЮ КУРСОВОГО ПРОЕКТА.....	4
1.1 Цели и задачи курсового проекта.....	4
1.2 Организация курсового проектирования	5
1.3 Критерии готовности курсового проекта к защите	8
1.4 Защита курсового проекта студентом.....	9
1.5 Содержание и объем курсового проекта.....	9
1.6 Требования к оформлению пояснительной записки курсового проекта	11
1.7 Требования к оформлению блок-схемы алгоритма работы устройства.....	15
1.8 Требования к оформлению графической части курсового проекта	15
2 КУРСОВОЕ ПРОЕКТИРОВАНИЕ.....	27
2.1 Внешний вид устройства.....	27
2.2 Последовательность работы устройства.....	37
2.3 Разработка схемы электрической функциональной	48
2.4 Обоснование выбора элементной базы.....	57
2.4.1 Обоснование выбора элементной базы цифровой части устройства	58
2.4.2 Обоснование выбора элементной базы аналоговой части устройства	69
2.4.3 Узлы управления исполнительными устройствами	75
2.4.4 Обоснование выбора пассивных компонентов	85
2.4.5 Выбор полупроводниковых светодиодных индикаторов.....	96
2.4.6 Жидкокристаллические индикаторы.....	98
2.5 Дополнительные узлы электронных систем.....	100
2.5.1 Узлы питания.....	101
2.5.2 Тактовый генератор	102
2.6 Узлы преобразования аналоговых сигналов в цифровые и наоборот.....	104
2.7 Критерии выбора элементной базы.....	120

2.7.1 Содержание раздела пояснительной записки «Обоснование выбора элементной базы».....	120
2.8 Обоснование схмотехнических решений и описание работы схемы электрической принципиальной.....	127
2.8.1 Схмотехнические решения отдельных модулей.....	128
2.8.2 Описание работы схемы электрической принципиальной.....	131
2.8.3 Типовые ошибки проектирования при реализации конкретного блока и их решение.....	133
2.9 Расчетная часть	138
2.9.1 Расчет номиналов резисторов.....	138
2.9.2 Расчет мощности потребляемой устройством	141
2.9.3 Расчет среднего времени задержки распространения сигнала по схеме	144
2.10 Оценка показателей надежности электронного устройства.....	150
2.10.1 Приближенный расчет показателей надежности ЭУ.....	150
СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ	159
Приложение А. Форма Задания на курсовой проект.....	160
Приложение Б. Пример журнала учета выданных заданий на курсовой проект.....	162
Приложение В. Пример формуляра замечаний руководителя курсового проекта.....	163
Приложение Г. Форма титульного листа пояснительной записки	166
Приложение Д. Ведомость объема курсового проекта.....	167
Приложение Ж. Журнал учета курсовых проектов сданных на проверку	168
Приложение З. Пример оформления реферата	169

Учебное издание

ЗУЙКОВ Игорь Евгеньевич
ТЯВЛОВСКИЙ Константин Леонидович
ТЯВЛОВСКИЙ Андрей Константинович и др.

ЭЛЕКТРОНИКА
(ЦИФРОВАЯ ЭЛЕКТРОНИКА)

Учебно-методическое пособие
по курсовому проектированию
для студентов специальностей 1-38 01 01 «Механические
и электромеханические приборы и аппараты»,
1-38 01 02 «Оптико-электронные и лазерные приборы и системы»,
1-38 02 01 «Информационно-измерительная техника»,
1-38 02 03 «Техническое обеспечение безопасности»,
1-54 01 02 «Методы и приборы контроля качества и диагностики
состояния объектов», 1-60 01 01 «Техническое обеспечение
эксплуатации спортивных объектов»,
1-60 02 01 «Техническое обеспечение спортивных технологий»,
1-60 02 02 «Проектирование и производство спортивной техники»

Редактор *О. В. Ткачук*
Компьютерная верстка *Н. А. Школьниковой*

Подписано в печать 16.12.2016. Формат 60×84 ¹/₁₆. Бумага офсетная. Ризография.
Усл. печ. л. 10,00. Уч.-изд. л. 7,82. Тираж 300. Заказ 785.

Издатель и полиграфическое исполнение: Белорусский национальный технический университет.
Свидетельство о государственной регистрации издателя, изготовителя, распространителя
печатных изданий № 1/173 от 12.02.2014. Пр. Независимости, 65. 220013, г. Минск.